

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Alessandro Luiz Batschauer

**INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO
EM MÓDULOS MEIA-PONTE**

Florianópolis

2011

Alessandro Luiz Batschauer

**INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO
EM MÓDULOS MEIA-PONTE**

Tese submetida ao Programa de
Pós-Graduação em Engenharia
Elétrica da Universidade Federal de
Santa Catarina para a obtenção do
grau de Doutor em Engenharia
Elétrica.

Orientador: Prof. Dr. Sc.
Marcelo Lobo Heldwein.

Florianópolis

2011.

Catálogo na fonte pela Biblioteca Universitária
da
Universidade Federal de Santa Catarina

B334i Batschauer, Alessandro Luiz
 Inversor multiníveis híbrido trifásico baseado em módulos
 meia-ponte [tese] / Alessandro Luiz Batschauer ; orientador,
 Marcelo Lobo Heldwein. - Florianópolis, SC, 2011.
 330 p.: il., grafs., tabs.

 Tese(doutorado) - Universidade Federal de Santa Catarina,
 Centro Tecnológico. Programa de Pós-Graduação em Engenharia
 Elétrica.

 Inclui referências

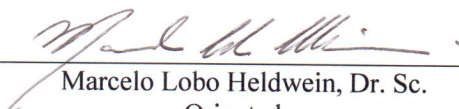
 1. Engenharia elétrica. 2. Conversores de corrente
 elétrica. 3. Inversores elétricos. 4. Modulação (Eletrônica).
 I. Heldwein, Marcelo Lobo. II. Universidade Federal de Santa
 Catarina. Programa de Pós-Graduação em Engenharia Elétrica.
 III. Título.

CDU 621.3

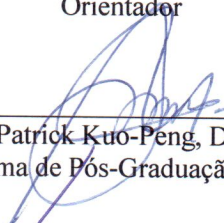
Alessandro Luiz Batschauer

**INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO
EM MÓDULOS MEIA-PONTE**

‘Esta Tese foi julgada adequada para obtenção do Título de Doutor em Engenharia Elétrica, na área de concentração de Eletrônica de Potência e Acionamento Elétrico, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.’

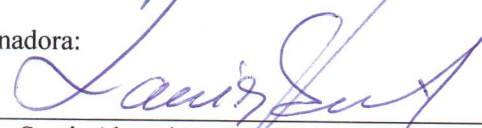


Marcelo Lobo Heldwein, Dr. Sc.
Orientador

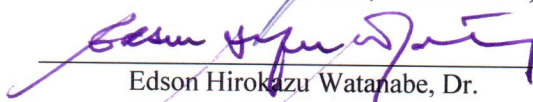


Patrick Kuo-Peng, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

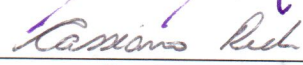
Banca Examinadora:



Samir Ahmad Mussa, Dr. (Co-orientador)



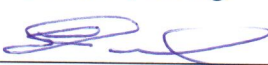
Edson Hirokazu Watanabe, Dr.



Cassiano Rech, Dr.



Ivo Barbi, Dr. Ing.



Enio Valmor Kassick, Dr.

Dedicatória

À minha esposa,
À minha família e aos amigos.

Agradecimentos

À Deus que me deu força, saúde e me iluminou durante toda esta longa jornada.

À minha esposa Carolina e a minha família, minha mãe Ivonete, minha irmã Cláudia e meu irmão Adilson que souberam compreender os momentos de ausência e sempre me incentivaram.

Ao meu orientador Marcelo, grande amigo e orientador, que soube orientar e ouvir, permitiu que eu explorasse minha idéias e, ao mesmo tempo, indicou os caminhos a seguir.

Ao meu amigo Mezaroba que me incentivou e colaborou diretamente no meu trabalho.

Ao meu amigo Joselito que dividiu moradia e horas de viagens nestes três anos e meio e mais de 130.000 km rodados.

Aos professores Arnaldo Perin e Samir por colaborarem tecnicamente no trabalho desenvolvido e pela amizade.

Ao professor Ivo Barbi pelo conhecimento repassado e pelo protótipo cedido, o que permitirá continuar as pesquisas iniciadas no doutorado.

Aos professores do INEP pelo conhecimento repassado.

Aos amigos do inep mestrando, doutorando, técnicos e pessoal de suporte que participaram desta jornada.

Ao amigo Márcio Ortemann que contribuiu na programação do DSP.

Aos membros da banca que me ensinaram com seus questionamentos e auxiliaram no aprimoramento do trabalho.

A Udesc e em especial aos meus colegas de departamento que possibilitaram a minha dedicação integral ao doutorado.

E a todos os meus amigos que compreenderam a minha ausência neste período.

Resumo da Tese apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Doutor em Engenharia Elétrica.

INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO EM MÓDULOS MEIA-PONTE

Alessandro Luiz Batschauer

Agosto de 2011.

Orientador: Marcelo Lobo Heldwein, Dr. Sc.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Conversores multiníveis, conversores em cascata, conversores híbridos, conversores meia-ponte, estratégias de modulação PWM, inversores.

Número de Páginas: 330.

RESUMO: O presente trabalho aborda o desenvolvimento e a implementação de novas estruturas de conversores multiníveis para inversores de tensão trifásico multiníveis. Estes inversores são híbridos, empregando duas topologias diferentes conectadas em cascata para sintetizar uma tensão de saída com maior quantidade de níveis de tensão e baixa distorção harmônica. A associação proposta é baseada na conexão série de um inversor de tensão trifásico com pares de células monofásicas de conversores meia-ponte. Os conversores meia-ponte são conectados aos pares no intuito de se obter uma tensão sem nível contínuo na saída. Obtêm-se assim conversores modulares e com capacidade de expansão. As etapas de operação, as equações que definem as correntes médias e eficazes nos semicondutores e uma análise teórica da tensão de saída são apresentadas em detalhe. Também é proposta uma estratégia de modulação com a comutação em baixa frequência do inversor trifásico. Esta estratégia permite a alteração da lógica de comutação dos interruptores de forma a manter o fluxo unidirecional de energia nos retificadores de entrada, possibilitando a redução de custos associados a estes. É realizado um estudo detalhado das perdas de condução e comutação nos interruptores, o dimensionamento dos capacitores de barramento e uma comparação do conversor proposto com conversores existentes na literatura. Apresenta-se ainda uma proposta de retificador multipulsos de entrada para realizar a conversão ca-cc, necessária à alimentação com fontes isoladas e garantir correntes drenadas de alta qualidade.

Abstract of Thesis presented to UFSC as a partial fulfillment of the requirements for the degree of Doctor in Electrical Engineering.

INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO EM MÓDULOS MEIA-PONTE

Alessandro Luiz Batschauer

August 2011

Advisor: Marcelo Lobo Heldwein, Dr. Sc.

Area of Concentration: Power Electronics and Electrical Drives.

Keywords: Multilevel converters, cascade converters, hybrid converters, half-bridge converters, PWM strategies, inverters.

Number of Pages: 330.

ABSTRACT: This work presents the proposal, analysis, development and implementation of novel three-phase voltage source multilevel inverter structures. The structures form hybrid inverters employing two different cascaded connected topologies used to synthesize a multilevel output voltage with low harmonic distortion. Specifically, the proposed converter is based on a series connection of a three-phase voltage source inverter with pairs of single-phase half-bridge converters. Thus, a modular converter structure is achieved and the topologies become easily expandable to a high number of levels. The half-bridge converters are connected in pairs to eliminate the dc level at the output voltage. The operation stages, the equations that describes the average and the RMS current values at the semiconductors and a theoretical analysis of the output voltage are presented in detail. An appropriated modulation strategy is also proposed in this work. The proposed modulation switches the three-phase voltage source inverter at the fundamental frequency, while the half-bridge converters are driven at high switching frequency. The modulation scheme features changes in the switching signals to achieve a unidirectional power flow in the input rectifiers. Detailed studies are done regarding conduction and switching losses, design of the rectifier's dc-link capacitors and a comparison between the proposed converter and converters presented in the literature. A multipulse rectifier is also presented to feed the proposed inverter with low harmonics in the input current.

Sumário

Capítulo 1 Introdução Geral	1
1.1 Introdução	1
1.2 Possíveis Aplicações de Conversores Multiníveis em MT e AT	5
1.2.1 Acionamento de Motores de Grande Porte	5
1.2.2 Sistemas de Geração de Energia	8
1.2.3 Interface de Sistemas e Qualidade de Energia	12
1.2.4 Outras Aplicações de Conversores Multiníveis	17
1.3 Disponibilidade dos Semicondutores	18
1.4 Conclusão	21
Capítulo 2 Topologias e Modulação	23
2.1 Conversor com Grampeamento Através de Diodos	24
2.2 Conversor com Capacitores de Grampeamento	31
2.3 Cascata de Conversores	34
2.3.1 Estrutura Baseada em Conversores Ponte Completa	34
2.3.2 Estrutura Baseada em Conversores Meia-Ponte	36
2.3.3 Estrutura MMC	37
2.3.4 Estrutura Baseada em Conversores com Grampeamento Através de Diodos	38
2.4 Conversores Híbridos e Assimétricos	40
2.4.1 Generalização das Estruturas Híbridas	42
2.4.2 Estrutura Baseada no Inversor Trifásico Dois Níveis Associado em Cascata com Conversores Ponte Completa	44
2.4.3 Estrutura Baseada em Conversores Multiníveis com Grampeamento Através de Diodos Associada em Cascata com Conversores Ponte Completa	45
2.5 Modulação por Largura de Pulsos para Conversores Multiníveis	47
2.5.1 Modulação com Portadoras Dispostas em Fase (Phase Disposition – PD)	47
2.5.2 Modulação com as Portadoras Dispostas em Oposição de Fase (Phase Opposition Disposition – POD)	48
2.5.3 Modulação com as Portadoras Dispostas em Oposição Alternada de Fase (Alternative Opposition Disposition – APOD)	49

2.5.4	Modulação com as Portadoras com Deslocamento de Fase (Phase Shifted – PS)	50
2.5.5	Comparação Entre as Modulações	51
2.5.6	Exemplo de Modulação Híbrida	53
2.6	Conclusão	57

Capítulo 3 Análise Estática do Inversor Trifásico de Dois Níveis em Cascata com Sub-Células Meia-Ponte **61**

3.1	Apresentação dos Estados de Comutação do Inversor Proposto	63
3.1.1	Primeira Etapa de Operação – Semiciclo Positivo	63
3.1.2	Segunda Etapa de Operação – Semiciclo Positivo	63
3.1.3	Terceira Etapa de Operação – Semiciclo Positivo	64
3.1.4	Quarta Etapa de Operação – Semiciclo Positivo	64
3.1.5	Quinta Etapa de Operação – Semiciclo Negativo	64
3.1.6	Sexta Etapa de Operação – Semiciclo Negativo	66
3.1.7	Sétima Etapa de Operação – Semiciclo Negativo	66
3.1.8	Oitava Etapa de Operação – Semiciclo Negativo	66
3.2	Análise das Etapas de Operação do Inversor Proposto	66
3.3	Operação do Inversor com Seis Níveis	71
3.4	Estratégias de Modulação Híbrida para o Inversor Proposto	77
3.4.1	Operação do Inversor com Cinco Níveis	78
3.4.2	Operação do Inversor com Quatro Níveis	83
3.5	Proposta de uma Modulação Híbrida	87
3.6	Proposta de Retificador de Entrada	94
3.6.1	Simulação do Retificador de Entrada	97
3.7	Conclusão	103

Capítulo 4 Análise das Tensões de Saída do Inversor Trifásico Híbrido de Quatro Níveis **105**

4.1	Análise Vetorial dos Estados de Operação para o Inversor Proposto	105
4.2	Análise Teórica da DHT das Tensões de Saída	110
4.2.1	Representação em Série de Fourier de uma Forma de Onda com Dupla Variável	111
4.3	Conclusão	120

Capítulo 5 Análise Orientada ao Projeto do Inversor Trifásico Híbrido de Quatro Níveis **121**

5.1	Cálculo das Correntes Médias e Eficazes nos Interruptores	121
-----	---	-----

5.1.1	Cálculo das Correntes Média e Eficaz Para o Interruptor S_{1A}	125
5.1.2	Cálculo das Correntes Média e Eficaz Para o Interruptor S_{2A}	133
5.1.3	Cálculo das Correntes Média e Eficaz Para o Interruptor S_{3A}	139
5.1.4	Cálculo das Correntes Média e Eficaz Para o Diodo D_{1A}	141
5.1.5	Cálculo das Correntes Média e Eficaz para o Diodo D_{2A}	147
5.1.6	Cálculo das Correntes Média e Eficaz Para o Diodo D_{3A}	152
5.1.7	Equivalência Entre os Interruptores	155
5.2	Estudo da Distribuição de Potência Entre as Fontes de Alimentação	156
5.2.1	Equacionamento da Corrente Média das Fontes Isoladas dos Conversores Meia-Ponte	156
5.2.2	Equacionamento da Corrente Média da Fonte do Inversor Trifásico de Dois Níveis	162
5.2.3	Distribuição de Potência nas Fontes de Alimentação	163
5.3	Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores Meia-ponte	164
5.3.1	Exemplo do Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores Meia-ponte	171
5.4	Cálculo das Perdas de Condução do Inversor	181
5.4.1	Cálculo da Perda de Condução Para os Interruptores Controlados	181
5.4.2	Perda de Condução Para os Diodos	185
5.5	Cálculo das Perdas de Comutação do Inversor	186
5.6	Comparação das Perdas com a Modulação Proposta e com as Modulações PS e PD	192
5.7	Comparação do Conversor Proposto com a Estrutura Empregando Cascata de Inversores em Ponte Completa	197
5.7.1	Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores em Ponte Completa	199
5.8	Conclusão	210

6.1 Resultados Experimentais _____	216
6.1.1 Resultados de Transitórios de Estratégia de Modulação _____	225
6.1.2 Retificador de Entrada _____	226
6.2 Conclusão _____	229
Capítulo 7 Conclusão	231
7.1 Propostas de Trabalhos Futuros _____	235
Anexo I – Código Fonte do DSP 2812	251
Anexo II – Projeto do Retificador de Entrada	263
9.1.1 Projeto do Retificador de Entrada _____	263
Apêndice I – Extensão do Conversor Proposto Empregando Mais Células de Conversores Meia-Ponte	273
Apêndice II – Outras Conexões de Conversores Meia-Ponte	275
Apêndice III – Conversor Trifásico NPC em Cascata com Conversores Monofásicos Meia-Ponte	277
Apêndice IV – Modulação CSV (Centered Space Vector)	285

Lista de Figuras

Fig. 1.1 – Exemplo genérico de um inversor de tensão multiníveis trifásico. _____	3
Fig. 1.2 – Forma de acionamento dos motores de média tensão (a) e tipos de carga acionados por motores de média tensão (b). _____	6
Fig. 1.3 – Evolução da produção de energia solar e total mundial. _____	9
Fig. 1.4 – Evolução do custo para geração de energia elétrica através de painéis fotovoltaicos. Valores do Japão para sistemas de 3 kW. _____	9
Fig. 1.5 – Vista de uma planta de 1 MW de geração de energia com painéis fotovoltaicos [17] (Alemanha). _____	10
Fig. 1.6 – Capacidade global de geração eólica instalada na última década. _____	10
Fig. 1.7 – Sistema multinível composto de conversores cc-cc isolados para conexão de painéis fotovoltaicos à rede de alimentação. _____	11
Fig. 1.8 – Foto de satélite durante a falta de energia na Itália em 2003. _____	12
Fig. 1.9 – Projetos em construção e em operação de linhas de transmissão de corrente contínua de alta tensão [3]. _____	14
Fig. 1.10 – Controlador unificador do fluxo de energia de “Inez – Kentucky – EUA”. _____	15
Fig. 1.11 – Diagramas unifilares da conexão série (a) e paralela (b) de um filtro ativo multiníveis. _____	16
Fig. 1.12 – Diagrama unifilar do condicionador unificado de qualidade de energia. _____	17
Fig. 1.13 – Exemplo de filtro ativo com conversores multiníveis. _____	18
Fig. 1.14 – Representação dos limites de tensão e de corrente de vários tipos de semicondutores disponíveis no mercado. Dados baseados em [8] e atualizados pelo autor. _____	19
Fig. 2.1 – Soluções possíveis: conversores multiníveis com interruptores consagrados versus estrutura clássica de dois níveis com semicondutores novos (não maduros). _____	23
Fig. 2.2 – Inversor dois níveis básico (a) e inversor com diodos de grampeamento de três níveis (b). _____	24
Fig. 2.3 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor dois níveis. _____	25
Fig. 2.4 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor NPC três níveis. _____	26

Fig. 2.5 – Distorção harmônica total das tensões de linha dos inversores dois níveis e NPC com modulação PWM senoidal e $m_f = 21$.

27

Fig. 2.6 – Esquema do inversor cinco níveis trifásico com grampeamento através de diodos. _____ 28

Fig. 2.7 – Circuito de um braço do inversor cinco níveis com grampeamento através de diodos ressaltando a necessidade da associação série de diodos no grampeamento. _____ 30

Fig. 2.8 – Configuração de um braço do inversor de cinco níveis proposto por Yuan e Barbi. _____ 31

Fig. 2.9 – Inversor trifásico com grampeamento capacitivo de cinco níveis. _____ 33

Fig. 2.10 – Inversor trifásico de “ λ ” níveis empregando cascata de células monofásicas de conversores em ponte completa. _____ 35

Fig. 2.11 – Inversor trifásico empregando sub-células de inversores meia-ponte monofásicos em cascata. _____ 36

Fig. 2.12 – Conversor MMC trifásico. _____ 38

Fig. 2.13 – Inversor trifásico de cinco níveis composto por dois braços de conversores com grampeamento através de diodos. _____ 39

Fig. 2.14 – Exemplo de um conversor multinível em cascata genérico. _____ 40

Fig. 2.15 – Exemplo de geração de um conversor trifásico através da associação série de conversores monofásicos. _____ 41

Fig. 2.16 – Exemplo de estrutura híbrida gerada através da associação de células com número distinto de níveis de tensão na saída. _____ 42

Fig. 2.17 – Exemplo genérico de associação em cascata de uma célula trifásica com células monofásicas. _____ 43

Fig. 2.18 – Exemplo genérico de associação em cascata de duas células trifásicas. _____ 43

Fig. 2.19 – Inversor híbrido em cascata empregando inversor trifásico dois níveis e inversores monofásicos em ponte completa. _____ 45

Fig. 2.20 – Inversor híbrido em cascata empregando inversor trifásico três níveis e inversores monofásicos em ponte completa. _____ 46

Fig. 2.21 – Modulação com as portadoras dispostas em fase (*Phase Disposition* – PD). _____ 48

Fig. 2.22 – Exemplo de modulação com as portadoras dispostas em oposição de fase (*Phase Opposition Disposition* – POD). _____ 48

Fig. 2.23 – Exemplo de modulação com as portadoras dispostas em oposição alternada de fase (<i>Alternative Phase Opposition Disposition</i> – APOD).	49
Fig. 2.24 – Exemplo de modulação com as portadoras com deslocamento de fase (<i>Phase Shifted</i> – PS).	50
Fig. 2.25 – “Modulação PWM senoidal padrão” (<i>Standard Sinusoidal Pulsewidth Modulation</i> – SPWM) com injeção de componentes de sequência zero.	55
Fig. 2.26 – “Modulação PWM com dupla referência” (<i>Double-Signal Pulsewidth Modulation</i> – DSPWM).	55
Fig. 2.27 – Modulação híbrida proposta por Zaragoza (<i>Hybrid Pulsewidth Modulation</i> – HPWM).	56
Fig. 2.28 – Exemplo de modulação híbrida empregando frequências distintas para cada célula de conversor em ponte completa. (a) Tensão de saída sintetizada por um dos inversores. (b) Sinal de referência e portadoras empregadas para determinar os pulsos de comando do segundo inversor.	57
Fig. 3.1 – Inversor multiníveis trifásico proposto.	62
Fig. 3.2 – Etapas de operação para o semiciclo positivo.	65
Fig. 3.3 – Etapas de operação para o semiciclo negativo.	67
Fig. 3.4 – Representação gráfica das tensões sintetizadas pelo inversor proposto para as seguintes condições de operação: (a) $V_y = V_x$, (b) $V_y = 1,5 \cdot V_x$, (c) $V_y = 2 \cdot V_x$ e (d) $V_y = 3 \cdot V_x$.	70
Fig. 3.5 – Sinais de comando dos interruptores com a modulação PD.	72
Fig. 3.6 – Esquema elétrico da lógica necessária para a obtenção dos pulsos de comando para a operação com seis níveis na tensão de fase.	72
Fig. 3.7 – Tensões de fase e de linha para o inversor proposto operando com seis níveis na tensão de fase.	73
Fig. 3.8 – Mapa vetorial do conversor proposto para a operação com seis níveis na tensão de fase.	74
Fig. 3.9 – Exemplos da alteração do mapa vetorial do conversor proposto quando a tensão do inversor trifásico é elevada.	76
Fig. 3.10 – Esquema elétrico da modulação proposta para operação com cinco níveis na tensão de fase.	78
Fig. 3.11 – Sinais de comando dos interruptores com a modulação adotada para o inversor com cinco níveis.	79
Fig. 3.12 – Tensões de fase e de linha para o inversor proposto operando com cinco níveis.	80

Fig. 3.13 – Mapa de vetores para o conversor para operação com cinco níveis na tensão de fase.	81
Fig. 3.14 – Distorção harmônica total em função do índice de modulação.	81
Fig. 3.15 – Potência fornecida pelas fontes de alimentação em função do índice de modulação.	82
Fig. 3.16 – Circuito empregado para geração dos pulsos de comando na modulação com quatro níveis.	83
Fig. 3.17 – Sinal das portadoras, sinal de referência e os pulsos de comando dos interruptores 1, 2 e 3 (um, dois e três) da fase “A”.	84
Fig. 3.18 – Tensão de fase e tensão de linha para o inversor proposto operando com quatro níveis.	85
Fig. 3.19 – Variação da DHT das tensões de fase e de linha para o inversor proposto com quatro níveis em função do índice de modulação.	86
Fig. 3.20 – Potência fornecida pelas fontes V_y e V_x em função do índice de modulação.	86
Fig. 3.21 – Esquema elétrico da geração dos pulsos de comando para índice de modulação menor que $\frac{1}{2}$.	87
Fig. 3.22 – Pulsos de comando do inversor trifásico com índice de modulação menor que $\frac{1}{2}$. Neste caso $m_a = \frac{1}{2}$ e $m_f = 21$.	88
Fig. 3.23 – Tensão de fase e tensão de linha no “Modo II” de operação para $m_a = \frac{1}{2}$ e $m_f = 21$.	89
Fig. 3.24 – Variação da distorção harmônica total em função do índice de modulação (m_a) para o conversor nos dois modos de operação e $m_f = 21$.	91
Fig. 3.25 – Distribuição de potência nas fontes V_y e a soma das potências nas fontes V_x em função do índice de modulação.	91
Fig. 3.26 – Formas de onda das tensões de linha na carga, da componente fundamental da tensão V_{ab} , do sinal de controle do modo de operação e das tensões de fase V_{ao} e V_{bo} durante a transição de padrões de modulação do “Modo I” para o “Modo II” com índice de modulação $m_a = \frac{1}{2}$ e com índice de modulação de frequência $m_f = 21$.	92
Fig. 3.27 – Correntes de carga durante a transição do modo de operação para $m_a = \frac{1}{2}$, $m_f = 100$ e $\frac{2\pi \cdot f_o \cdot L}{R} = 0,628$.	93

Fig. 3.28 – Esquema completo do retificador associado ao inversor proposto.	95
Fig. 3.29 – Tensões de fase e corrente de fase na entrada do retificador proposto com o inversor multiníveis operando no modo I.	98
Fig. 3.30 – Transformada rápida de Fourier da corrente na entrada do retificador.	99
Fig. 3.31 – (a) Tensão sobre os capacitores C_{1A}, C_{2A} , (b) tensão sobre os capacitores C_{1B}, C_{2B} , (c) tensão sobre os capacitores C_{1C}, C_{2C} , tensão sobre o capacitor C_3 .	100
Fig. 3.32 – Corrente na indutância de interfase e na saída de cada retificador de 6 pulsos que compõem o retificador de 12 pulsos que fornece energia para o inversor trifásico.	101
Fig. 3.33 – Tensões de fase e corrente de fase na entrada do retificador proposto com o inversor multiníveis operando no “Modo II”.	103
Fig. 4.1 – Representação no plano “ $\alpha\beta$ ” dos vetores gerados pelo inversor trifásico proposto.	110
Fig. 4.2 – Formas de onda do sinal de referência e das portadoras para um período do sinal fundamental (a) e para um período de comutação (b).	113
Fig. 4.3 – Representação da célula unitária do inversor quatro níveis proposto.	115
Fig. 4.4 – Representação da tensão de saída através das células unitárias para $m_a = 0,9$ e $m_f = 8$.	116
Fig. 4.5 – Componentes harmônicas calculadas (a) e a transformada rápida de Fourier da tensão de fase de saída obtida através de simulador de circuitos (b).	118
Fig. 4.6 – Componentes harmônicas calculadas analiticamente (representadas pelos círculos) e a transformada rápida de Fourier da tensão de fase de linha obtida através de simulador de circuitos (representada com um traço).	119
Fig. 5.1 – Inversor trifásico analisado.	122
Fig. 5.2 – Representação da tensão de referência, da corrente de carga e dos intervalos que determinam a transição de comportamento da razão cíclica dos interruptores para $m_a = 0,9$.	123
Fig. 5.3 – Representação da corrente de fase, da portadora e da referência da tensão de fase e da corrente no interruptor.	124

Fig. 5.4 – Comportamento da razão cíclica dos interruptores S_{1A} e $S_{1A'}$ para o inversor operando no Modo I. Este comportamento é apresentado para um período do sinal fundamental de saída. _____ 126

Fig. 5.5 – Formas de onda de corrente nos interruptores S_{1A} e $S_{1A'}$, do valor médio quase-instantâneo de corrente nos interruptores S_{1A} e $S_{1A'}$ e do valor eficaz quase-instantâneo de corrente nos interruptores S_{1A} e $S_{1A'}$. Valores parametrizados em função da corrente de pico de carga I_p e expressos para índice de modulação $m_a = 0,9$. _____ 127

Fig. 5.6 – Evolução da razão cíclica dos interruptores da célula meia-ponte superior. _____ 131

Fig. 5.7 – Evolução da corrente média no interruptor em função do índice de modulação e da razão cíclica. _____ 132

Fig. 5.8 – Evolução da corrente eficaz no interruptor em função do índice de modulação e da razão cíclica. _____ 133

Fig. 5.9 – Evolução da razão cíclica dos interruptores da célula meia-ponte inferior. _____ 137

Fig. 5.10 – Evolução das correntes média (a) e eficaz (b) no interruptor em função do índice de modulação e da razão cíclica. ____ 138

Fig. 5.11 – Correntes média e eficaz para o caso 1 (um) (a) e para o caso 2 (dois) (b) em função do ângulo da corrente de carga. _____ 141

Fig. 5.12 – Evolução das correntes média (a) e eficaz (b) no diodo em função do índice de modulação e da razão cíclica. _____ 146

Fig. 5.13 – Evolução das correntes média (a) e eficaz (b) no diodo em função do índice de modulação e da razão cíclica. _____ 152

Fig. 5.14 – Correntes médias e eficaz para o caso 1 (a) e para o caso 2 (b) em função do ângulo da corrente de carga. _____ 155

Fig. 5.15 – Detalhe da composição da corrente da fonte de alimentação do inversor meia-ponte superior da fase A. _____ 157

Fig. 5.16 – Corrente média nas fontes de alimentação dos conversores meia-ponte em função do índice de modulação e do ângulo da corrente de carga. _____ 161

Fig. 5.17 – Corrente média nas fontes de alimentação dos conversores meia-ponte em função do índice de modulação. _____ 161

Fig. 5.18 – Detalhe da composição da corrente na fonte de alimentação do inversor trifásico de dois níveis. _____ 162

Fig. 5.19 – Distribuição de potência parametrizada entre as fontes de alimentação. _____ 164

Fig. 5.20 – Esquema elétrico do circuito empregado na modelagem do capacitor. _____ 165

Fig. 5.21 – Corrente solicitada pelo inversor ao capacitor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9; I_p = 50 \cdot \sqrt{2} \text{ A}$). _____ 166

Fig. 5.22 – Corrente média quase-instantânea do capacitor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9; I_p = 50 \cdot \sqrt{2} \text{ A}$). _____ 167

Fig. 5.23 – Circuito simulado para análise da ondulação de tensão e da corrente eficaz no capacitor “ C_1 ”. _____ 172

Fig. 5.24 – Forma de onda de tensão no capacitor “ C_1 ” e corrente solicitada pelo inversor de tensão. _____ 173

Fig. 5.25 – Forma de onda de corrente no capacitor C_1 e corrente fornecida pela fonte de alimentação. _____ 173

Fig. 5.26 – Circuito simulado para análise da influência do retificador de entrada no equacionamento apresentado para o capacitor “ C_1 ”. _____ 174

Fig. 5.27 – Forma de onda de tensão no capacitor “ C_1 ” e corrente solicitada pelo inversor de tensão. _____ 176

Fig. 5.28 – Forma de onda de corrente no capacitor C_1 e corrente fornecida pelo retificador trifásico. _____ 176

Fig. 5.29 – Ondulação de tensão no capacitor dos conversores meia-ponte em função da impedância de entrada e do índice de modulação. _____ 178

Fig. 5.30 – Corrente eficaz no capacitor dos conversores meia-ponte em função da impedância de entrada e da ondulação de tensão. _____ 178

Fig. 5.31 – Curvas tensão versus corrente fornecidas pelo fabricante do “IGBT” SKM 75GB063D e a linearização para a temperatura de operação de 125°C. _____ 183

Fig. 5.32 – Curvas tensão versus corrente fornecidas pelo fabricante do diodo do “IGBT” SKM 75BG063D e a linearização para uma temperatura de operação de 125°C. _____ 185

Fig. 5.33 – Curvas do fabricante e polinômios obtidos da energia de entrada em condução e bloqueio em função da corrente direta no interruptor para uma tensão de alimentação de 300V. _____ 188

Fig. 5.34 – Curva que representa a energia de recuperação reversa do diodo em função da corrente do diodo. _____ 191

Fig. 5.35 – Potência dissipada de cada braço de uma fase do inversor operando com modulação PS, PD e com a modulação híbrida proposta. _____ 194

Fig. 5.36 – Potência dissipada em cada braço de uma fase do inversor operando com modulação PS, com a modulação PD, com a modulação híbrida proposta e com a modulação proposta e interruptores diferentes no inversor trifásico e nos conversores meia-ponte. _____ 196

Fig. 5.37 – Inversor multiníveis híbrido empregando um inversor trifásico e células de conversores em ponte completa. _____ 198

Fig. 5.38 – Circuito equivalente para a modelagem do capacitor. _____ 199

Fig. 5.39 – Corrente solicitada pelo inversor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9$; $I_p = 50 \cdot \sqrt{2}$ A). 200

Fig. 5.40 – Corrente do capacitor da fonte de alimentação dos conversores ponte completa ($m_a = 0,9$; $I_p = 50 \cdot \sqrt{2}$ A). _____ 201

Fig. 5.41 – Circuito simulado para análise da influência do retificador de entrada no equacionamento apresentado para o capacitor “ C_x ”. _____ 204

Fig. 5.42 – Capacitâncias do conversor meia-ponte e do conversor em ponte completa parametrizadas em função da frequência, da ondulação de tensão nos capacitores e da corrente de pico na carga. _____ 206

Fig. 5.43 – Relação entre a constante de inércia do conversor meia-ponte e a constante de inércia do conversor ponte completa. _ 207

Fig. 5.44 – (a) Corrente eficaz parametrizada do capacitor de um conversor meia-ponte e a corrente eficaz parametrizada do conversor ponte completa. (b) Relação entre o quadrado da corrente eficaz parametrizada dos capacitores de um conversor meia-ponte e do conversor em ponte completa. _____ 208

Fig. 6.1 – Inversor trifásico implementado em laboratório. __ 215

Fig. 6.2 – (a) Pulsos de comando dos interruptores para o “Modo II” de operação e (b) pulsos de comando dos interruptores para o “Modo I” de operação. _____ 216

Fig. 6.3 – (a, b, c) Tensão das fases A, B e C (200 V / div), (d) tensão de linha (500 V / div) e corrente de carga (0,5 A / div) para o “Modo II” de operação e (e, f, g) tensão das fases A, B e C (200 V / div), (h) tensão de linha (500 V / div) e corrente de carga (1,0 A / div) para o “Modo I” com ângulo de carga de aproximadamente 4 graus. 217

Fig. 6.4 – Formas de onda para o Modo II: (a) tensão de fase (500 V/div), (b) tensão de linha (500 V/div) e corrente de carga (10 A/div). Formas de onda para o Modo I: (a) tensão de fase (500 V/div), (b) tensão de linha (500 V/div) e corrente de carga (10 A/div). _____ 218

Fig. 6.5 – Componentes harmônicas da tensão de fase do inversor proposto para duas frequências de comutação: (a) $f_c = 4.080$ Hz e : (a) $f_c = 1.020$ Hz . _____ 219

Fig. 6.6 – (a) Distorção harmônica total das tensões de fase e de linha em função do índice de modulação, (b) somatório da potência das fontes de alimentação em função do índice de modulação. _____ 220

Fig. 6.7 – Formas de onda da tensão e da corrente na carga e correntes nos interruptores para o “Modo II” de operação (a) e para o “Modo I” de operação. _____ 222

Fig. 6.8 – Correntes médias e eficazes dos interruptores para o “Modo II” de operação e para três condições de ângulo de carga. ____ 223

Fig. 6.9 – Correntes médias e eficazes dos interruptores para o “Modo I” de operação e para três condições de ângulo de carga. ____ 224

Fig. 6.10 – Tensão de linha, corrente na carga e a variável de controle do modo de operação do conversor (Escala – Tensão 500 V/div, corrente 10 A/div). _____ 225

Fig. 6.11 – Formas de onda de tensão e corrente de entrada do protótipo implementado. Escala de 100 V/div e 2 A/div. _____ 227

Fig. 6.12 – Análise harmônica das correntes de entrada do retificador multipulsos. _____ 228

Fig. 8.1 – Esquema completo do retificador de 12 pulsos com conexão em paralelo associado ao inversor trifásico e dos retificadores de 12 pulsos associados aos conversores meia-ponte. _____ 264

Fig. 8.2 – Esquema do retificador de 12 pulsos com conexão em paralelo utilizado para o equacionamento da impedância de interfase. _____ 265

Fig. 8.3 – Tensão na saída de cada retificador de 6 pulsos. ____ 266

Fig. 8.4 – Tensão do indutor de interfase. _____ 266

Fig. 8.5 – Componentes harmônicas de tensão sobre o indutor de interfase parametrizadas em função da primeira harmônica. _____ 268

Fig. 8.6 – Potência fornecida pelas fontes V_y e V_x em função do índice de modulação. _____ 269

Fig. 8.7 – Circuito elétrico dos retificadores que alimentam os conversores meia-ponte. _____ 271

Fig. 8.8 – Circuito elétrico do retificador trifásico de 12 pulsos com conexão em paralelo. _____ 272

Fig. 9.1– Exemplo da extensão do conversor proposto empregando quatro conversores meia ponte por fase. _____ 273

Fig. 9.2 – Formas de onda das tensões de fase e da tensão de linha para o conversor com quatro módulos de conversores meia ponte por fase, alimentação simétrica e comando com uma adaptação da modulação híbrida proposta. _____ 274

Fig. 10.1 – Formas de conexão dos conversores meia-ponte. 276

Fig. 11.1 – Conversor NPC de três níveis associado em cascata com conversores meia ponte. _____ 278

Fig. 11.2 – Circuito empregado para geração dos pulsos de comando em cada uma das fases do inversor. _____ 281

Fig. 11.3 – Sinais de comando dos interruptores para operação no Caso 2. (a) Sinais das portadoras e sinal de referência de uma das fases, (b)-(c) sinais de comando dos interruptores S_{1A} e S_{2A} e (d) sinal de tensão da fase “A” (v_{NPC_A}) gerado pelo inversor trifásico NPC. ____ 282

Fig. 11.4 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor trifásico operando com sete níveis na tensão de fase. _____ 283

Fig. 12.1 – Formas de onda das portadoras e do sinal de referência empregados na modulação proposta (a) e na modulação CSV. _____ 287

Fig. 12.2 – Tensões de fase para o inversor proposto operando com a modulação proposta (a) e as mesmas tensões para o inversor operando com a modulação CSV (b) . _____ 288

Fig. 12.3 – Formas de onda de tensão de linha e corrente na fonte de alimentação de um conversor meia-ponte para o inversor proposto operando com a modulação proposta (a) e Formas de onda de tensão de linha e corrente na fonte de alimentação de um conversor meia-ponte para o inversor proposto operando com a modulação CSV (b). ____ 289

Lista de Tabelas

Tabela 2.1 – Estados de condução possíveis para inversor NPC de três níveis.	26
Tabela 2.2 – Comparação das distorções harmônicas e das perdas de comutação entre as modulações PD, POD, APOD e PS para um inversor trifásico em cascata com cinco níveis.	53
Tabela 2.3 – Comparação entre as modulações SPWM e DSPWM	56
Tabela 3.1 – Tensões de fase em função da amplitude das fontes de alimentação.	68
Tabela 3.2 – Especificações do inversor proposto para a operação com seis níveis na tensão de fase.	71
Tabela 3.3 – Especificações empregadas na simulação com cinco níveis na tensão de fase.	80
Tabela 3.4 – Especificações empregadas na simulação com quatro níveis na tensão de fase.	85
Tabela 3.5 – Parâmetros de projeto.	97
Tabela 3.6 – Comparação entre as componentes harmônicas de corrente do retificador proposto e a norma IEC 61000-3-4.	99
Tabela 3.7 – Comparação entre os valores calculados e os valores simulados de correntes nos diodos retificadores.	102
Tabela 4.1 – Combinações possíveis de estados de comutação em cada fase do inversor.	106
Tabela 4.2 – Vetores calculados através da transformação de Clarke (“vetores curtos”).	106
Tabela 4.3 – Vetores calculados através da transformação de Clarke (“vetores longos”).	108
Tabela 4.4 – Parâmetros empregados na integração numérica para o cálculo das componentes harmônicas.	117
Tabela 4.5 – Comparação da Distorção Harmônica Total obtida através do cálculo das integrais e de simulação numérica para as tensões de fase e de linha (truncamento com 30 harmônicas principais e 30 bandas laterais, 31,5 kHz).	119
Tabela 5.1 - Equivalência de interruptores para operação no “Modo I”.	155
Tabela 5.2 – Equivalência de interruptores para operação no “Modo II”.	156
Tabela 5.3 – Parâmetros para exemplo da metodologia de cálculo do capacitor.	171
Tabela 5.4 – Valores de capacitância e corrente eficaz do capacitor do retificador que alimenta os conversores meia-ponte.	172

Tabela 5.5 – Parâmetros para exemplo da metodologia de cálculo do capacitor. _____	175
Tabela 5.6 – Valores ondulação de tensão do “ C_1 ” para vários valores de impedância de entrada, índice de modulação e capacitância. _____	179
Tabela 5.7 – Valores de corrente eficaz do capacitor “ C_1 ” para vários valores de impedância de entrada, índice de modulação e capacitância. _____	180
Tabela 5.8 – Parâmetros de projeto. _____	183
Tabela 5.9 – Corrente média, corrente eficaz e potência dissipada na condução dos interruptores controlados operando no “Modo II”. _____	184
Tabela 5.10 – Corrente média, corrente eficaz e potência dissipada na condução dos interruptores controlados operando no “Modo I”. _____	184
Tabela 5.11 – Corrente média, corrente eficaz e potência dissipada na condução dos diodos operando no “Modo II”. _____	185
Tabela 5.12 – Corrente média, corrente eficaz e potência dissipada na condução nos diodos operando no “Modo I”. _____	186
Tabela 5.13 – Coeficientes dos polinômios de segunda ordem que representam a energia dissipada na entrada em condução e no bloqueio do interruptor SKM 75BG063D em função da corrente. _____	188
Tabela 5.14 – Parâmetros adicionais de projeto. _____	189
Tabela 5.15 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo II”. _____	189
Tabela 5.16 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo I”. _____	190
Tabela 5.17 – Dados fornecidos no catálogo do diodo do SKM 75BG063D para temperatura de operação de 25°C. _____	191
Tabela 5.18 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo II”. _____	192
Tabela 5.19 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo I”. _____	192
Tabela 5.20 – Parâmetros de projeto _____	193
Tabela 5.21 – Comparação entre a topologia proposta e a topologia empregando conversores em ponte completa. _____	197

Tabela 5.22 – Parâmetros para exemplo da metodologia de cálculo do capacitor.	203
Tabela 5.23 – Valores ondulação de tensão e corrente eficaz do capacitor “ C_x ” para vários valores de impedância de entrada, índice de modulação e capacitância.	205
Tabela 5.24 – Valores de ondulação de tensão e corrente eficaz dos capacitores “ C_1 ” e “ C_x ” para vários valores de impedância de entrada, índice de modulação e capacitância.	209
Tabela 6.1 – Especificações do protótipo.	213
Tabela 6.2 – Principais componentes empregados no protótipo.	214
Tabela 12.1 – Tensões de fase em função dos estados de comutação dos interruptores e da amplitude das tensões de alimentação dos conversores.	279
Tabela 12.2 – Estratégia de operação para uma das fases do inversor trifásico NPC.	281
Tabela 13.1 – Parâmetros de projeto para simulação.	286
Tabela 13.2 – Comparação do conversor proposto operando com a modulação proposta e com a modulação CSV.	290

Simbologia

Símbolos adotados nos Equacionamentos

Símbolo	Descrição	Unidade
a_0, A_{00}	Constantes relacionadas ao valor médio da tensão	V
a_n, b_n	Constantes relacionadas ao valor da harmônica de ordem “n”	V
A_{mn}, B_{mn}	Constantes relacionadas ao valor da harmônica de ordem “n” e “m”	V
$\overline{C_{mn}}$	Constante expressa de forma complexa relacionada à harmônica de ordem “n” e “m”	V
C_X	Capacitância do capacitor “X”	F
$d_X(\varphi)$	Razão cíclica do elemento “X” em função da variável de integração	-
$d_X(t)$	Razão cíclica do elemento “X” no tempo	-
<i>DHT</i>	Distorção Harmônica Total	-
f_c	Frequência de comutação	Hz
f_o	Frequência fundamental	Hz
f_{Port}	Frequência da portadora	Hz
f_r	Frequência da rede de alimentação	Hz
FP	Fator de potência	-
$f(x, y)$	Função de duas variáveis	-
$H_{1,x}$	Constante de inércia	s
i_A, i_B, i_C	Correntes das fases A, B, C	A
i_{Cl}	Corrente no capacitor da fonte de alimentação do conversor meia-ponte	A
i_{Cx}	Corrente no capacitor da fonte de alimentação do conversor ponte completa	A
i_{inv}	Corrente fornecida ao inversor meia-ponte	A
i_{invx}	Corrente fornecida ao inversor ponte completa	A
i_{ret}	Corrente na saída do retificador trifásico	A
i_R, i_S, i_T	Correntes das fases R, S, T (rede de alimentação)	A
i_{Vx}, i_{Vy}	Corrente das fontes de alimentação “V _x ” e “V _y ”	A
$I_{Ci,rms}$	Corrente eficaz do capacitor “i”	A
I_{dc}	Corrente média da fonte de corrente contínua empregada na modelagem do retificador	A
I_F	Corrente direta que circula no componente	A

$I_{in,rms}$	Corrente eficaz de fase na entrada	A
$I_{inv,rms}$	Corrente eficaz fornecida ao inversor meia-ponte	A
$I_{invx,rms}$	Corrente eficaz fornecida ao inversor ponte completa	A
I_{Ldc}	Corrente do indutor de interfase	A
L_{pu}	Indutância de entrada parametrizada no sistema p.u.	-
I_o	Corrente nominal do diodo	A
I_p	Corrente de pico de fase	A
I_{rr}	Corrente de recuperação reversa	A
$I_{X,avg}$	Corrente média no elemento “X”	A
$I_{X,rms}$	Corrente eficaz no elemento “X”	A
k_1, k_2	Constantes	-
$k_{0_on/off/rr}$	Constantes do modelo de perdas de comutação	-
L	Indutância de carga	H
$L_{in_mp/trif}$	Indutância de entrada da rede que alimenta os conversores meia-ponte (<i>mp</i>) ou o conversor trifásico (<i>trif</i>)	H
m	Ordem das harmônicas com relação à frequência de comutação	-
m_a	Índice de modulação de amplitude	-
$m_{a,II}$	Índice de modulação de amplitude para operação no “modo II”	-
m_f	Índice de modulação de frequência	-
n	Ordem das harmônicas com relação à frequência fundamental	-
N	Constante que designa um número genérico de conversores associados em cascata	-
Num_{Cap_Gn}	Número de capacitores de grampeamento	-
$P_{cond,X}$	Potência dissipada durante a condução do elemento “X”	W
$P_{com,X}$	Potência dissipada durante a comutação do elemento “X”	W
P_{in}	Potência total na entrada do retificador	W
$P_{mp/trif}$	Potência de saída do retificador dos conversores meia-ponte (<i>mp</i>) ou do conversor trifásico (<i>trif</i>)	W

P_o	Potência de saída de fase	W
P_{out}	Potência de saída total do inversor	W
$P_{S/Djo_on/off}$	Potência dissipada durante entrada em condução (on), bloqueio (off) ou recuperação reversa (rr) do elemento “X”	W
$P_{3\phi}$	Potência do inversor trifásico	W
$P_{1\phi}$	Potência dos inversores monofásicos	W
$\overline{P_{3\phi}}$	Potência do inversor trifásico parametrizada	-
$\sum \overline{P_{1\phi}}$	Somatório de potência dos inversores monofásicos parametrizado	-
R	Resistência de carga	Ω
r_T	Resistência do cálculo de perdas	Ω
t_1	Instante de tempo quando a tensão no capacitor do retificador do conversor meia-ponte é máxima	s
t_2	Instante de tempo quando a tensão no capacitor do retificador do conversor meia-ponte é mínima	s
t_{1x}	Instante de tempo quando a tensão no capacitor do retificador do conversor ponte completa é máxima	s
t_{2x}	Instante de tempo quando a tensão no capacitor do retificador do conversor ponte completa é mínima	s
t_{rr}	Tempo de recuperação reversa	s
v_A, v_B, v_C	Tensão das fases A, B, C	V
v_{C1}	Tensão no capacitor da fonte de alimentação do conversor meia-ponte	V
v_{Cx}	Tensão no capacitor da fonte de alimentação do conversor ponte completa	V
v_A', v_B', v_C	Tensão das fases A, B, C modificadas pela componente de sequência zero	V
v_{AB}, v_{BC}, v_C	Tensões de linha	V
v_{ap}, v_{bp}, v_{cp}	Tensão positiva de referência da modulação híbrida	V
v_{an}, v_{bn}, v_{cn}	Tensão negativa de referência da modulação híbrida	V
v_{ahp}	Tensão positiva de referência da modulação híbrida	V
	2	
v_{ahn}	Tensão negativa de referência da modulação	V

híbrida 2

v_{Ldc}	Tensão no indutor de interfase	V
v_R, v_S, v_T	Tensão das fases R, S, T (rede de alimentação)	V
$v_{retX}(\omega t)$	Tensão na saída do retificador “X”	V
v_0	Tensão de sequência zero	V
v_α, v_β	Tensões no sistema de coordenadas “ $\alpha\beta$ ”	V
V_d	Tensão total de barramento	V
V_{cc}	Tensão de barramento	V
$V_{C1/x}(0)$	Condição inicial de tensão no capacitor C_1 ou no capacitor C_x	V
$V_{c1/x,min/max}$	Tensão mínima (min) ou máxima (max) no capacitor C_1 ou no capacitor C_x	V
V_{in_rms}	Valor eficaz da tensão de fase da rede de alimentação	V
V_{out}	Tensão de barramento dos retificadores	V
V_{Port}	Tensão de pico da portadora	V
V_{Ref}	Tensão de pico da referência	V
V_{To}	Tensão contínua do modelo do cálculo de perdas	V
V_x	Tensão de alimentação dos conversores meia-ponte	V
V_y	Tensão de alimentação do inversor trifásico	V
V_0	Valor do nível médio da tensão	V
$V_{1,2,...,n}$	Valor da componente harmônica de tensão de ordem 1, 2, ... , n;	V
Z_{Ldc}	Impedância de interfase	Ω
Z_{base}	Impedância base	Ω
ω_o	Frequência angular da referência	rad/s
ω_c	Frequência angular da portadora	rad/s
$WTHD$	<i>Weighted Total Harmonic Distortion</i>	-
$W(i_X)$	Energia em função da corrente para o elemento “X”	J
$W_{rr}(i_D)$	Energia de recuperação reversa em função da corrente para o elemento “X”	J
x, y, φ	Variáveis de integração	-
α, β	Eixos do sistema de coordenadas “ $\alpha\beta$ ”	-

δ	Ângulo de controle da modulação híbrida	°
$\Delta V_{x/y}$	Ondulação de tensão das fontes “x” ou “y”	V ou %
λ	Número de níveis da tensão de saída	-
ρ, ρ_x	Variáveis auxiliares no equacionamento dos capacitores das fontes de alimentação	-
Λ	Número de níveis da tensão de saída	-
θ_o	Ângulo de defasagem da referência	rad
θ_c	Ângulo de defasagem da portadora	rad
θ_M	Ângulo que define quando a tensão referência ultrapassa a portadora dois	rad
Φ	Ângulo de defasagem da corrente de fase em relação à referência	rad
$\langle \overline{I_X} \rangle$	Valor médio quase-instantâneo da corrente no elemento “X”	A
$\langle I_{X,rms} \rangle$	Valor eficaz quase-instantâneo da corrente no elemento “X”	A

Símbolos Usados para Referenciar Elementos de Circuitos

Símbolo	Descrição
C	Capacitor
D	Diodo
L	Indutor
P_d	Ponte de Diodos
R	Resistor
S	Interruptor
Sec	Secundário do Transformador
T	Transformador

Símbolos de Unidades de Grandezas Físicas

Símbolo	Descrição
A	Ampère
F	Faraday
H	Henry
J	Joule
VA	Volt-ampère
VAr	Volt-ampère reativo
V	Volt
W	Watt
Ω	Ohm

Acrônimos e Abreviaturas

Acr/abr	Descrição
ABNT	Associação Brasileira de Normas Técnicas
ANPC	<i>Active Neutral Point Clamped</i> (conversor com ponto neutro grampeado com interruptor controlado)
APOD	<i>Alternative Opposition Disposition</i> (disposição em oposição de fases alternada)
AT	Alta Tensão
BTB	<i>Back to Back</i>
CA	Corrente Alternada
CC	Corrente Contínua
DC	<i>Direct Current</i> (corrente contínua)
DHT	Distorção Harmônica Total
DSPWM	<i>Double-Signal Pulsewidth Modulation</i> (modulação por largura de pulso de duplo sinal)
DTC	<i>Direct Torque Control</i> (controle direto de torque)
ef	Valor Eficaz
EN	Padrões europeus definidos pelo comitê europeu de padronização
EUA	Estados Unidos da América
FACTS	<i>Flexible Alternating Current Transmission Systems</i> (sistemas flexíveis de transmissão em corrente alternada)
FC	<i>Flying Capacitor</i> (capacitor flutuante)
FFT	<i>Fast Fourier Transform</i> (transformada rápida de Fourier)
FOC	<i>Field-oriented Control</i> (controle orientado de campo)
GTO	<i>Gate Turn-off Thyristor</i>
HBC	<i>H Bridge Converters</i> (conversores em ponte H, ou ponte completa)
HPWM	<i>Hybrid Pulsewidth Modulation</i> (modulação híbrida por largura de pulso)
HVDC	<i>High Voltage Direct Current</i> (transmissão em corrente contínua de alta

	tensão)
IEC	<i>International Electrotechnical Commission</i> (Comissão Eletrotécnica Internacional)
IEEE	<i>Institute of Electrical and Electronics Engineers</i> (Instituto de Engenheiros Eletricistas e Eletrônicos)
IGBT	<i>Insulated Gate Bipolar Transistor</i>
IGBT-HV	<i>High Voltage Insulated Gate Bipolar Transistor</i> (IGBT de alta tensão)
IGCT	<i>Integrated Gate-Commutated Thyristor</i>
INEP	Instituto de Eletrônica de Potência
MMC (M2C)	<i>Modular Multilevel Converter</i> (conversor multiníveis modular)
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
MT	Média Tensão
MV	<i>Medium Voltage</i> (média tensão – MT)
NBR	Denominação de norma da Associação Brasileira de Normas Técnicas
NPC	<i>Neutral Point Clamped</i> (conversor com ponto neutro grampeado)
PCC	Ponto de Conexão Comum
PD	<i>Phase Disposition</i> (disposição em fase)
POD	<i>Phase Opposition Disposition</i> (disposição em oposição de fase)
PS	<i>Phase Shifted</i> (portadoras defasadas)
PV	Painel Fotovoltaico
PWM	<i>Pulse Width Modulation</i> (modulação por largura de pulso)
SCR	<i>Silicon Controlled Rectifier</i> (retificador controlado de silício)
SPWM	<i>Standard Sinusoidal Pulsewidth Modulation</i>
SSSC	<i>Static Synchronous Series Compensator</i> (compensador estático síncrono tipo série)
STATCOM	<i>Static Synchronous Compensator</i> (compensador estático síncrono)
SVC	<i>Static VAr Compensator</i> (compensador estático de reativos)

U.E.	União Européia
UFSC	Universidade Federal de Santa Catarina
UPFC	<i>Unified Power Flow Controller</i> (controlador unificador do fluxo de energia)
UPQC	<i>Unified Power Quality Conditioner</i> (condicionador unificado de qualidade de energia)
UPS	<i>Uninterruptle Power Supply</i> (fonte de alimentação ininterrupta)
VSC	<i>Voltage Source Converter</i>
WTHD	<i>Weighted Total Harmonic Distortion</i>

Capítulo 1 Introdução Geral

1.1 Introdução

“A era dos conversores multiníveis chegou” (tradução livre), este é o título do artigo de Rodriguez, et al [1], que, apesar de ser recente, já foi referenciado muitas vezes (120 vezes, fonte Google Acadêmico, julho 2011). Estes dados contribuem para confirmar o crescimento da demanda nesta área. Pesquisadores de universidades e pesquisadores ligados a indústria têm, incansavelmente, criado alternativas para o processamento de grandes quantidades de energia e, freqüentemente, os conversores multiníveis figuram entre as soluções propostas.

O crescimento mundial da população e, conseqüentemente do consumo de energia elétrica, eleva a necessidade de geração de energia elétrica ao redor do globo. No Brasil, nos últimos anos, o crescimento do poder aquisitivo permitiu que mais brasileiros investissem em conforto para seus lares, elevando a quantidade de equipamentos eletrônicos nas residências, de sistemas de climatização e de entretenimento. Este crescimento aqueceu a economia e impulsionou a indústria, demandando uma elevação no consumo de energia. A geração de energia elétrica no Brasil ainda é baseada nas usinas hidroelétricas, sempre sujeitas às variações climáticas e regularidade das chuvas. Porém, a geração de energia através de outras fontes como eólica, solar, biomassa, gás, entre outras, têm se apresentado como uma alternativa viável para a composição da matriz energética, agregando robustez ao sistema. E, novamente, os conversores multiníveis surgem como opção na interligação destes sistemas com a rede.

A necessidade de geração de energia elétrica diminui com o uso otimizado da energia disponível. Sendo assim, é relevante realizar o processamento da energia da forma mais eficiente possível. A transmissão de energia elétrica em grandes blocos e por longas distâncias, pode ser realizada com menor desperdício em corrente contínua do que em corrente alternada. Apesar da geração da energia elétrica ser predominantemente na forma alternada, alguns países como a China e o Brasil, têm planos de transmissão em corrente contínua, visando uma redução nas perdas, maior interligação do sistema e a elevação da robustez do mesmo [2, 3].

Neste contexto, os conversores multiníveis se apresentam como uma opção vantajosa para realizar o processamento de energia elétrica com eficiência elevada. A transmissão da energia elétrica oriunda de parques de aerogeradores instalados no mar pode ser efetuada com

menores perdas em corrente contínua. Por exemplo, para um sistema composto por 50 aerogeradores totalizando 180 MVA, comparando as perdas da transmissão de energia elétrica em corrente alternada (tensão de 220 kV) com a transmissão em corrente contínua (tensão de 200 kV), verifica-se que a transmissão em corrente contínua apresenta perda inferior para distâncias a partir de 125 quilômetros [4]. Esta redução das perdas, obtida com a transmissão em corrente contínua, dependendo da distância de transmissão, pode ser atrativa do ponto de vista econômico, mesmo considerando o custo dos conversores multiníveis, em virtude do elevado custo destes cabos de transmissão. Sendo assim, o estudo de conversores multiníveis encontra nesta área um grande ramo para sua atuação.

O estudo dos conversores multiníveis teve seu início no século passado, entretanto, o conceito de conversores multiníveis não é muito claro e gera dúvidas entre os pesquisadores. Em [5], Walker apresenta duas definições para conversores multiníveis:

“A multilevel converter can switch either its input or output nodes (or both) between multiple (more than two) levels of voltage or current” (Walker, 1.999, pg 8), a qual poderia ser compreendida como “Um conversor multinível permite comutar níveis (mais de dois) de tensão ou de corrente entre os terminais de entrada e de saída (ou ambos).”

Walker ainda complementa a definição afirmando que o conversor com dois níveis não pode ser considerado um conversor multinível. Mesmo assim o autor considera que esta definição é muito ampla e apresenta uma segunda definição:

“[...] One of the ports has multiple (more than two) voltage or current stiff DC nodes or terminals, while the second port has a conventional single or three phase set of terminals which are switched to these multiple levels” (Walker, 1.999, pg 10).

O qual pode ser compreendido como “Um conversor multinível é um conversor que apresenta múltiplos níveis de tensão ou de corrente bem estabelecidos nos terminais de uma de suas portas e, pelo menos, uma segunda porta (monofásica ou trifásica) cujos terminais comutam entre estes níveis”. Uma interpretação do conceito apresentado pode ser visualizada na Fig. 1.1, que apresenta um inversor de tensão multiníveis trifásico genérico, onde, em cada uma das fases, verifica-se:

- A presença de “ $\lambda - 1$ ” fontes de tensão com níveis bem estabelecidos, sendo que “ λ ” representa a quantidade de níveis que podem ser aplicados à saída em cada fase;

- Um interruptor genérico de um pólo e “ λ ” terminais que permite conectar a carga à um dos “ λ ” níveis de tensão.

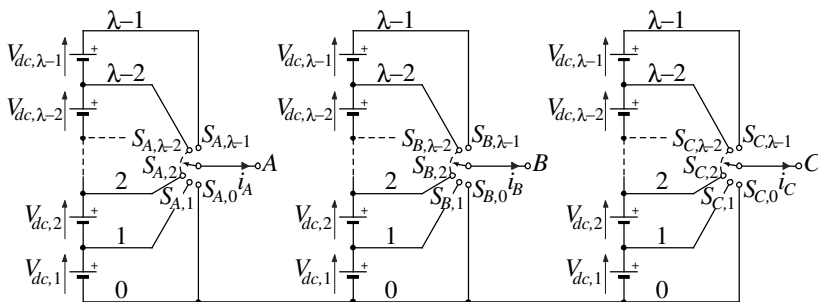


Fig. 1.1 – Exemplo genérico de um inversor de tensão multiníveis trifásico.

Este conceito se refere aos conversores multiníveis em tensão, aos em corrente e aos conversores multiníveis em tensão e corrente. O presente trabalho visa à contribuição no ramo dos conversores multiníveis em tensão, sendo assim, apesar de também se tratarem de conversores multiníveis, os conversores multiníveis em corrente e em tensão e corrente não serão abordados.

Este trabalho tem o objetivo de contribuir no desenvolvimento de conversores multiníveis em dois principais campos:

- Topologia de Conversores – a contribuição neste campo se baseia no desenvolvimento de um novo inversor trifásico multinível em tensão, elaborado à partir da associação em cascata de um inversor trifásico de dois níveis com conversores monofásicos meia-ponte. Serão apresentadas as etapas de operação deste novo conversor, detalhado o modo de operação, o mapa de vetores do inversor, a análise da tensão de saída e da distribuição de potência nas fontes de alimentação e o equacionamento dos valores médios e eficazes das correntes e de perdas nos semicondutores. Também será proposto um retificador trifásico multipulsos para a alimentação do inversor proposto. Este retificador deve estar de acordo com as normas internacionais que regulamentam a quantidade de componentes harmônicas que circulam na rede de alimentação.
- Modulação – será desenvolvida uma nova modulação por largura de pulso senoidal, com comutação do inversor trifásico na frequência do sinal de saída e com os

conversores meia-ponte comutando em alta frequência. Com esta nova modulação obtem-se uma melhor distribuição de perdas nos semicondutores, quando comparada à modulação convencional, e uma redução significativa das perdas totais nos semicondutores com uma baixa distorção harmônica.

Até o momento, o trabalho desenvolvido proporcionou os seguintes resultados:

- Publicação e apresentação de um artigo no 10º Congresso Brasileiro de Eletrônica de Potência, Cobep 2009, Bonito – MS, Setembro 2009, com o título “Hybrid Multilevel Converter Employing Half-bridge Modules” [6];
- Publicação e apresentação de um artigo no 25º Applied Power Electronic Conference, Apec 2010, Palm Springs – USA, Fevereiro 2010, com o título “Evaluation of the Hybrid Four-level Converter Employing Half-Bridge Modules for Two Different Modulation Schemes” [7];
- Depósito de pedido de patente com o título: Inversores Multiníveis Híbridos Empregando Células de Conversores Meia-Ponte e um Inversor Trifásico.
- Artigo aprovado para publicação na revista *IEEE Transactions on Industrial Electronics* intitulado: “Three-Phase Hybrid Multilevel Inverter Based on Half-Bridge Modules”.
- Artigo aceito para publicação 11º Congresso Brasileiro de Eletrônica de Potência, Cobep 2011, Natal – RN, Setembro 2011, com o título “Comparison Between a Hybrid Multilevel Converter Employing Half-bridge Modules and a Hybrid Multilevel Converter Employing H-Bridge Modules”;

1.2 Possíveis Aplicações de Conversores Multiníveis em MT e AT

Nesta seção serão abordadas algumas das aplicações industriais onde os conversores multiníveis em tensão têm se mostrado eficientes no processamento de energia, bem como campos de aplicação onde estes podem ser aplicados. A utilização destes conversores em várias áreas tem se tornado freqüente e estas estão descritas a seguir.

1.2.1 *Acionamento de Motores de Grande Porte*

O desenvolvimento tecnológico, com a constante evolução dos semicondutores controlados, tem aproximado a eletrônica de potência de aplicações onde não era comum o processamento eletrônico de energia. O acionamento de motores com velocidade variável, por exemplo, apesar de ser uma tecnologia relativamente recente, já é consagrada em sistemas de baixa tensão. Os benefícios proporcionados por esse processamento eletrônico de alta eficiência energética, permitindo variar a velocidade, controlar o torque, a posição e partidas suaves agregados a sistemas de medição e automação têm possibilitado a modernização/criação de linhas de produção mais eficazes e confiáveis, bem como a otimização de diversos processos na indústria. Porém, estes benefícios ainda não são aproveitados em sistemas de potência mais elevada (de centenas de quilowatts a centenas de megawatts), com alimentação da ordem de 2,3 kV a 13,8 kV, faixa denominada como de média tensão (MV – *medium voltage*) [8]. A Fig. 1.2 apresenta a relação entre os motores de média tensão com e sem acionamento eletrônico. Salienta-se que segundo a norma brasileira ABNT NBR 14039 a faixa de tensão considerada de média tensão em corrente alternada é de 1 kV a 36,2 kV.

Estes acionamentos permitem empregar diversas técnicas de controle de torque e de fluxo nos motores de indução, das quais se destacam dois esquemas: o Controle Direto de Torque (*Direct Torque Control* – DTC) e o Controle Orientado de Campo (*Field-Oriented Control* – FOC) [9]. Devido à natureza das principais cargas movidas por esses motores de média tensão (bombas, ventiladores, compressores e transportadores), o aproveitamento racional da energia, automação e versatilidade propiciadas pelo processamento eletrônico da energia são muito importantes. Apesar das vantagens evidentes, limitações como confiabilidade e custo fazem com que esses acionamentos ainda sejam pouco aproveitados, conforme mostra a Fig. 1.2 [8].

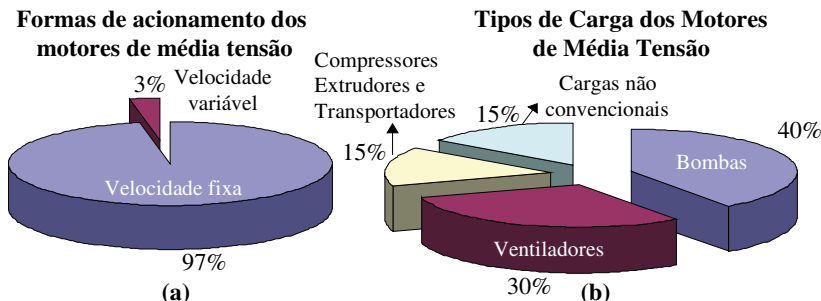


Fig. 1.2 – Forma de acionamento dos motores de média tensão (a) e tipos de carga acionados por motores de média tensão (b).

Vários fabricantes oferecem conversores multiníveis para o acionamento de motores de média tensão. Estes conversores têm como vantagens: o controle da corrente de partida dos motores, controle do torque, limitação da quantidade de partidas, permitem a variação de velocidade e o controle de posição, entre outros benefícios. Alguns destes sistemas são descritos abaixo:

- **WEG** – A WEG S.A. é o único fabricante nacional de acionamento de motores de média tensão (MT). Atualmente, a WEG disponibiliza em seu portfólio o inversor de MT denominado MVW-01. O inversor da WEG é baseado no conversor NPC de três ou cinco níveis (o qual é formado por pontes H de NPC's de três níveis) e permite o acionamento de motores com tensões de 2,3; 3,3; 4,16 kV e 6,9 kV com potências de até 8.000 cv. Sua construção emprega transistores IGBT de 6,5 kV e atinge rendimento superior a 98,5 %. O estágio de entrada é baseado em retificadores passivos de 12 pulsos (retificadores de 18 pulsos são opcionais), cujo desempenho é compatível com a norma IEEE 519 [10];
- **ABB** – A ABB, empresa multinacional que opera em mais de 100 países, oferece quatro modelos de acionamentos de MT. As linhas denominadas ACS 1000, ACS 1000i (onde o transformador de entrada é oferecido integrado) são baseadas no conversor NPC de três níveis. O interruptor empregado é o IGCT e, esta linha, permite o acionamento de motores com tensões de 2,3; 3,3; 4,0 e 4,16 kV com potências de

315 kW até 5.000 kW. O estágio de entrada é realizado por um retificador passivo de 12 pulsos (24 pulsos opcional no ACS 1000 e de série no ACS 1000i) que atende as normas IEEE, IEC e EN. A eficiência destes conversores é tipicamente superior a 98 % para os modelos ACS 1000 e superior a 96 % (incluindo o transformador) para o ACS 1000i [11];

- ABB – O modelo ACS 2000 emprega uma topologia de 5 níveis, a qual aplica na carga nove níveis de tensão. As potências de operação são de 250 kVA a 1,6 MVA e a tensão de operação é de 4,0 kV a 6,9 kV. O estágio de entrada é realizado por um conversor ativo, também de 5 níveis, garantido fator de potência unitário e a possibilidade de compensação de reativo de deslocamento na rede. Este modelo permite conexão com a rede sem transformadores (opcional) e o semicondutor empregado nos dois estágios de processamento de energia é o IGBT, resultando um rendimento típico é de 97,5 % [12];
- ABB – A linha denominada ACS 5000 emprega em cada uma das fases um conversor do tipo ponte completa, onde cada braço deste conversor é formado por um NPC. Esta topologia aplica na carga nove níveis de tensão e permite suprir potência de 2 MVA a 22 MVA. A tensão de operação é de 6,0 kV a 6,9 kV e o estágio de entrada é garantido por um retificador passivo de 36 pulsos. O semicondutor empregado é do tipo IGCT e não são efetuados arranjos em série nem em paralelo de semicondutores. O rendimento típico é superior a 98,5 %, incluindo os sistemas auxiliares [13];
- ABB – Os inversores multiníveis da série ACS 6000 são projetados para as potências de 3, 5, 7, 9 e 11 MVA com tensões de até 3,3 kV. Estes módulos podem ser associados em paralelo permitindo operações com até 30 MVA. Esta série emprega como inversor o conversor NPC de três níveis e, como diferencial, oferece opcionalmente um retificador ativo também de três níveis NPC, conferindo ao sistema a característica *Back to back*. Com esta configuração o sistema pode

operar em quatro quadrantes, devolvendo energia de frenagem à rede de alimentação e até, opcionalmente, operando como compensador de reativos. O rendimento destes inversores com estágio ativo de retificação é superior a 97,7 % [14];

- SIEMENS – A Siemens, multinacional presente no Brasil há mais de 100 anos, possui quatro linhas de inversores para acionamentos em MT: ROBICON Perfect Harmony, SINAMICS GM150, SINAMICS SM150 e SINAMICS GL150. A série ROBICON Perfect Harmony é composta de cascata de três a seis conversores em ponte completa (*H-Bridge*) em cada uma das fases. Pode ser alimentada por retificadores passivos de 18 e 36 pulsos ou, opcionalmente, por um retificador ativo. As tensões de saída são de: 2,3; 3,3; 4,16; 6,0; 6,6; 11 e 13,8 kV com potência de até 31 MVA. O rendimento em potência nominal é de 98 % e o interruptor empregado é do tipo IGBT-HV [15];
- SIEMENS – O modelo SINAMICS GM150 emprega a topologia NPC de três níveis e pode ser montado com IGBTs ou com IGCTs. As tensões de saída são de: 2,3; 3,3; 4,16; 6,0; 6,6 e 7,2 kV com potências de 800 kVA até 30 MVA [16];
- SIEMENS – O modelo SINAMICS SM150 emprega a topologia NPC de três níveis com transistores IGCTs. A tensão de saída é 3,3 kV e a potência está na faixa de 10 MVA até 30 MVA [16];

1.2.2 Sistemas de Geração de Energia

Os sistemas de geração de energia elétrica a partir de fontes renováveis, principalmente eólica e solar, atualmente têm alcançado potências da ordem de megawatts e a aplicação de conversores multiníveis se apresenta atrativa.

A geração de energia a partir de painéis solares ainda possui limitações como elevado custo e baixa eficiência. Investimentos em pesquisa propiciaram grandes progressos na última década, permitindo um crescimento de doze vezes da produção energética mundial, enquanto o custo por quilowatt gerado foi reduzido a menos da metade

no mesmo período [17]. A Fig. 1.3 apresenta o crescimento da produção de energia elétrica através de painéis solares entre 1.995 e 2.004.

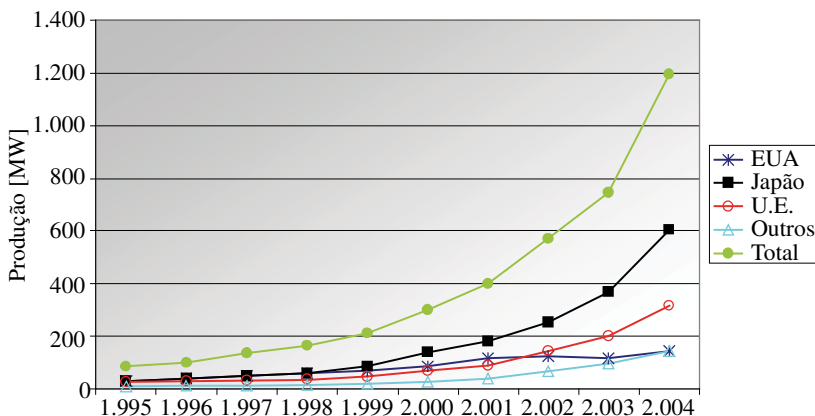


Fig. 1.3 – Evolução da produção de energia solar e total mundial.

Também é mostrada na Fig. 1.4 a redução do custo da produção de energia elétrica obtida através de painéis fotovoltaicos ao longo dos anos. O gráfico apresenta os custos de construção do módulo fotovoltaico, do inversor e custos adicionais para sistemas de 3 kW. Os valores apresentam a realidade do Japão, onde se pode verificar que o custo total reduziu pela metade em um período de 10 (dez) anos.

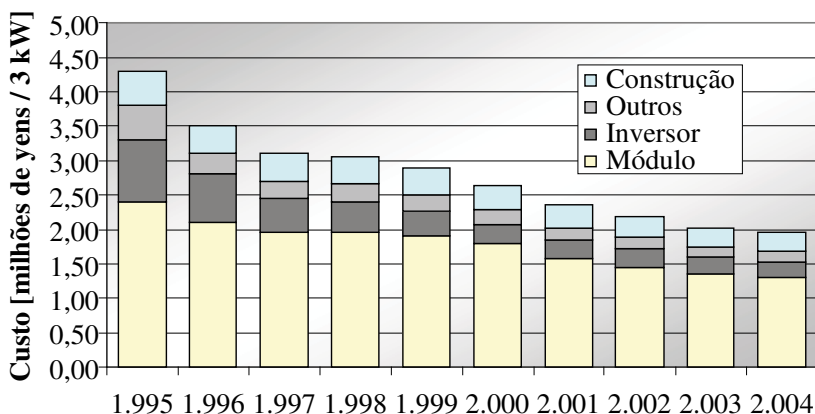


Fig. 1.4 – Evolução do custo para geração de energia elétrica através de painéis fotovoltaicos. Valores do Japão para sistemas de 3 kW.

Parques de geração de energia solar, geração em empresas e em residências são cada vez mais comuns, devido aos incentivos fiscais que

os governos oferecem. A título de ilustração, na Fig. 1.5 é mostrada a vista aérea de uma planta de geração de energia elétrica através de painéis fotovoltaicos [17].



Fig. 1.5 – Vista de uma planta de 1 MW de geração de energia com painéis fotovoltaicos [17] (Alemanha).

Sistemas de geração eólica, a exemplo da solar, estão evoluindo rapidamente nas últimas décadas. Já é possível encontrar em operação turbinas com capacidade de 7,0 MW e estima-se que esta forma limpa de geração de energia elétrica mantenha o crescimento dos últimos anos. Na Fig. 1.6 é apresentada a evolução da capacidade de geração eólica instalada no mundo na última década [18].

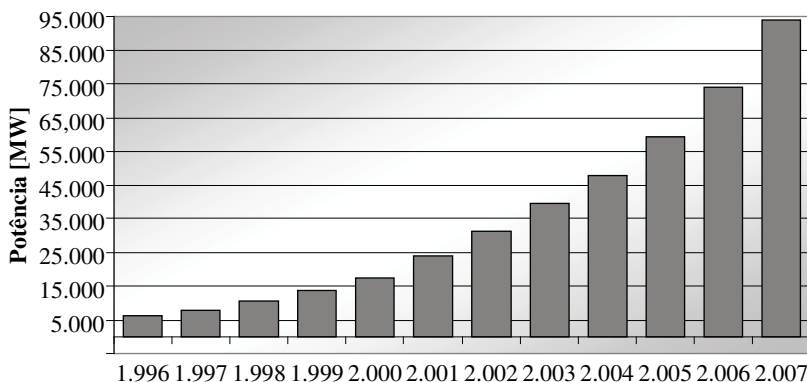


Fig. 1.6 – Capacidade global de geração eólica instalada na última década.

O crescimento do uso das energias renováveis e o aumento das capacidades de geração de única turbina ou conjunto de painéis estão diretamente relacionados à elevação das tensões produzidas por esses equipamentos, tornando os conversores multiníveis muito atrativos nestas aplicações. Um exemplo da aplicação de um conversor

multiníveis trifásico com quatro níveis e grampeamento através de diodos (*Neutral Point Clamped – NPC*) em sistemas com painéis fotovoltaicos foi apresentado em [19]. Os autores empregaram o conversor multiníveis para realizar e controlar a máxima transferência de energia e obter baixa distorção na conversão de corrente contínua para corrente alternada, minimizando os esforços de filtragem na conexão deste sistema com a rede.

Outra aplicação de conversores multiníveis com painéis fotovoltaicos foi demonstrada por Akagi [20]. Neste artigo o autor realiza a conexão de painéis fotovoltaicos à rede elétrica através de um sistema modular multinível, na configuração *Back to Back (BTB)*, empregando conversores cc-cc bidirecionais isolados. O sistema é projetado para operação em 6,6 kV e, segundo o autor, pode alcançar potências de 500 MW a 1.000 MW. Uma das vantagens deste sistema, que é conectado a duas redes de alimentação, é a possibilidade da operação como um compensador estático síncrono (*Static Synchronous Compensator – STATCOM*). Nesta operação o sistema pode ser conectado diretamente à rede de alimentação, eliminando o transformador, e permite a compensação em ambas as redes de alimentação. A flexibilidade desta configuração permite ainda a operação como um sistema de armazenagem de energia em baterias, as quais podem ser empregadas isoladas ou em conjunto com os painéis fotovoltaicos. Este sistema é apresentado na Fig. 1.7.

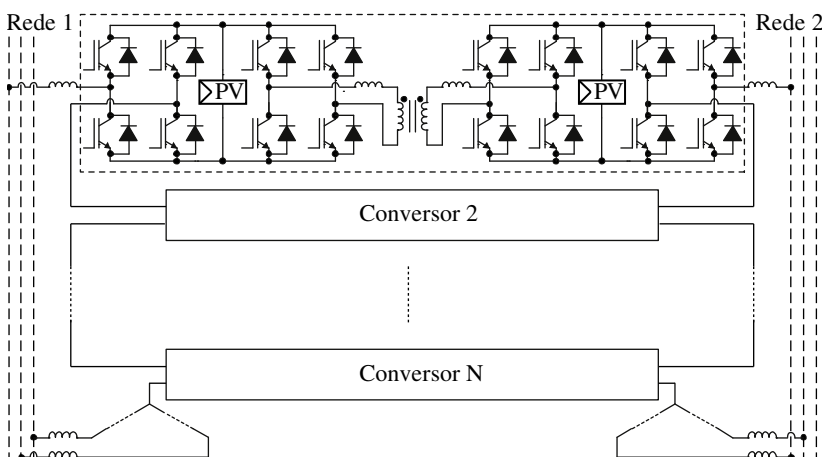


Fig. 1.7 – Sistema multinível composto de conversores cc-cc isolados para conexão de painéis fotovoltaicos à rede de alimentação.

Os conversores multiníveis também apresentam-se como uma alternativa interessante para realizar a interface de turbinas eólicas com a rede de alimentação [21, 22]. Em [22] são empregados dois conversores multiníveis com grameamento ao ponto neutro realizado de forma ativa, mais conhecido como *Active Neutral Point Clamped* (ANPC). Estes conversores, um de três níveis e um de cinco níveis, realizam a conexão do gerador eólico com a rede de alimentação. Uma das vantagens obtidas com esta configuração é a eliminação do filtro de saída, reduzindo o volume e o custo da estrutura e, ainda assim, fornecendo uma corrente para a rede de alimentação em conformidade com a norma IEEE 519, a qual limita a quantidade de harmônicos circulantes na rede.

1.2.3 Interface de Sistemas e Qualidade de Energia

A interconexão de sistemas de grande potência auxilia na robustez, tornando menos prováveis faltas de energia que atingem milhões de pessoas. O ano de 2003 pode ser considerado o ano do “apagão”, devido a registros de ausência de energia em diversos locais ao redor do mundo, incluindo Florianópolis – Santa Catarina [3]. Na Fig. 1.8 é apresentada uma foto de satélite onde se pode identificar a ausência de energia na Itália, este evento durou 18 horas e ocorreu em setembro de 2003.

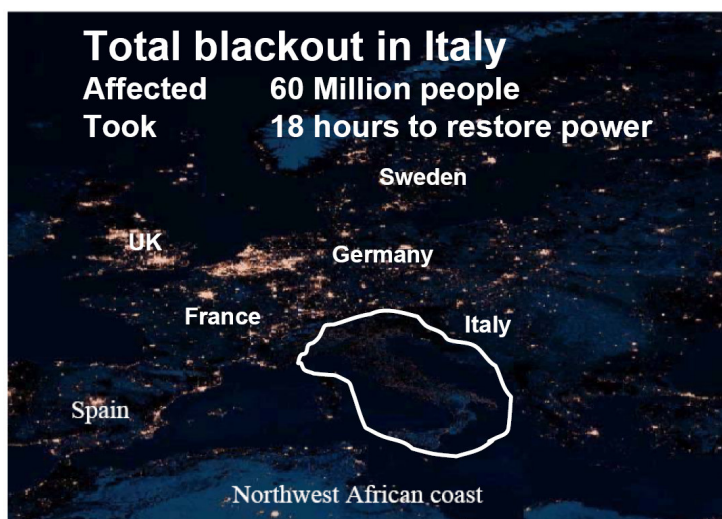


Fig. 1.8 – Foto de satélite durante a falta de energia na Itália em 2003.

No dia 10 de novembro de 2.009 houve o desligamento das Linhas de transmissão de 765 kV entre Ivaiporã e Itaberá devido a três (03) curtos-circuitos monofásicos praticamente simultâneos, próximos a Subestação de Itaberá, comprovados pelos registradores de perturbações do Operador Nacional do Sistema Elétrico (ONS). A interrupção causou um “colapso de tensão” no sistema, tendo como consequência desligamentos sequenciais em grande parte do sistema de alta tensão e usinas do sistema interligado. A interrupção de 24.436 MW atingiu principalmente os Estados de São Paulo, Rio de Janeiro, Espírito Santo, Mato Grosso do Sul e Minas Gerais e o tempo médio de restabelecimento das cargas foi de 3,7 horas [23].

Com o objetivo de elevar a robustez do sistema elétrico é comum a conexão de diversas subestações, o que em alguns casos se torna difícil devido à incompatibilidade de frequência entre as mesmas. Para permitir esta conexão vários países, entre eles o Brasil, têm adotado a transmissão de energia em corrente contínua de alta tensão (HVDC – *High Voltage Direct Current*). A transmissão de grandes blocos de energia em corrente contínua de alta tensão apresenta algumas vantagens em relação à transmissão em corrente alternada [3]:

- Menores perdas;
- Sistema assíncrono;
- Não há limitação de comprimento dos cabos subterrâneos;
- Sem limitação de distância devido à estabilidade.

Estas vantagens são reconhecidas pelos pesquisadores e estão nos planos de países, cujo objetivo é elevar a sua disponibilidade energética e a confiabilidade de seus sistemas. Estas linhas operam com capacidades que variam de centenas até milhares de megawatt, conforme se verifica na Fig. 1.9, que apresenta os projetos em operação e em construção na China.

Observa-se que os conversores multiníveis, embora de forma não muito expressiva, já apresentam participação neste mercado [24-26], onde a Siemens oferta um conversor multiníveis com a denominação “HVDC Plus”, o qual já atinge potências da ordem de centenas de megawatts.

Além do sistema de transmissão em corrente contínua de alta tensão (*High Voltage Direct Current* – HVDC), outros sistemas com processamento eletrônico de energia como: compensadores estáticos síncronos (*Static Synchronous Compensator* – STATCOM) e compensadores estáticos de reativos (*Static var Compensator* – SVC) compõem os sistemas flexíveis de transmissão CA (*Flexible Alternating*

Current Transmission Systems – FACTS). O emprego de conversores multiníveis em elevada frequência, devido ao uso de interruptores com menores tempos de comutação, permite a redução do tempo de atuação dos compensadores, melhorando a dinâmica do sistema.

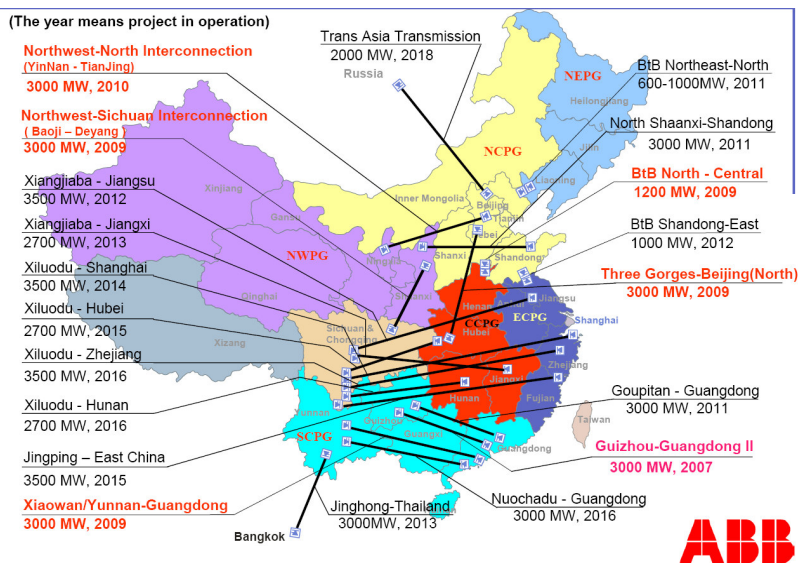


Fig. 1.9 – Projetos em construção e em operação de linhas de transmissão de corrente contínua de alta tensão [3].

Um exemplo do emprego de conversores multiníveis nos sistemas de transmissão é o controlador unificado do fluxo de energia (*Unified Power Flow Controller – UPFC*) de “Inez – Kentucky – EUA” [27]. Um controlador unificado do fluxo de energia é composto por dois conversores eletrônicos, um destinado a realizar a compensação série da linha de transmissão e outro a compensação em paralelo [28, 29]. O controlador unificado do fluxo de energia de “Inez Station” foi projetado para prover uma rápida compensação do tipo paralela (shunt) com um controle total de 320 Mvar (de -160 Mvar a +160 Mvar) e controle do fluxo de energia em 138 kV. Para elevar confiabilidade do sistema e prover flexibilidade para futuras alterações, foi exigido que a instalação do UPFC pudesse operar de forma independente como um compensador paralelo, (como uma unidade *STACOM* independente) ou como um compensador série (como um *Static Synchronous Series Compensator – SSSC*). O UPFC é composto por dois conversores três níveis com grameamento através de diodos (*Neutral Point Clamped – NPC*),

baseados em semicondutores tipo GTO. Estes conversores produzem tensões da ordem de 37 kV e são conectados à rede de 138 kV através de transformadores. Uma foto demonstrando uma pequena parte do UPFC é apresentada na Fig. 1.10.



Fig. 1.10 – Controlador unificador do fluxo de energia de “Inez – Kentucky – EUA”.

A conexão de equipamentos eletrônicos na rede tem evoluído constantemente, tanto no uso industrial como no doméstico. Vários desses equipamentos solicitam da rede uma corrente não senoidal, com elevado conteúdo harmônico, gerando quedas de tensão e distorções na tensão disponível no ponto de conexão comum (PCC). Distorções elevadas e presença de afundamentos na tensão de alimentação podem ocasionar um mau funcionamento de cargas sensíveis, além de gerarem desconformidades com normas regulamentadoras [30]. Este problema gerado pela eletrônica encontra na própria eletrônica sua solução, os Filtros Ativos.

Filtros ativos de grande porte empregando conversores multiníveis podem ser conectados diretamente à rede de média tensão, eliminando o emprego de transformadores.

Os filtros ativos podem ser divididos em classes conforme sua conexão com a rede [31], que pode ser do tipo série, paralelo ou a união

destas formas, o condicionador unificado de qualidade de energia (*Unified Power Quality Conditioner – UPQC*).

A conexão de filtros ativos com a linha permite que estes sejam controlados para prover às cargas uma tensão senoidal pura, sem flutuações de tensão, afundamentos ou distorções harmônicas. Um exemplo deste tipo de conexão é verificado com o auxílio da Fig. 1.11 (a).

Os filtros ativos que são caracterizados pela conexão em paralelo com a rede de alimentação, conforme representado na Fig. 1.11 (b), podem ser controlados com o propósito de fornecer potência reativa e eliminar as harmônicas de corrente na fonte de alimentação. Isto garante que o alimentador observe as cargas a ele conectadas como resistivas, permitindo um melhor aproveitamento de potência, e fazendo com que as quedas de tensão nas impedâncias em série do alimentador não gerem distorção na tensão do PCC.

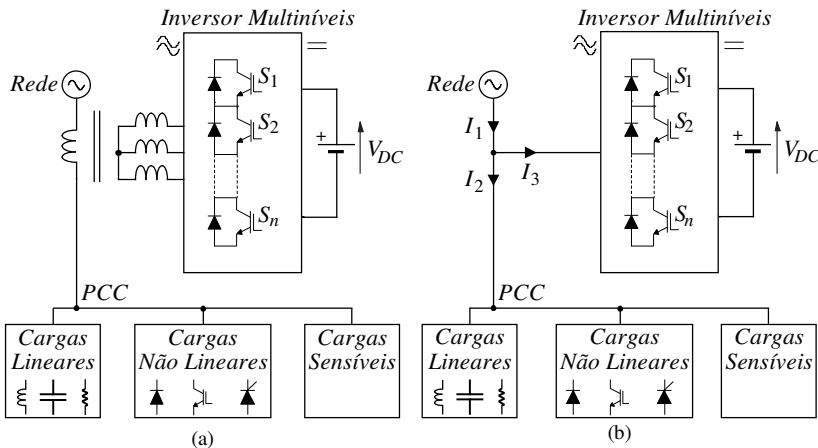


Fig. 1.11 – Diagramas unifilares da conexão série (a) e paralela (b) de um filtro ativo multiníveis.

O condicionador unificado de qualidade de energia alia as características dos filtros ativos série e paralelo. Este é composto de dois inversores, e seu diagrama unifilar pode ser visualizado na Fig. 1.12. O filtro ativo série é controlado para sintetizar uma tensão que, somada à tensão da rede, proporcione uma tensão senoidal e regulada para a carga. Sendo assim, o inversor série poderá processar potência ativa e reativa. A potência ativa processada pelo inversor série é fornecida pela energia armazenada no barramento CC existente entre os dois inversores. Já o

filtro ativo paralelo é controlado para manter a tensão do barramento CC, bem como reduzir as componentes harmônicas da corrente vista pelo alimentador.

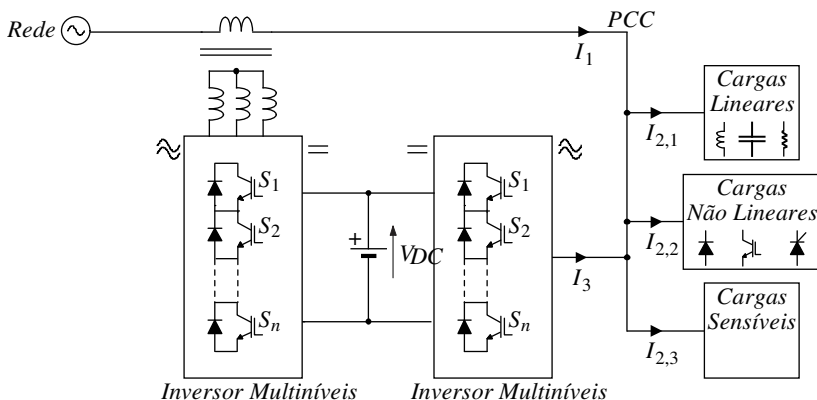


Fig. 1.12 – Diagrama unifilar do condicionador unificado de qualidade de energia.

Os conversores multiníveis seguem atravessando fronteiras e já se encontra aplicações destes conversores como filtros ativos [26]. A Siemens, empregando a topologia conhecida como cascata de conversores em ponte completa, oferece soluções de filtros ativos. Um exemplo desta aplicação é apresentado na Fig. 1.13.

1.2.4 Outras Aplicações de Conversores Multiníveis

Além das aplicações citadas, podem ser encontradas referências do emprego de conversores com múltiplos níveis na tensão entregue à carga nos seguintes equipamentos: Fontes ininterruptas de energia (*Uninterruptible Power Supply* – UPS) [32, 33]; aplicações automotivas como veículos elétricos e veículos híbridos [1]; mineração [34]; tração elétrica [35], entre outros.



Fig. 1.13 – Exemplo de filtro ativo com conversores multiníveis.

1.3 Disponibilidade dos Semicondutores

Um dos maiores motivadores do estudo das estruturas multiníveis é a possibilidade de empregar semicondutores com menor tensão de bloqueio. Estes dispositivos geralmente possuem maior capacidade de corrente e estão a mais tempo no mercado, proporcionando uma maior confiabilidade em relação aos semicondutores de maior tensão.

Outro fator relevante está relacionado aos níveis de tensão que os componentes efetivamente comutam com segurança, onde se verifica na prática, em aplicações industriais, um aproveitamento da ordem de sessenta por cento da capacidade de tensão nominal do componente [36, 37]. Nas aplicações em subestações, devido à necessidade de maior robustez, redundância e para possibilitar uma melhor programação dos intervalos de manutenção dos conversores, este índice de

aproveitamento é reduzido à ordem de trinta por cento da capacidade nominal dos componentes.

Na Fig. 1.14 é apresentado um gráfico onde são mostradas as limitações de tensão e corrente dos transistores do tipo IGBT (*Insulated Gate Bipolar Transistor*) e MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) e dos tiristores SCR (*Silicon Controlled Rectifier*), GTO (*Gate Turn-off Thyristor*), IGCT (*Integrated Gate-Commutated Thyristor*).

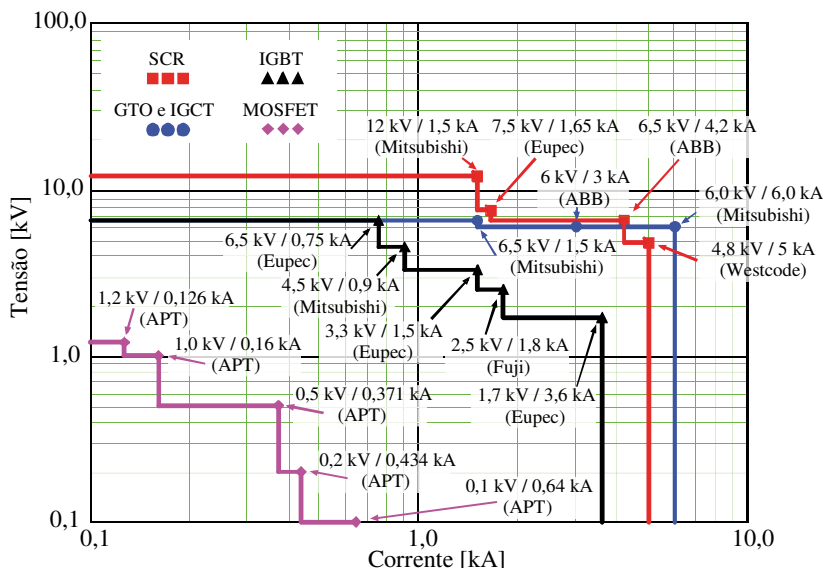


Fig. 1.14 – Representação dos limites de tensão e de corrente de vários tipos de semicondutores disponíveis no mercado. Dados baseados em [8] e atualizados pelo autor.

Observa-se que os transistores MOSFET são limitados em tensão na ordem de 1 (um) quilovolt e, em termos de corrente, também não possuem grande capacidade. Atualmente os transistores MOSFET de SiC podem ser encontrados para tensões da ordem de 1.200 V com resistência série de 80 mΩ [38]. O transistor do tipo IGBT vem evoluindo muito nos últimos anos e atualmente já possibilita comutações na ordem de unidades de quilovolts e unidades de quilampères.

Os tiristores (SCR, IGCT e GTO) possibilitam comutações de maiores níveis tanto de tensão quanto de corrente. Porém, suas limitações em termos de frequência de comutação, necessidade de

circuitos auxiliares de comutação e complexidade dos circuitos de comando limitam sua aplicação. Atualmente, o SCR é empregado apenas em sistemas de transmissão de energia em corrente contínua (HVDC). O IGCT é aplicado em acionamentos de motores de corrente alternada e em FACTS (*Flexible Alternating Current Transmission Systems*). O GTO, por sua vez, praticamente não é mais encontrado no mercado de novos produtos, estando seu emprego praticamente restrito aos inversores de corrente (*Current Source Inverters – CSI*).

1.4 Conclusão

Neste capítulo apresentou-se uma breve introdução, que abordou alguns aspectos relacionados ao crescimento da economia mundial e do Brasil e o crescente interesse dos pesquisadores pelos conversores multiníveis.

Na sequência foram apresentados dois conceitos de conversores multiníveis, os quais, apesar de serem amplos e generalistas permitem ao leitor uma visão do conceito que norteia a formação dos conversores com múltiplos níveis de tensão e/ou de corrente.

As contribuições desta tese de doutorado foram detalhadas e apresentadas, sendo divididas em dois blocos principais: a contribuição na geração de topologias de conversores multiníveis em tensão e a contribuição na área de modulação por largura de pulso (PWM). Estas contribuições propiciaram a publicação de artigos em congressos nacionais e internacionais, o pedido de uma patente e um artigo aceito para publicação em revista internacional.

Foram detalhadas algumas das aplicações de conversores multiníveis sendo possível concluir que:

- O emprego de conversores multiníveis nas áreas de acionamentos de máquinas já é uma grande realidade e está amplamente difundido. Este mercado está em franca expansão e vários fabricantes estão concorrendo a uma fatia deste mercado. Verificou-se que há espaço para diferentes topologias, com retificadores passivos e ativos, e em uma ampla faixa de tensão e potência. Esta aplicação, acionamento motriz, é a área onde os conversores que serão propostos na tese encontram maior aplicabilidade, especialmente nos acionamentos onde não há interesse na regeneração de energia para a fonte de alimentação;
- A aplicação de conversores multiníveis nas áreas de geração de energia também foi demonstrada. Verifica-se que estas áreas possuem grande potencial para o emprego de conversores multiníveis e que, tanto na geração eólica quanto na fotovoltaica, sistemas com capacidade de potência de megawatts têm sido propostos. O emprego do conversor proposto também pode ser viável na geração de energia elétrica a partir destas fontes renováveis, especialmente a fotovoltaica;

- Na área de transmissão de energia elétrica, tanto em corrente contínua quanto em corrente alternada, a aplicabilidade dos conversores multiníveis já é uma realidade. Ainda que em uma escala muito inferior em relação ao acionamento de máquinas, produtos comerciais que fazem uso de conversores multiníveis são ofertados no mercado, demonstrando que os conversores com múltiplos níveis também são vantajosos em escalas elevadas de tensão e potência;

O estado da arte em relação à disponibilidade de semicondutores de potência para os níveis de média tensão e média / alta potência também foi apresentado. Observa-se que o avanço dos níveis de tensão e corrente processados pelos semicondutores ainda não é suficiente para acompanhar a demanda por conversores de potências elevadas. Desta forma, a divisão de esforços de tensão e corrente nestes elementos ativos é necessária, reforçando a aplicabilidade de conversores que consigam processar uma quantidade maior de energia com a tecnologia disponível.

Capítulo 2 Topologias e Modulação

Na constante busca para elevar a potência dos acionamentos, uma necessidade imposta pela indústria e pelo progresso, o aumento da tensão ou da corrente das estruturas é imprescindível. Topologias que visam o incremento da potência através de uma maior tensão de alimentação têm ganhado uma importância significativa, graças aos constantes avanços obtidos pelos fabricantes e pesquisadores de semicondutores [8]. Os interruptores controlados do tipo IGBT (*Insulated Gate Bipolar Transistor*) mais recentes operam com tensões e correntes da ordem de 6,5 kV e 750 A respectivamente [39]. Esta capacidade de processamento de potência também instiga os pesquisadores à outra relevante questão; empregar estruturas consolidadas na literatura juntamente com componentes novos (em avaliação) ou utilizar componentes amplamente testados com estruturas inovadoras? [1].

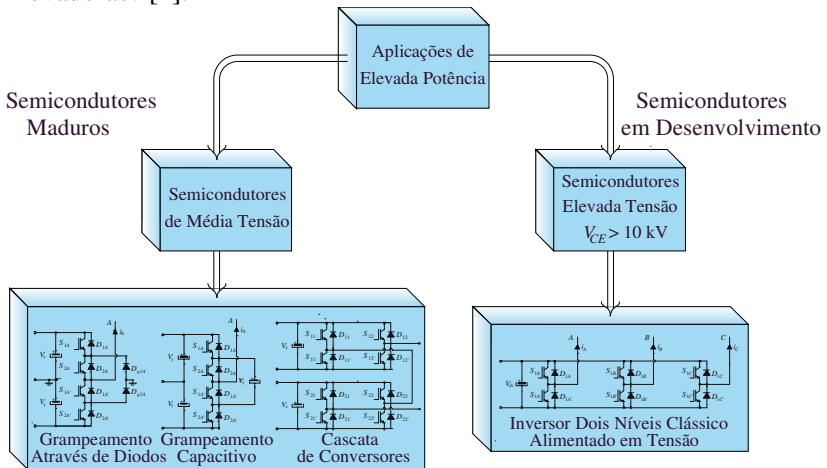


Fig. 2.1 – Soluções possíveis: conversores multiníveis com interruptores consagrados versus estrutura clássica de dois níveis com semicondutores novos (não maduros).

Este dilema da eletrônica de potência tem sido enfrentado por pesquisadores que, com sua busca incessante para solidificar e difundir o conhecimento das estruturas multiníveis, polarizaram a pesquisa em torno de três topologias amplamente conhecidas na literatura: o inversor com diodos de grampeamento (*Neutral Point Clamped* – NPC), o inversor com capacitores de grampeamento (*Flying Capacitor* – FC) e o

inversor com células de conversores em ponte completa conectadas em série (*H Bridge Converters – HBC*) [1, 8, 31, 33]. Pesquisas recentes no Instituto de Eletrônica de Potência (INEP) mostraram a possibilidade de obter tensões com múltiplos níveis na carga em função de células com múltiplos estados, as quais dependem de acoplamento indutivo [40-42]. Estas quatro topologias serão abordadas na sequência.

2.1 Conversor com Grampeamento Através de Diodos

O inversor com grampeamento através de diodos foi apresentado por Richard H. Baker, em 1.980 [43], em sua versão com três níveis. No ano seguinte o mesmo conversor foi explorado por A. Nabae, I. Takahashi, e H. Akagi [44] e ficou conhecido como inversor NPC (*Neutral Point Clamped*). O inversor NPC é uma extensão do conversor de dois níveis básico, onde a adoção de diodos de grampeamento e mais um par de transistores permitiu aplicar mais níveis na carga. A Fig. 2.2 apresenta a estrutura trifásica do inversor de dois níveis (a) e a configuração trifásica do inversor NPC de três níveis (b).

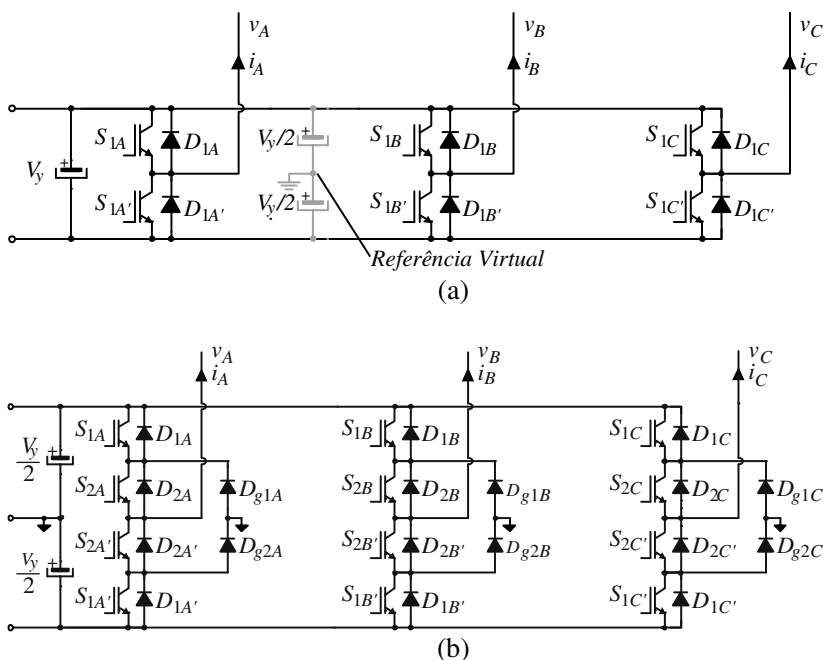


Fig. 2.2 – Inversor dois níveis básico (a) e inversor com diodos de grampeamento de três níveis (b).

O inversor de dois níveis fornece uma tensão entre os pontos “ v_A ” e a referência virtual que pode variar entre $+V_y/2$ e $-V_y/2$, conforme a comutação dos interruptores S_1 e S_1' . A tensão de linha tem apenas as componentes harmônicas em torno das bandas laterais frequência de comutação e sintetiza três níveis distintos, $+V_y$, 0 e $-V_y$, conforme pode ser averiguado na Fig. 2.3. Nesta figura são apresentadas as tensões de fase e de linha para o inversor de dois níveis operando com índice de modulação de amplitude $m_a = 0,9$, frequência de comutação $f_c = 1.050$ Hz e frequência fundamental de $f_o = 50$ Hz. O índice de modulação de amplitude é definido na equação (2.1).

$$m_a = \frac{V_{Ref}}{V_{Port}} \quad (2.1)$$

Sendo V_{Ref} e V_{Port} respectivamente a tensão máxima do sinal de referência e tensão máxima das portadoras.

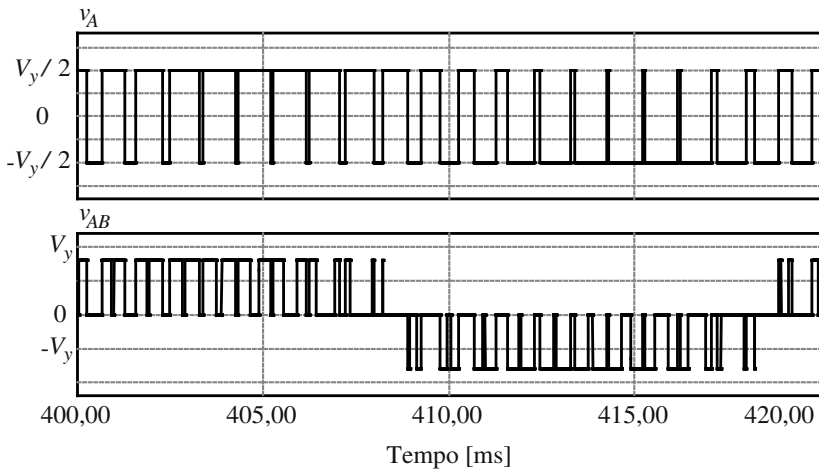


Fig. 2.3 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor dois níveis.

O conversor NPC de três níveis sintetiza uma forma de onda de tensão entre os pontos “A” e a referência com três níveis distintos de tensão, $+V_y/2$, 0 e $-V_y/2$, conforme a comutação dos interruptores, como pode ser verificado na Tabela 2.1.

Tabela 2.1 – Estados de condução possíveis para inversor NPC de três níveis.

Interruptores Conduzindo	Tensão V_A
S_1, S_2	$+V_y/2$
$S_2, S_{2'}$	0
$S_{1'}, S_{2'}$	$-V_y/2$

Assim como o inversor de dois níveis, no inversor NPC o número de níveis na tensão de linha é superior ao da tensão de fase. Para o inversor NPC a tensão de linha apresenta cinco níveis distintos, $+V_y$, $+V_y/2$, 0, $-V_y/2$, $-V_y$, conforme pode ser observado na Fig. 2.4. O inversor NPC está operando com índice de modulação de amplitude $m_a = 0,9$, frequência de comutação $f_c = 1.050$ Hz e frequência da fundamental $f_o = 50$ Hz, resultando em um índice de modulação de frequência $m_f = 21$, cuja definição é exibida na equação (2.2).

$$m_f = \frac{f_c}{f_o} \quad (2.2)$$

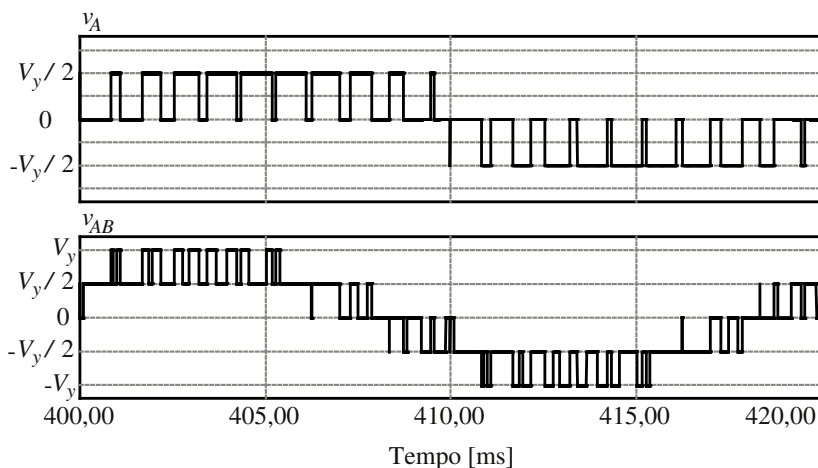


Fig. 2.4 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor NPC três níveis.

O maior número de níveis processado pelo inversor NPC confere a este inversor menor distorção na tensão de saída, quando comparado

com o inversor clássico de dois níveis operando na mesma frequência, isto considerando os conversores sem filtro na saída [31]. Na Fig. 2.5 tem-se um gráfico que representa a distorção harmônica total da tensão de linha versus o índice de modulação de amplitude de dois inversores, um inversor de dois níveis e um NPC de três níveis, operando com modulação PWM senoidal, índice de modulação de frequência $m_f = 21$ e sem filtro de saída. Para o inversor NPC de três níveis empregou-se a modulação com as portadoras dispostas em fase.

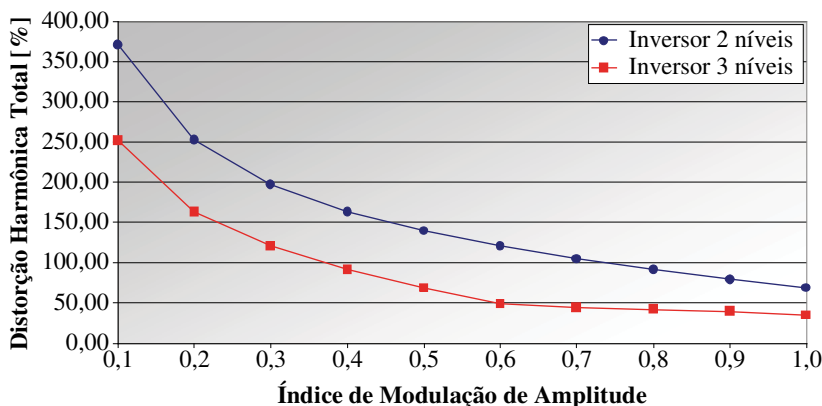


Fig. 2.5 – Distorção harmônica total das tensões de linha dos inversores dois níveis e NPC com modulação PWM senoidal e $m_f = 21$.

A adoção de mais interruptores, diodos de grameamento e capacitores de barramento eleva a quantidade de níveis que poderão ser entregues na saída, dando origem ao inversor NPC de “ λ ” níveis, proposto por Baker [45]. Na Fig. 2.6 é apresentada a estrutura trifásica do inversor multinível com grameamento através de diodos na configuração de cinco níveis na tensão de fase.

O inversor NPC com “ λ ” níveis possui algumas características que devem ser salientadas:

- 👉 O conversor com grameamento através de diodos com múltiplos níveis reproduz a tensão de referência com melhor qualidade, numa relação inversa entre o número de níveis e a DHT, permitindo a redução ou até a eliminação dos filtros de saída;

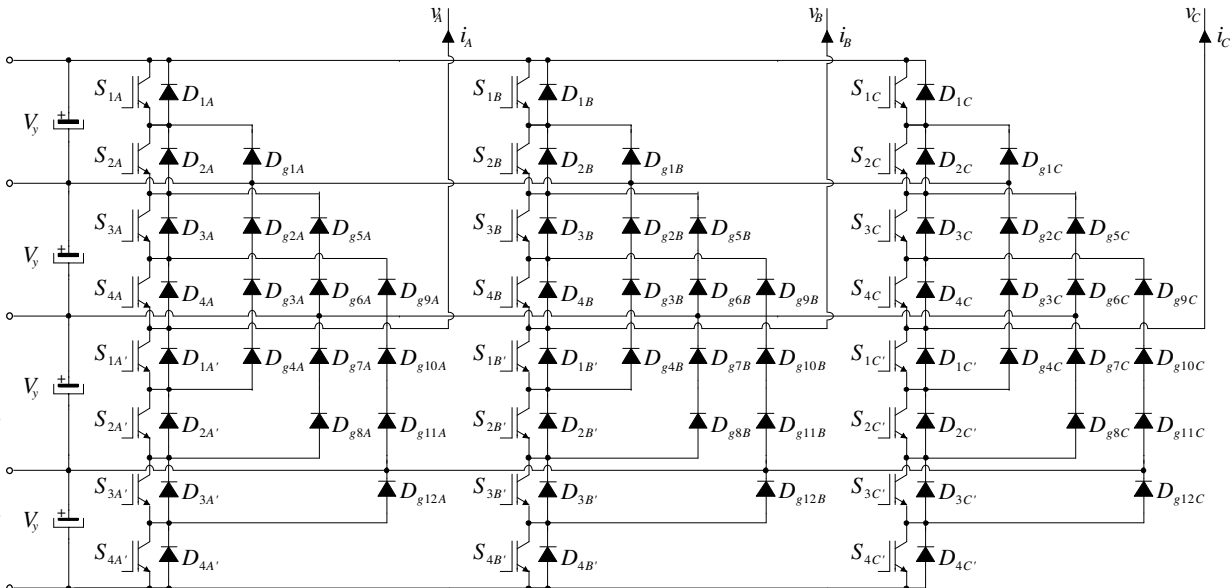


Fig. 2.6 – Esquema do inversor cinco níveis trifásico com granpeamento através de diodos.

- 👍 A tensão máxima teórica sobre os interruptores é a mesma de um dos capacitores de barramento, sendo possível operar com tensão de saída elevada sem a necessidade de associar interruptores em série;
- 👍 Redução das derivadas de tensão $\left(\frac{dv}{dt}\right)$ que são aplicadas na carga, característica relevante quando estes conversores são empregados no acionamento de motores, onde alguns autores relatam casos de falhas nos motores devido a estas derivadas serem muito elevadas [46];
- 👎 Diferentes níveis de tensão aplicados aos diodos de grameamento, quando o número de níveis é maior que três. Assim, para se manter componentes de mesma especificação, a quantidade de diodos de grameamento cresce exponencialmente devido à associação série de diodos, sendo necessários $3 \cdot (\lambda - 1) \cdot (\lambda - 2)$. Este problema pode ser observado na Fig. 2.7;
- 👎 Dificuldade na divisão de tensão estática e dinâmica entre os diodos associados em série, exigindo o emprego de grandes redes RC e tornando o sistema volumoso, caro e elevando as perdas;
- 👎 Problemas associados à recuperação reversa dos diodos de grameamento, principalmente quando o conversor possui número elevado de níveis, elevada potência e tensão e opera com modulação PWM [47];
- 👎 Problemas de sobretensão nos interruptores internos devido à presença de indutâncias parasitas e ao grameamento indireto da tensão nesses elementos [48, 49];
- 👎 Embora o inversor NPC de três níveis tenha o barramento CC autobalanceado para alguns tipos de modulação [50], este pode encontrar um ponto de operação diferente do ideal, sendo necessário elaborar um sistema de controle e modulação complexo para garantir uma divisão equilibrada de tensão entre os capacitores de barramento [29, 51-55].

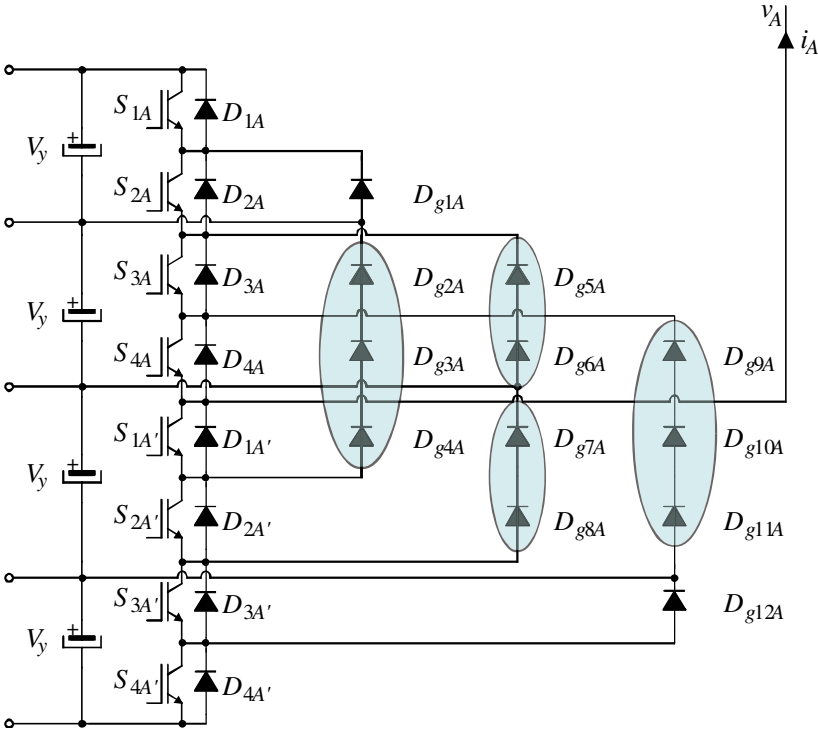


Fig. 2.7 – Circuito de um braço do inversor cinco níveis com grampeamento através de diodos ressaltando a necessidade da associação série de diodos no grampeamento.

Outras estruturas baseadas no conversor com grampeamento através de diodos foram propostas no intuito de minimizar as dificuldades observadas neste conversor. Uma destas estruturas foi proposta por Yuan e Barbi [49], cujo circuito de um braço é visualizado na Fig. 2.8, na configuração de cinco níveis.

Este novo inversor tem a propriedade de não utilizar diodos em série no grampeamento, como no inversor clássico com grampeamento através de diodos, inclusive para número de níveis superior a três. Embora não haja redução do número de diodos empregados no grampeamento, a associação série não é mais necessária. A tensão dos diodos é limitada à tensão de um capacitor de barramento, pela própria configuração proposta.

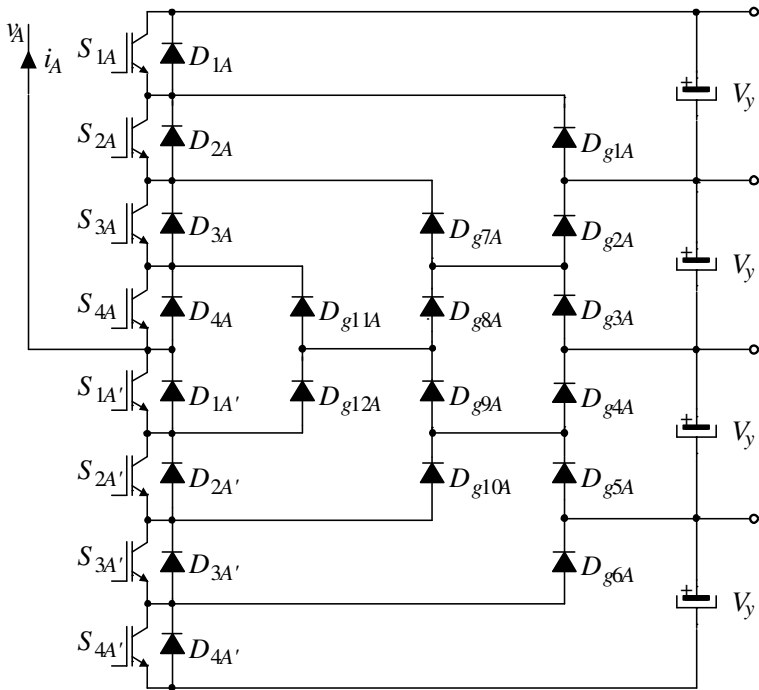


Fig. 2.8 – Configuração de um braço do inversor de cinco níveis proposto por Yuan e Barbi.

Assim como Barbi e Yuan, outros autores propuseram alterações no conversor com grampeamento através de diodos como: a adição de capacitores junto aos diodos de grampeamento [48] ou a associação de conversores para elevar o número de níveis evitando o aumento quadrático dos diodos de grampeamento [56, 57].

2.2 Conversor com Capacitores de Grampeamento

O inversor multinível com grampeamento através de capacitores é um conversor que tem sido pesquisado por indústrias e universidades [58-60], visando aplicar uma tensão com múltiplos níveis na carga e contornar alguns dos problemas encontrados no conversor NPC.

Na literatura o conversor multinível com capacitores de grampeamento também é conhecido como conversor com capacitores flutuantes (*Flying Capacitor* – FC) [61-63] ou conversor multinível de células imbricadas (*Imbricated Cells Multilevel Converter*) [31, 64]. Sua estrutura básica para um braço de um conversor de “ λ ” níveis é

composta por: “ $\lambda - 1$ ” capacitores de barramento CC, “ $\lambda - 1$ ” células de interruptores, onde cada célula é composta por um par de transistores e “ $\lambda - 2$ ” capacitores de grampeamento. A Fig. 2.9 apresenta o inversor trifásico com grampeamento através de capacitores na configuração de cinco níveis.

Quando comparada com a topologia que realiza o grampeamento através de diodos, a estrutura com grampeamento capacitivo tem como vantagem o fato de realizar o grampeamento da tensão em todos os interruptores de forma direta, evitando a sobretensão nos interruptores internos. Esta virtude se torna uma desvantagem em relação ao número de capacitores necessários para realizar tal grampeamento. A quantidade de capacitores de grampeamento cresce exponencialmente com o número de níveis sintetizado pelo conversor, se forem utilizados capacitores com especificação de tensão igual a dos interruptores.

Observando o conversor com grampeamento capacitivo de cinco níveis da Fig. 2.9 é possível verificar a necessidade de seis capacitores de mesma tensão de grampeamento para cada fase do conversor, conforme equação (2.3).

$$Num_{Cap_Gramp} = \frac{(\lambda - 2) \cdot (\lambda - 1)}{2} \quad (2.3)$$

A manutenção da tensão dos capacitores de grampeamento nos valores de projeto exige um sistema de controle dedicado, principalmente em aplicações onde há transferência de potência ativa [60]. Devido à existência de estados de condução redundantes para sintetizar a tensão de saída, o conversor com grampeamento capacitivo apresenta maior versatilidade para o controle da tensão nos capacitores de grampeamento do que um conversor NPC para controlar as tensões de barramento. A carga dos capacitores de grampeamento durante a energização do conversor também é um assunto de extrema importância para a aplicação do conversor com capacitores flutuantes, sendo este alvo de estudo de pesquisadores [59].

Outra importante característica dos conversores com grampeamento através de capacitores é a maior quantidade de estados de operação que resultam na mesma tensão de saída, quando comparado com um conversor de grampeamento através de diodos, com a mesma quantidade de níveis. Esta maior quantidade de estados permite emprego de técnicas que equilibrem a tensão nos capacitores de barramento sem o aumento da distorção harmônica da tensão de saída.

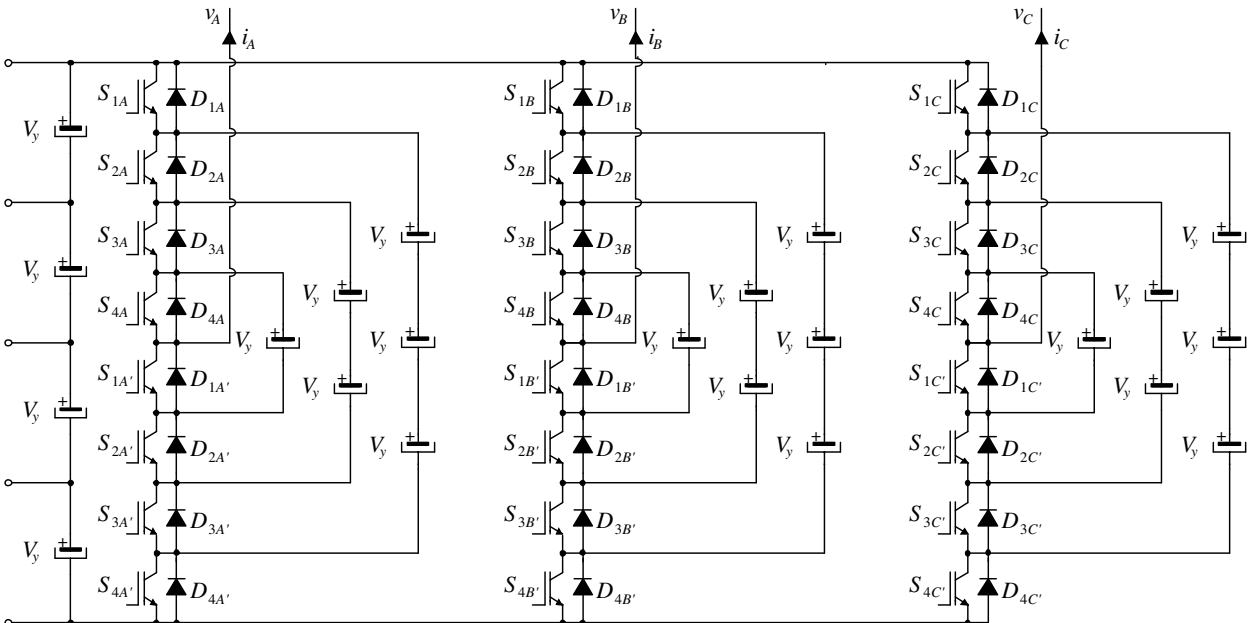


Fig. 2.9 – Inversor trifásico com granapeamento capacitivo de cinco níveis.

2.3 Cascata de Conversores

2.3.1 Estrutura Baseada em Conversores Ponte Completa

Atualmente a conexão em série de conversores, também conhecida como associação em cascata ou simplesmente cascata de conversores, é uma das técnicas mais empregadas para se obter tensões com múltiplos níveis. Esta técnica consiste na soma das tensões de duas ou mais células de conversores, proporcionando a síntese de tensões com múltiplos níveis na saída.

Esta forma de conectar os conversores foi sugerida por Baker [65] em 1975 e, provavelmente, é a primeira publicação conhecida sobre o assunto. Nesta patente é apresentada a conexão série de conversores em ponte completa monofásicos (*H-Bridge*) para sintetizar a tensão de saída, sendo esta configuração uma das mais empregadas atualmente na indústria [8]. A configuração citada, na sua versão trifásica para “ λ ” níveis na tensão de saída, é apresentada na Fig. 2.10.

Esta topologia tem como principais características:

- 👉 Baixa distorção na tensão de saída, pois não é necessário alterar a modulação para equilibrar a tensão dos capacitores;
- 👉 A tensão sobre os interruptores é a mesma de um dos capacitores das fontes de corrente contínua isoladas;
- 👉 Topologia modular pela sua própria concepção, permitindo aos fabricantes reduzir os estoques e minimizar o tempo de manutenção;
- 👉 Não há necessidade de empregar diodos e capacitores de grameamento;
- 👉 Estrutura baseada em um conversor amplamente estudado e dominado;
- 🚫 Não há problemas com sobretensões nos interruptores; Quando há transferência de potência ativa, este conversor requer um elevado número de fontes isoladas, $\frac{3 \cdot (\lambda - 1)}{2}$ fontes são empregadas em uma operação com fontes de valores idênticos;
- 🚫 Acionamentos bidirecionais se tornam caros e complexos com esta topologia; Os capacitores de barramento são submetidos a esforços com características de estrutura monofásica, elevando a ondulação de tensão nos mesmos.

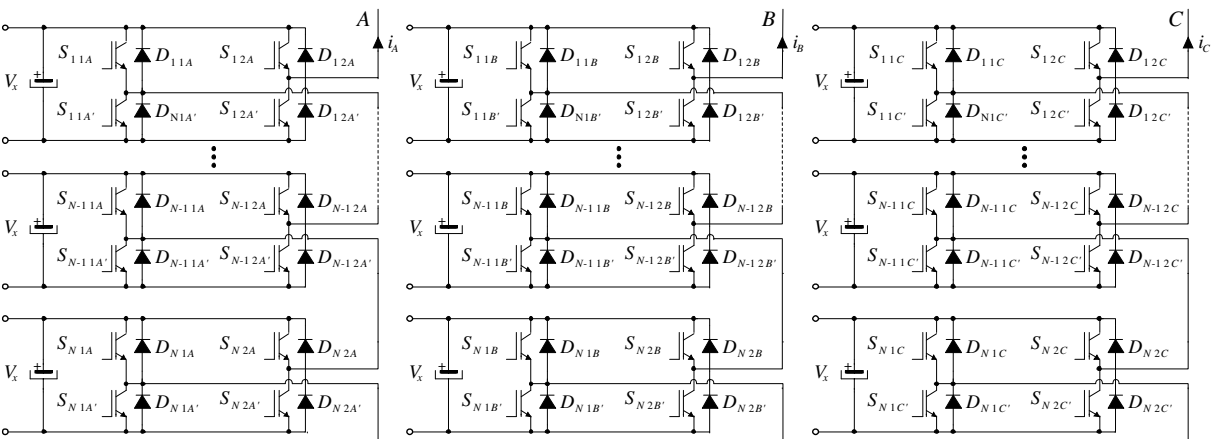


Fig. 2.10 – Inversor trifásico de “ λ ” níveis empregando cascata de células monofásicas de conversores em ponte completa.

2.3.2 Estrutura Baseada em Conversores Meia-Ponte

Outras topologias de inversores podem ser associadas em série para formar um conversor multinível em cascata. Em [66] pode ser averiguada a estrutura estudada por Waltrich e Barbi, que emprega uma topologia baseada em sub-células de inversores meia-ponte.

O inversor estudado em [66] é apresentado na Fig. 2.11.

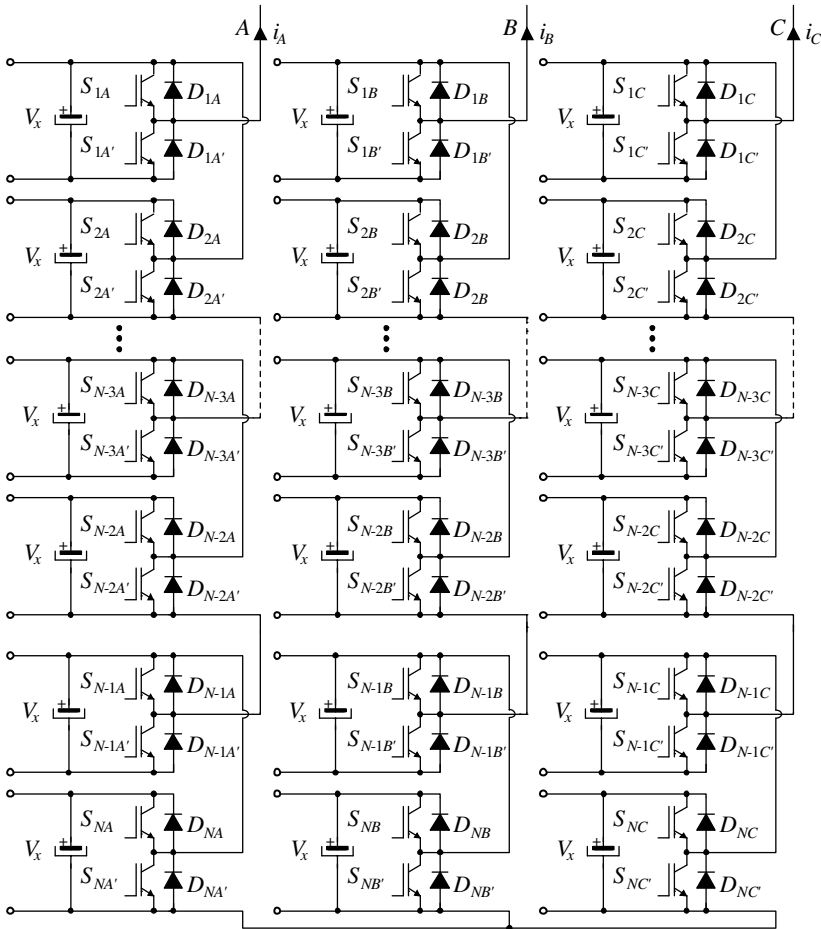


Fig. 2.11 – Inversor trifásico empregando sub-células de inversores meia-ponte monofásicos em cascata.

Este conversor mostrado na Fig. 2.11 é composto por sub-células do tipo meia-ponte, que devem ser agrupadas em pares para formar a

célula básica do inversor. Estas células básicas são conectadas em série e, assim como o conversor baseado no inversor de ponte completa, quanto maior for o número de células empregadas maior será o número de níveis sintetizados na saída.

Comparando esta nova estrutura com a topologia baseada na cascata de conversores em ponte completa verifica-se que ambas possuem basicamente as mesmas características. Porém, a topologia proposta por Waltrich e Barbi necessita do dobro de fontes isoladas da estrutura clássica, para sintetizar a quantidade de níveis de saída; entretanto as fontes da estrutura baseada em conversores meia-ponte processam apenas metade da energia. Outra característica relevante deste conversor é a frequência da ondulação de tensão presente no barramento de corrente contínua que fornece energia ao inversor. O conversor baseado em cascata de células do tipo meia-ponte apresenta ondulação de tensão na frequência da tensão fundamental de saída. O conversor multiníveis que emprega cascata de conversores do tipo ponte completa, por sua vez, possui ondulação de tensão em uma frequência que é o dobro da frequência fundamental de saída.

2.3.3 Estrutura MMC

Outra topologia oriunda da conexão em cascata de conversores meia-ponte é o conversor multiníveis modular (*Modular Multilevel Converter* – MMC ou M2C) [67-70]. Esta topologia emprega pares de conversores meia-ponte associados em cascata, os quais são conectados em dupla-estrela para formar um sistema trifásico. A tensão sobre os capacitores que fornecem energia a cada conversor meia-ponte pode ser controlada em função dos estados redundantes de comutação dos interruptores, não necessitando de fontes isoladas para prover esta energia. Esta característica torna este conversor interessante para aplicações em tensões muito elevadas, da ordem de centenas de quilovolts. Entretanto, a medida que a quantidade de células de conversor meia-ponte é elevada, a complexidade do sistema de controle para manter a tensão destes capacitores dentro dos limites de operação também é incrementada. Atualmente este conversor pode ser encontrado comercialmente em aplicações de transmissão de corrente contínua em alta tensão com até 200 módulos de conversores meia-ponte em cascata por fase. A potência destes conversores pode alcançar 400 MW [70]. A Fig. 2.12 apresenta o conversor MMC trifásico com “ $2 \cdot \lambda$ ” células de conversores meia-ponte conectados em cascata por fase.

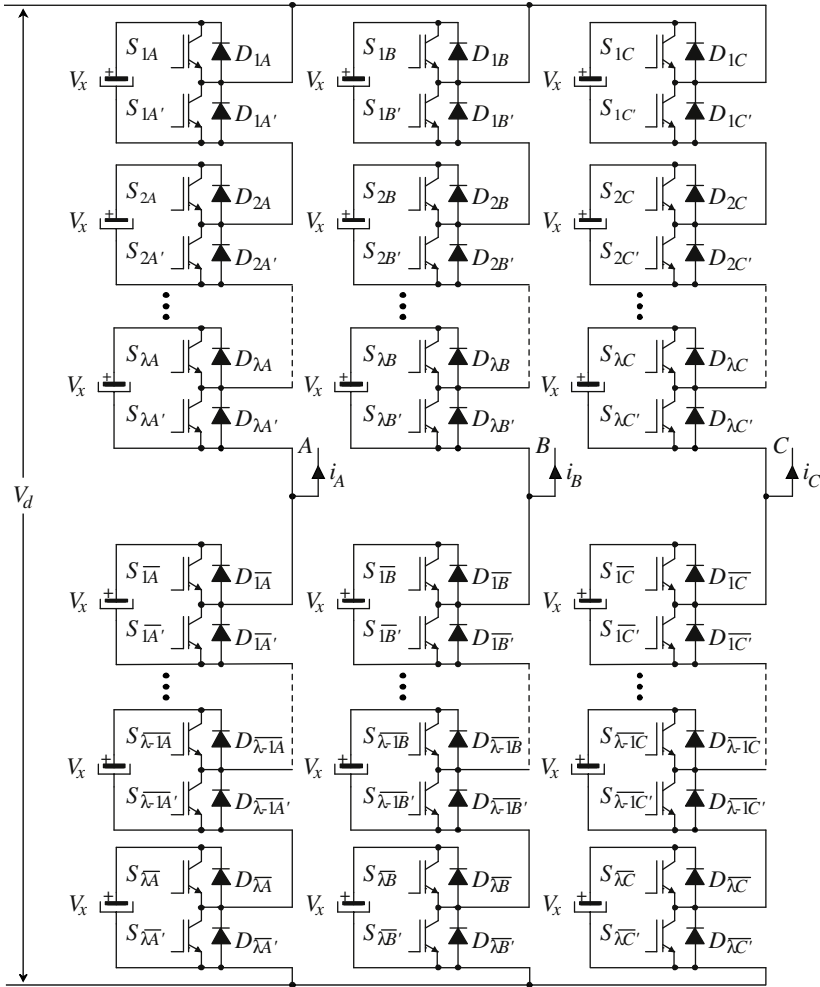


Fig. 2.12 – Conversor MMC trifásico.

2.3.4 Estrutura Baseada em Conversores com Grampeamento Através de Diodos

A topologia apresentada na Fig. 2.13 é composta de dois braços de conversores de três níveis com grampeamento através de diodos, compondo uma estrutura em ponte completa. Esta topologia permite sintetizar cinco níveis em cada uma das fases e permite a geração de formas de onda com baixo conteúdo harmônico [71, 72].

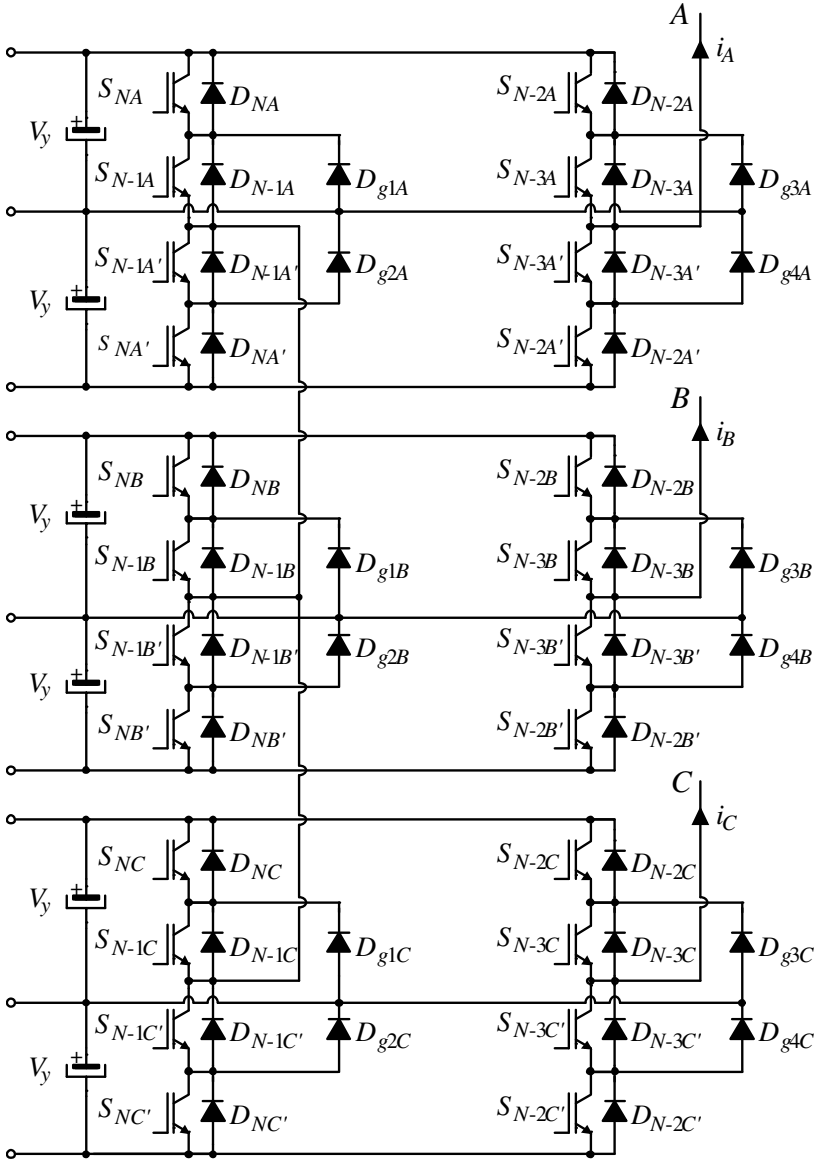


Fig. 2.13 – Inversor trifásico de cinco níveis composto por dois braços de conversores com grameamento através de diodos.

Este conversor permite a aplicação de cinco níveis distintos de tensão em cada fase, os quais podem gerar até nove níveis, quando

observada a tensão entre fases (tensão de linha). Esta topologia é modular e suas características principais são as mesmas do conversor com grameamento através de diodos e, assim como no conversor de origem, a adoção de um número mais elevado de níveis em cada braço resulta na necessidade de uma grande quantidade de diodos de grameamento. Atualmente esta topologia está presente na linha de produtos “*Innovation Series Medium Voltage AC*” da empresa “*General Electric Industrial Systems*”, permitindo acionamento de motores com tensões de até 4.160 V e potências de 500 a 2.000 HP.

2.4 Conversores Híbridos e Assimétricos

Uma das formas de elevar o número de níveis de tensão sintetizados na saída de um inversor multinível é utilizar associação em série de células com tensões de entrada distintas. O uso de tensões distintas também pode ser associado a algumas outras variações, de forma que é possível interpretar os conversores em cascata como uma associação em série de duas células conforme apresentado na Fig. 2.14.

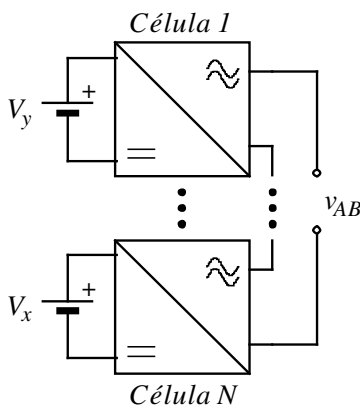


Fig. 2.14 – Exemplo de um conversor multinível em cascata genérico.

Alguns exemplos de combinações possíveis são:

- Cascata com células de frequência e estratégias de comutação distintas;
- Cascata com células com tecnologia diferente de semicondutores, por exemplo: a célula 1 (um) emprega IGBT e a célula 2 (dois) GTO ou IGCT;
- Cascata com células de topologia diferente, por exemplo: a célula 1 (um) com o conversor multiníveis com

grampeamento através de diodos e a célula 2 (dois) com o conversor em ponte completa;

Os conversores elaborados através da associação série de células monofásicas podem ser constituídos de mais de duas células. Além disso, a extensão para versões trifásicas (polifásicas) é obtida através da adição de mais células para cada uma das fases, conforme pode ser visualizado na Fig. 2.15. Vale salientar que a carga pode ser conectada tanto em delta quanto em estrela.

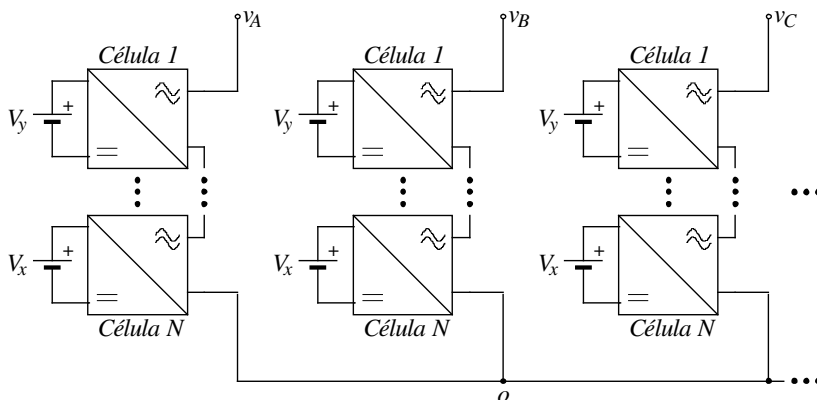


Fig. 2.15 – Exemplo de geração de um conversor trifásico através da associação série de conversores monofásicos.

Os conversores que empregam níveis de tensão de entrada distintos geralmente são conhecidos como assimétricos, enquanto os de tecnologia e topologia diferentes são chamados de híbridos. Porém, devido à grande gama de combinações possíveis com as opções apresentadas, nem sempre a classificação do conversor é imediata. Visando a contribuição neste vasto campo Mariethoz e Rufer [73] propuseram uma classificação dos conversores conforme seu nível de hibridez. Estes seriam divididos em três categorias, de forma ascendente:

- Diversos inversores conectados em série, com a mesma topologia e diferentes tensões de alimentação [31];
- Diversos inversores conectados em série, com diferentes topologias e diferentes tensões de alimentação [73, 74];
- Diversos conversores de natureza diferente conectados em série, com diferentes topologias e diferentes tensões de alimentação. Um exemplo desta categoria pode ser

observado em [75], onde um inversor com modulação PWM é associado a um amplificador linear, para se obter um amplificador quase-linear de alta eficiência.

2.4.1 Generalização das Estruturas Híbridas

A criação de regras para a geração de topologias trifásicas de conversores multiníveis híbridos alimentados em tensão não é objetivo deste trabalho. Portanto, devido à infinidade de combinações que pode ser obtida através da cascata de conversores, uma abordagem genérica será realizada.

- Associação de Células Monofásicas com Número de Níveis Distintos

A obtenção de novos conversores pode ser realizada associando conversores que sintetizam uma quantidade distinta de níveis em suas saídas.

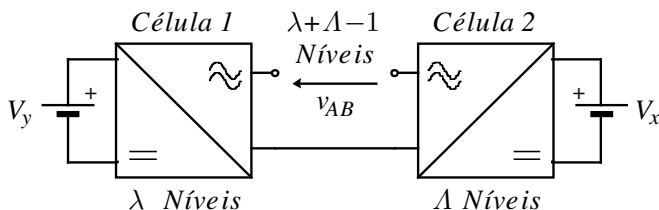


Fig. 2.16 – Exemplo de estrutura híbrida gerada através da associação de células com número distinto de níveis de tensão na saída.

Um exemplo de estrutura híbrida que emprega a associação de um conversor com dois níveis em meia-ponte e um conversor com três níveis com grampeamento através de diodos é a proposta por Ding [76]. Outras estruturas de conversores multiníveis que se destacam nesta categoria são os conversores em ponte completa de cinco níveis [71, 77] associados em cascata com conversores em ponte completa de três níveis [78, 79].

- Associação de Células Trifásicas e Monofásicas

Outra forma de se obter estruturas multiníveis é através da associação em cascata de uma célula trifásica com células monofásicas. Este tipo de estrutura geralmente possui um número menor de fontes de corrente contínua do que o das estruturas compostas apenas de conversores monofásicos. Um exemplo genérico deste tipo de associação pode ser observado na Fig. 2.17.

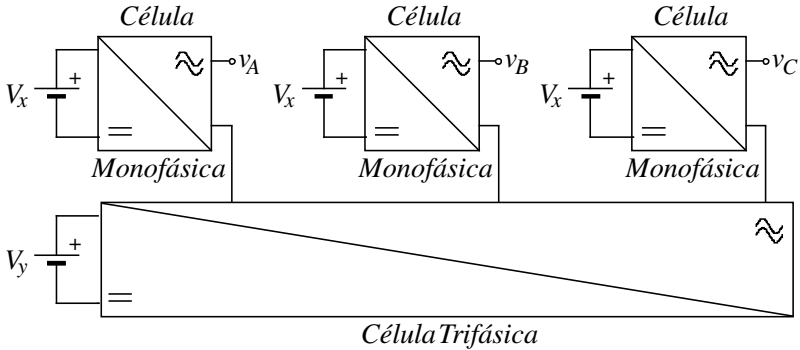


Fig. 2.17 – Exemplo genérico de associação em cascata de uma célula trifásica com células monofásicas.

Um exemplo da associação de um inversor trifásico de dois níveis com inversores em ponte completa monofásicos é apresentado na seção 2.4.2. Outro exemplo deste conceito pode ser visualizado na seção 2.4.3.

- Associação de Duas Células Trifásicas

A associação de dois conversores trifásicos para gerar um conversor trifásico híbrido é a composição que propicia ao conversor híbrido a menor quantidade de fontes possível. Porém, este tipo de configuração exige que a carga de cada uma das fases seja isolada e conectada entre os conversores apenas, impossibilitando o emprego das conexões delta e estrela. A Fig. 2.18 apresenta um exemplo genérico da associação de dois inversores trifásicos.

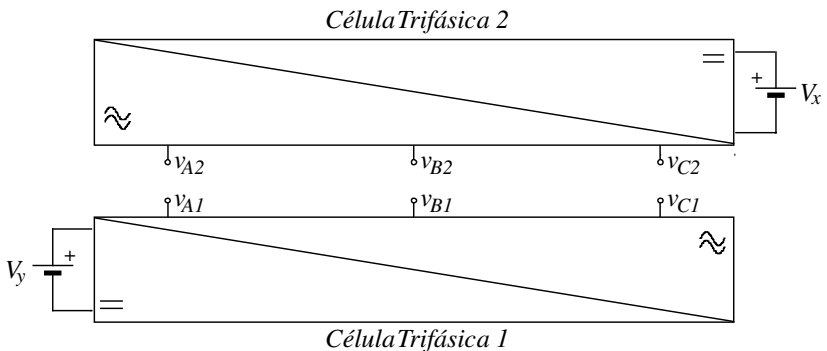


Fig. 2.18 – Exemplo genérico de associação em cascata de duas células trifásicas.

Observa-se que dois conversores trifásicos idênticos não formam uma estrutura híbrida. Para que esta associação seja considerada híbrida

é necessário que um dos conversores possua pelo menos uma característica diferente em relação ao outro conversor. Essa característica pode ser: topologia, frequência de comutação ou estratégia de modulação.

Um exemplo desta associação é o conversor composto de dois inversores trifásicos de dois níveis, que pode ser verificado em [80].

- Outras Formas de Gerar Conversores Híbridos

Utilizando componentes magnéticos como indutores e transformadores é possível interconectar células de conversores e gerar novos conversores multiníveis híbridos. Este conceito pode ser visto em [81, 82].

Outra forma de associação para geração de topologias é baseada no imbricamento, ou seja, uma conexão não diretamente em série, de células de conversores diversos. Um exemplo é o conversor baseado na associação do inversor em ponte completa com a topologia com grampeamento através de diodos [83]. Outro exemplo é visto em [84], onde os autores geram um novo inversor trifásico híbrido através do imbricamento de conversores trifásicos de dois níveis.

2.4.2 Estrutura Baseada no Inversor Trifásico Dois Níveis Associado em Cascata com Conversores Ponte Completa

Uma estrutura híbrida que emprega topologias diferentes conectadas em série pode ser observada na Fig. 2.19. Esta estrutura é composta de um inversor trifásico clássico e conversores monofásicos de ponte completa e foi estudada em [73, 74]. Em [73], Rufer e Mariethoz analisam as configurações possíveis entre as tensões dos inversores monofásicos de ponte completa e do inversor trifásico, de forma a obter a melhor resolução (menor distorção harmônica) na tensão de saída. Uma análise dos espaços vetoriais e das implicações da variação da relação entre as tensões de entrada dos inversores é realizada, mostrando que este conversor pode ser vantajoso industrialmente.

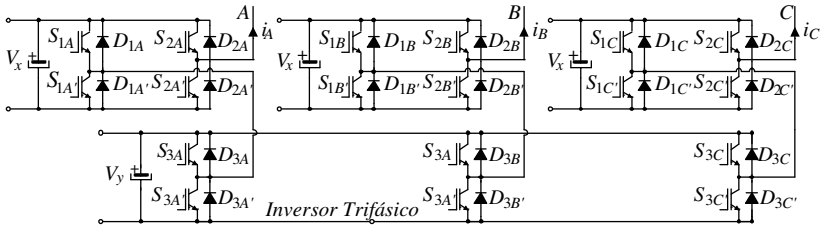


Fig. 2.19 – Inversor híbrido em cascata empregando inversor trifásico dois níveis e inversores monofásicos em ponte completa.

2.4.3 Estrutura Baseada em Conversores Multiníveis com Grampeamento Através de Diodos Associada em Cascata com Conversores Ponte Completa

A topologia apresentada por Manjrekar em [85] possui maior flexibilidade de operação em relação à apresentada na Fig. 2.19. Esta estrutura pode ser visualizada na Fig. 2.20. Verifica-se que no lugar do inversor trifásico de dois níveis é empregado um inversor de três níveis, do tipo multiníveis com grampeamento através de diodos. Desta forma são obtidos mais estados de operação redundantes, permitindo maior flexibilidade e a adoção de uma modulação para aperfeiçoar a distribuição de perdas, a distorção harmônica total, a tensão de modo comum ou qualquer outro fator de mérito que o projetista julgar relevante.

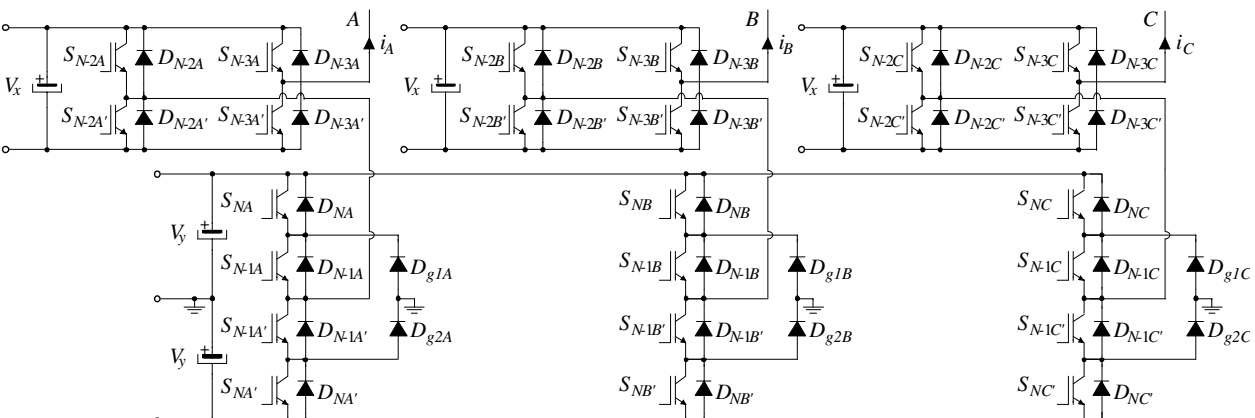


Fig. 2.20 – Inversor híbrido em cascata empregando inversor trifásico três níveis e inversores monofásicos em ponte completa.

2.5 Modulação por Largura de Pulsos para Conversores Multiníveis

Na eletrônica de potência, a Modulação por Largura de Pulso (*Pulse Width Modulation* – PWM) é a estratégia de modulação mais empregada no comando dos conversores. Esta modulação baseia-se na variação da razão cíclica do sinal de alta frequência que comanda os interruptores, tendo como objetivo, no caso dos conversores cc-ca, gerar na saída do conversor um sinal com conteúdo fundamental de frequência mais baixa, com amplitude e frequência ajustáveis.

Diversos esquemas de modulação podem ser empregados para comandar a comutação dos conversores e, nos últimos trinta anos, vários pesquisadores têm direcionado seus esforços na busca de aprimoramentos dos esquemas de modulação existentes ou na descoberta de novos. Nas seções a seguir serão apresentados os esquemas de modulação mais difundidos na eletrônica de potência para o comando de estruturas multiníveis.

2.5.1 *Modulação com Portadoras Dispostas em Fase (Phase Disposition – PD)*

A modulação com portadoras dispostas em fase é uma modulação onde todos os semicondutores são comutados em alta frequência. Os sinais de comando são obtidos através da comparação do sinal de referência com uma das portadoras. Se o sinal de referência é maior que o da respectiva portadora, o interruptor é mantido conduzindo e, se a o sinal de referência é inferior ao da portadora, o interruptor permanece bloqueado. Geralmente são empregadas portadoras triangulares, as quais são dispostas em fase, com amplitudes iguais, diferindo apenas no seu valor médio. O número de portadoras necessárias é “ $\lambda - 1$ ”, onde “ λ ” é o número de níveis obtidos na tensão de fase de saída do conversor. Na Fig. 2.21 é mostrado um exemplo de modulação com as portadoras dispostas em fase para um conversor com cinco níveis na tensão de fase.

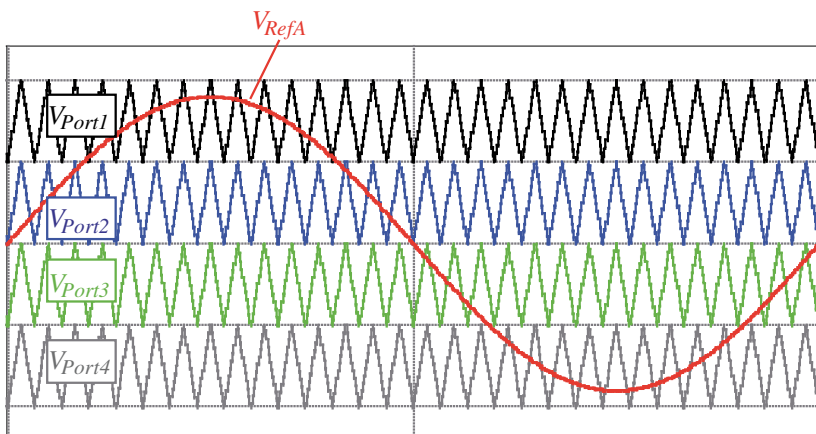


Fig. 2.21 – Modulação com as portadoras dispostas em fase (*Phase Disposition – PD*).

2.5.2 Modulação com as Portadoras Dispostas em Oposição de Fase (*Phase Opposition Disposition – POD*)

A modulação com as portadoras dispostas em oposição de fase, como o próprio nome sugere, possui as portadoras negativas dispostas com 180° de defasagem das portadoras positivas, conforme pode ser conferido na Fig. 2.22.

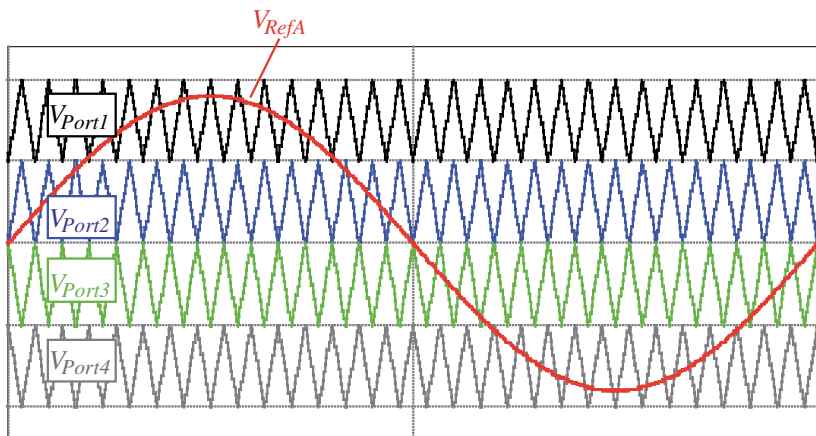


Fig. 2.22 – Exemplo de modulação com as portadoras dispostas em oposição de fase (*Phase Opposition Disposition – POD*).

Esta modulação também comuta todos os interruptores em alta frequência e, assim como a anterior, são necessárias “ $\lambda - 1$ ” portadoras para sua implementação. A principal diferença desta modulação para a modulação “PD” é em relação à Distorção Harmônica Total (DHT) presente na tensão de linha dos conversores. Embora as duas modulações proporcionem aproximadamente a mesma DTH na tensão de fase, a modulação com as portadoras em fase possibilita um melhor cancelamento de harmônicas na tensão de linha, proporcionando uma DTH na tensão de linha mais baixa do que a modulação com as portadoras em oposição de fase [86].

2.5.3 *Modulação com as Portadoras Dispostas em Oposição Alternada de Fase (Alternative Opposition Disposition – APOD)*

A modulação com as portadoras dispostas em oposição alternada de fase possui características gerais semelhantes às da modulação previamente apresentada, porém neste caso, a defasagem de 180° das portadoras é de uma portadora para a portadora seguinte, e não das portadoras positivas e negativas como na modulação POD. Uma amostra da modulação com as portadoras dispostas em oposição de fase pode ser averiguada na Fig. 2.23.

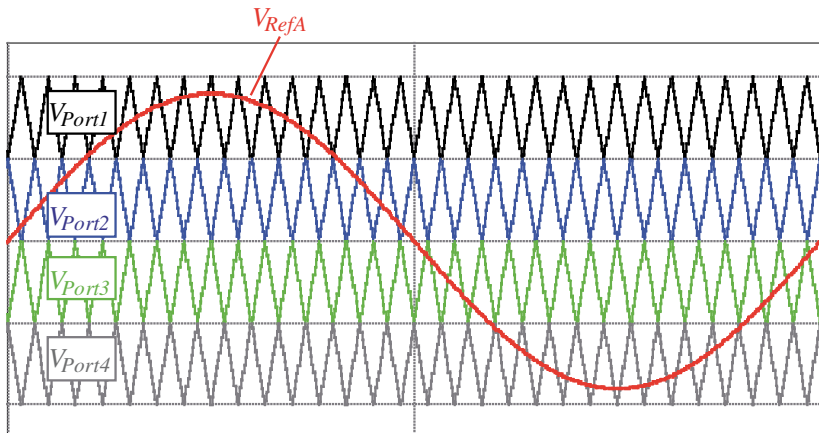


Fig. 2.23 – Exemplo de modulação com as portadoras dispostas em oposição alternada de fase (Alternative Phase Opposition Disposition – APOD).

2.5.4 Modulação com as Portadoras com Deslocamento de Fase (Phase Shifted – PS)

A modulação com as portadoras com deslocamento de fase emprega “ $\lambda - 1$ ” portadoras, todas com a mesma amplitude e nível médio nulo. As portadoras são deslocadas entre si de $\frac{360^\circ}{(\lambda - 1)}$. Nesta modulação os interruptores comutam durante todo tempo, não havendo intervalos de tempo nos quais os interruptores permanecem mais de um período bloqueados (ou conduzindo). Esta característica proporciona a mesma qualidade na tensão de saída que as modulações anteriores, com resultados semelhantes em termos de DHT. A filtragem da tensão de saída produzida com esta modulação se torna mais simples, pois as componentes harmônicas dominantes concentram-se em torno frequência $(\lambda - 1) \cdot f_{port}$, elevando a ordem das componentes harmônicas na tensão de saída. Em contrapartida o número de comutações é maior, elevando as perdas. Um exemplo de modulação com as portadoras com deslocamento de fase é visualizado na Fig. 2.24.

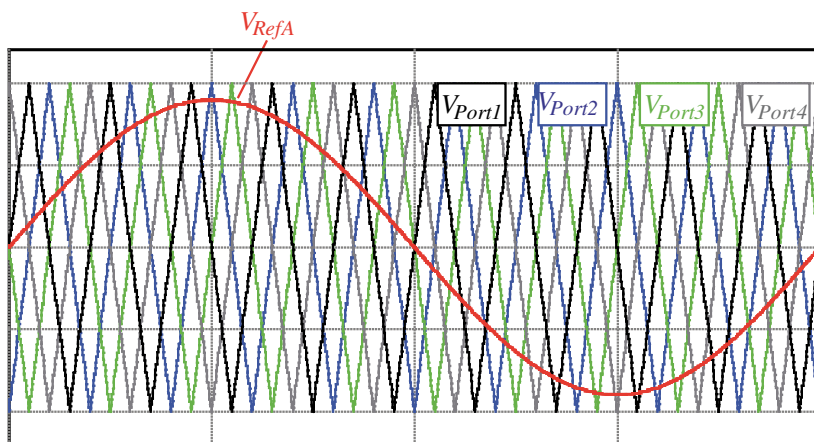


Fig. 2.24 – Exemplo de modulação com as portadoras com deslocamento de fase (Phase Shifted – PS).

Esta modulação apresenta ainda, tipicamente, uma distribuição de perdas equilibrada entre os semicondutores de potência. Esta característica é de grande importância para o projeto dos sistemas de refrigeração (que pode ser natural, com ventilação forçada ou com

circulação de fluidos), que são necessários para a dissipação do calor gerado na condução e na comutação dos interruptores.

2.5.5 Comparação Entre as Modulações

Para comparar as modulações apresentadas foram realizadas algumas simulações numéricas com o programa de simulação PSIM. Adotou-se o conversor multinível simétrico empregando cascata de conversores em ponte completa, conforme a Fig. 2.10, com a associação de dois conversores em cascata, possibilitando sintetizar cinco níveis na tensão de fase e nove níveis na tensão de linha.

As figuras de mérito escolhidas para a comparação entre as modulações são:

- Distorção Harmônica Total das tensões de fase e de linha – A distorção harmônica representa o quanto uma forma de onda possui de componentes harmônicas. Quanto maior for o valor da DHT mais harmônicas estão presentes e mais distante do formato sinusoidal é a forma de onda analisada. Este parâmetro é relevante, pois grande parte dos trabalhos científicos sobre conversores multiníveis emprega a DHT como índice para comparações;
- Distorção Harmônica Total de Primeira Ordem (*Weighted Total Harmonic Distortion* – WTHD) da tensão de fase e de linha – A distorção harmônica total de primeira ordem contempla em seu cálculo a amplitude de cada harmônica e a ordem da harmônica, onde as harmônicas de ordem mais elevada têm menor impacto no resultado do cálculo. Esta figura de mérito é importante nos conversores multiníveis, pois apresenta uma correlação com a distorção harmônica de corrente em um motor e, a dificuldade de realizar uma filtragem de primeira ordem de um determinado sinal [87].
- Perdas de Comutação Normalizada – As modulações sob análise possuem características diferentes em relação à comutação dos interruptores. Sendo assim, realizou-se o cálculo das perdas de comutação nos interruptores controlados e nos diodos para cada uma das modulações.

As definições de Distorção Harmônica Total (DHT) e Distorção Harmônica Total de Primeira Ordem (WTHD) são apresentadas em [87].

$$DHT = \sqrt{\left(\frac{2 \cdot V_0}{V_1}\right)^2 + \sum_{n=2}^{\infty} \left(\frac{V_n}{V_1}\right)^2} \quad (2.4)$$

e

$$WTHD = \frac{\sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2}}{V_1} \quad (2.5)$$

onde,

n representa a ordem da harmônica;

V_0 representa o nível médio presente na tensão ca;

V_n representa a amplitude da componente harmônica de

tensão de ordem $n = 1, 2, \dots, \infty$.

Para a confecção da Tabela 2.2 foram realizadas várias simulações com as seguintes condições:

$f_o = 50$ Hz frequência fundamental de saída;

$f_c = 750$ Hz frequência de comutação para análise das

DHT's;

$f_c = 20$ kHz frequência de comutação para análise de

perdas;

$m_a = 0,8$ índice de modulação de amplitude;

A escolha dos parâmetros das condições de operação do conversor visou à reprodução dos resultados obtidos em [86]. Isto esclarece porque nesta análise é empregada uma frequência diferente do restante do trabalho. Salienta-se que, embora os valores de distorção harmônica não tenham sido idênticos aos valores obtidos pelos autores do artigo base, estas diferenças não interferem nas conclusões. A escolha da frequência de comutação de 20 kHz para o cálculo de perdas foi pautada pela capacidade do interruptor empregado para tal análise, o SKM 75GB063D. Porém, como os resultados foram parametrizados em função das perdas obtidas com a modulação PD, alterações na frequência de comutação não alteram os resultados.

Analisando os resultados da Tabela 2.2 pode-se verificar que todas as modulações possuem aproximadamente o mesmo conteúdo harmônico na tensão de fase, diferindo apenas na frequência onde estão concentradas as componentes harmônicas mais relevantes. Este fato fica evidente na DHT das tensões de linha, onde o cancelamento de

harmônicas favorece a modulação PD, pois esta modulação concentra as maiores componentes em frequências nas quais ocorre o cancelamento quando uma fase é subtraída da outra. Quando a análise da distorção harmônica leva em consideração a ordem da componente harmônica (WTHD), atribuindo menor peso às harmônicas de maior ordem, a modulação PS se apresenta com excelente desempenho. Na modulação PS a frequência das harmônicas mais relevantes depende da frequência de comutação e também do número de níveis do conversor, portanto quanto maior o número de níveis do conversor maior a ordem das harmônicas. As perdas de comutação proporcionadas pelas modulações com portadoras defasadas pelo seu nível médio (PD, POD, APOD) são aproximadamente iguais. A modulação PS, devido ao número de comutações mais elevado, apresenta maiores perdas do que as outras opções de modulação.

Tabela 2.2 – Comparação das distorções harmônicas e das perdas de comutação entre as modulações PD, POD, APOD e PS para um inversor trifásico em cascata com cinco níveis.

$m_a = 0,8 \quad f_c = 750 \text{ Hz}$	PD	POD	APOD	PS
DHT Fase [%]	37,949	37,946	37,948	38,183
DHT Linha [%]	21,552	35,231	29,187	29,512
WTHD Fase [%]	2,518	2,436	2,332	0,543
WTHD Linha [%]	1,452	2,378	1,786	0,414
Perdas de Comutação Normalizada [%] $f_c = 20 \text{ kHz}$	100,00	100,32	99,91	405,09

2.5.6 Exemplo de Modulação Híbrida

Outras formas de modulação podem ser encontradas na literatura, como a modulação híbrida proposta por Zaragoza, J.; Pou, J.; Ceballos, S. et al. [88] para o conversor com grampeamento através de diodos com três níveis na tensão de fase. Neste trabalho, os autores propõem uma modulação baseada em outras duas modulações, onde é utilizado um sistema de controle para determinar o intervalo de tempo que cada modulação é utilizada. Esta modulação híbrida foi comparada com as modulações que a originaram e, como era de se esperar, seu desempenho é intermediário em relação às modulações originárias.

As duas modulações que compõem a modulação híbrida proposta são do tipo PWM com portadoras dispostas em fase. A modulação denominada “modulação PWM senoidal padrão” (*Standard Sinusoidal Pulsewidth Modulation* – SPWM) é semelhante à apresentada na seção 2.5.1, porém a referência é modificada pela injeção de componente de sequência zero. A injeção de componentes de sequência zero na referência redistribui o tempo de condução dos interruptores, reduz a ondulação de tensão no ponto central dos capacitores e permite elevar o índice de modulação do conversor em 15 % [87, 88]. A injeção de sequência zero na referência é realizada empregando a equação (2.6)

$$\begin{cases} v'_a = v_a - v_0 \\ v'_b = v_b - v_0 \\ v'_c = v_c - v_0 \end{cases} \quad (2.6)$$

onde:

$$v_0 = \frac{\max(v_a, v_b, v_c) + \min(v_a, v_b, v_c)}{2} \quad (2.7)$$

e,

$$\begin{cases} v_a = m_a \cdot \cos(2 \cdot \pi \cdot f_o) \\ v_b = m_a \cdot \cos\left(2 \cdot \pi \cdot f_o - 2 \cdot \pi / 3\right) \\ v_c = m_a \cdot \cos\left(2 \cdot \pi \cdot f_o + 2 \cdot \pi / 3\right) \end{cases} \quad (2.8)$$

onde, f_o é a frequência fundamental do sinal de saída e m_a é o índice de modulação de amplitude.

Sendo assim, a modulação SPWM empregada na modulação híbrida proposta em [88] pode ser visualizada na Fig. 2.25.

A segunda modulação é composta de dois sinais de referência, um positivo e um negativo, os quais são originados através da expressão (2.9) [89].

$$\begin{cases} v_{ip} = \frac{v_i - \min(v_a, v_b, v_c)}{2} \\ v_{in} = \frac{v_i - \max(v_a, v_b, v_c)}{2} \end{cases} \text{ onde } i = \{a, b, c\} \quad (2.9)$$

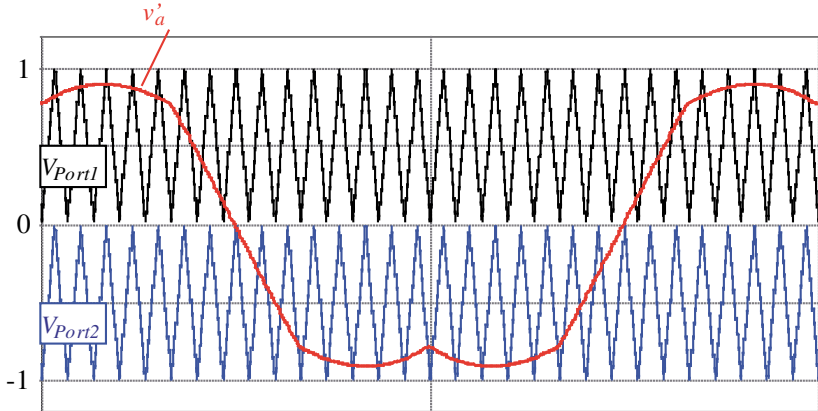


Fig. 2.25 – “Modulação PWM senoidal padrão” (Standard Sinusoidal Pulsewidth Modulation – SPWM) com injeção de componentes de sequência zero.

A modulação PWM com dupla referência para cada fase (Double-Signal Pulsewidth Modulation – DSPWM) pode ser observada na Fig. 2.26.

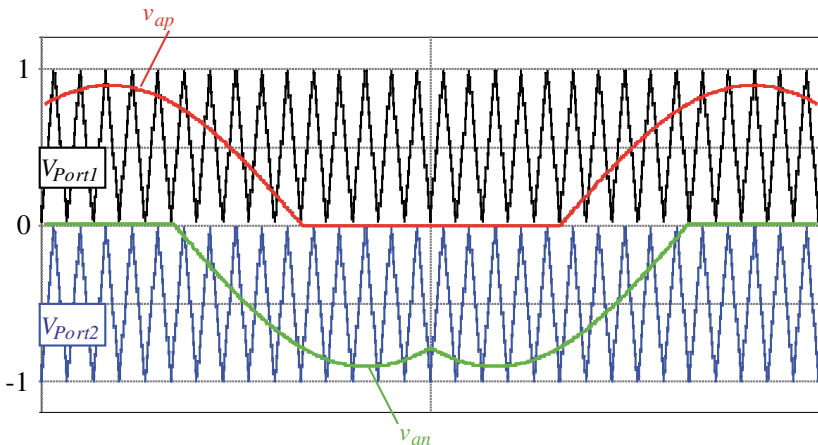


Fig. 2.26 – “Modulação PWM com dupla referência” (Double-Signal Pulsewidth Modulation – DSPWM).

A análise das três modulações em termos da Distorção Harmônica Total, das perdas por comutação e da ondulação de tensão no ponto central do barramento de corrente contínua estão sumarizadas na Tabela 2.3.

Tabela 2.3 – Comparação entre as modulações SPWM e DSPWM

Modulação	DHT	Perda de Comutação	Ondulação de Tensão no Ponto Central
SPWM	Menor	Menor	Maior
DSPWM	Maior	Maior	Menor
HPWM	Intermediária	Intermediária	Intermediária

A modulação híbrida proposta em [88] (*Hybrid Pulsewidth Modulation – HPWM*) é mostrada na Fig. 2.27.

Pode-se verificar que a modulação híbrida possui duas referências para cada fase, sendo uma positiva “ v_{ahp} ” e uma negativa “ v_{ahn} ”. O intervalo representado pelo ângulo “ δ ” é determinado por um controlador, visando manter a ondulação de tensão no ponto central do barramento dentro de um limite imposto pelo projetista, com a menor perda possível e com a menor DHT. Quando o parâmetro “ δ ” é nulo, a modulação híbrida se torna igual à DSPWM e, quando o ângulo “ δ ” é máximo, a modulação híbrida é igual à SPWM.

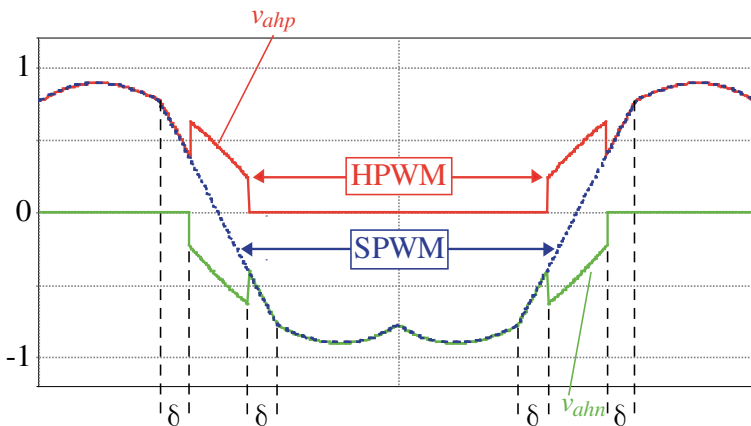


Fig. 2.27 – Modulação híbrida proposta por Zaragoza (*Hybrid Pulsewidth Modulation – HPWM*).

O conversor em cascata empregando células em ponte completa pode ser encontrado na literatura com outras modulações híbridas. Uma das mais conhecidas é a que utiliza frequências distintas para cada célula em cascata [31, 73, 90, 91]. Um exemplo desta modulação pode ser averiguado na Fig. 2.28.

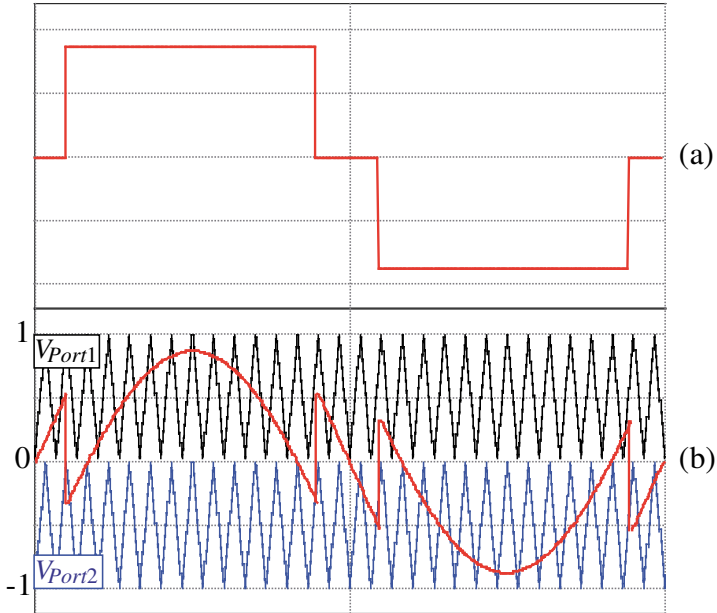


Fig. 2.28 – Exemplo de modulação híbrida empregando frequências distintas para cada célula de conversor em ponte completa. (a) Tensão de saída sintetizada por um dos inversores. (b) Sinal de referência e portadoras empregadas para determinar os pulsos de comando do segundo inversor.

Neste tipo de modulação, um conversor ponte completa comuta em baixa frequência, sintetizando na saída uma onda retangular conforme a apresentada na Fig. 2.28 (a). Enquanto isso, outro conversor em ponte completa recebe a modulação PWM mostrada na Fig. 2.28 (b), para sintetizar a tensão que não foi sintetizada pela célula que comuta em baixa frequência. Quando se realiza a associação em cascata destes dois conversores, é obtida na saída uma onda senoidal PWM. Esta metodologia pode ser aplicada com mais do que duas células em cascata, bem como com mais de duas frequências de comutação.

2.6 Conclusão

Neste capítulo foram apresentadas algumas das topologias de conversores multiníveis em tensão mais conhecidas tanto na área acadêmica quanto no ramo industrial. Os aspectos positivos e negativos de cada estrutura também foram discutidos e verificou-se que não há uma estrutura que seja soberana, a qual possa ser empregada sempre que

se necessite de conversores multiníveis. Dentre as topologias apresentadas destaca-se:

- O conversor NPC de três níveis é amplamente difundido e possui grande aceitação entre os fabricantes. Porém, as estruturas do tipo NPC com quatro níveis ou mais possuem limitações que reduzem sua aplicabilidade. Estas limitações estão associadas à dificuldade no controle da tensão de barramento, a aplicação de diferentes níveis de tensão nos diodos grameadores, a distribuição não uniforme de potência entre os semicondutores e problemas associados à recuperação reversa dos diodos;
- O conversor com capacitores de grameamento (*Flying Capacitor* – FC) apresenta algumas vantagens em relação ao conversor NPC como: maior flexibilidade de operação devido à maior quantidade de estados de operação redundantes e a ausência de diodos de grameamento. Porém, o crescimento exponencial do número de capacitores de grameamento com a elevação do número de níveis de saída e a dificuldade de controle da tensão nos capacitores de grameamento (especialmente em aplicações com transferência de potência ativa) limitam a aplicação deste conversor.
- Os conversores em cascata apresentam grande flexibilidade de operação e tem como características sua grande modularidade e robustez. Estes conversores geralmente são gerados através da conexão de conversores amplamente conhecidos como: o conversor em ponte completa, o conversor meia-ponte e o conversor em ponte completa com braços de conversores NPC. Em função de suas virtudes os conversores em cascata têm se destacado em aplicações industriais de elevada tensão. Porém, os esforços com característica de estrutura monofásica nos capacitores e o fato de serem topologias proprietárias também limitam a aplicação destes conversores por um número maior de fabricantes;
- Os conversores híbridos também foram abordados e uma pequena generalização das possibilidades de geração destes conversores foi apresentada. Estes conversores buscam aproveitar ao máximo as características positivas de cada topologia e a gama de opções nesta área é muito vasta.

Em face do exposto, pode-se observar que apesar dos esforços dos pesquisadores em aprimorar as topologias existentes, a geração de

novas topologias de conversores multiníveis em tensão é uma área que pode ser explorada. De forma que esta tese busca contribuir com a geração de topologias que possam aprimorar o desempenho dos conversores e fomentar o desenvolvimento da humanidade.

Uma revisão das principais estratégias de modulação para conversores multiníveis também foi apresentada, bem como uma comparação entre as mesmas. Verificou-se que a modulação por largura de pulso com a disposição em fase das portadoras (*Phase Disposition* – PD) é a que apresenta o melhor compromisso entre perdas e distorção harmônica da tensão de saída. Portanto, apesar da característica indesejada de distribuição não uniforme das perdas nos semicondutores de potência, a modulação PD será adotada como modulação padrão para a comparação de desempenho da modulação híbrida que será proposta.

Capítulo 3 Análise Estática do Inversor Trifásico de Dois Níveis em Cascata com Sub-Células Meia-Ponte

Neste capítulo é apresentado o inversor trifásico multiníveis analisado. Este é oriundo de uma fusão entre as estruturas apresentadas nas Fig. 2.11 e Fig. 2.19. O inversor multiníveis proposto é composto de um inversor trifásico clássico associado em série com células formadas por dois inversores monofásicos em meia-ponte. Uma visão mais detalhada desta configuração pode ser conferida na Fig. 3.1, onde é apresentado um inversor trifásico com apenas uma célula de inversores meia-ponte por fase. Vale salientar que para elevar o número de níveis da estrutura basta associar mais células de inversores meia-ponte em cascata. Esta análise é introduzida no Apêndice I. Outras formas de associação dos conversores meia-ponte para a formação de células monofásicas equivalentes a estas são apresentadas no Apêndice II.

O inversor trifásico pode ser conectado diretamente à rede elétrica através de uma ponte retificadora a diodos, minimizando o volume dos transformadores exigido pela configuração. Vale salientar que a opção de conexão do conversor trifásico diretamente à rede elétrica, ou seja, sem o auxílio de transformadores, é um caso particular, o qual pode ser viável apenas em algumas situações. Nesta situação, os braços do inversor trifásico são alimentados por um barramento de tensão contínua cuja amplitude foi denominada " V_y ". Enquanto isso, os conversores compostos das sub-células de inversores monofásicos são alimentados através de transformadores isoladores, que apresentam após a ponte retificadora de diodos barramentos denominados " V_x ". Também pode-se verificar a presença de uma referência virtual, dividindo igualmente o barramento do inversor trifásico, que é usada apenas para a análise teórica da operação do conversor.

Para as análises realizadas neste capítulo serão assumidas algumas hipóteses simplificadoras:

- Os interruptores são considerados ideais, com quedas de tensão em condução nulas e tempos de comutação desprezíveis;
- As tensões dos barramentos dos inversores são constantes e positivas;
- Os comandos dos interruptores de um braço são complementares;

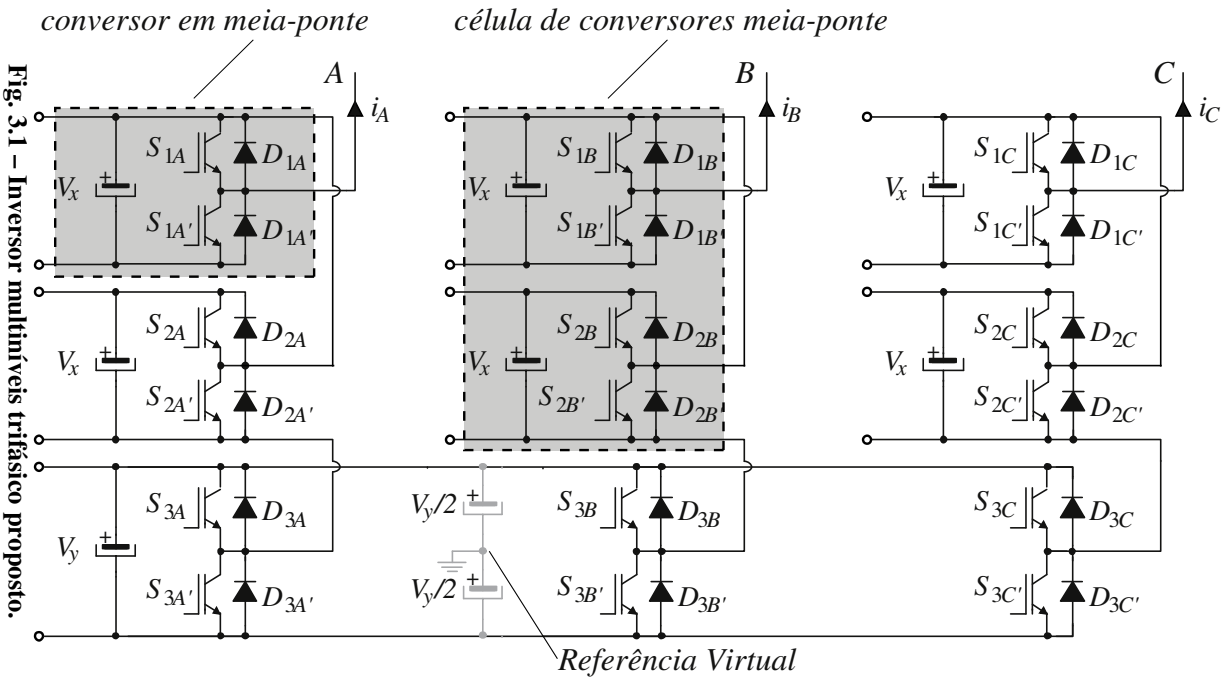


Fig. 3.1 – Inversor multiníveis trifásico proposto.

- O tempo morto entre os interruptores de um mesmo braço e os elementos parasitas são desprezados;
- As correntes de carga são constantes para um período de comutação e impostas pela carga;
- Os Semiciclos positivo e negativo estão relacionados à polaridade do sinal de referência e não à polaridade da tensão de saída;
- As tensões de fase serão referenciadas ao “terra virtual” mostrado na Fig. 3.1.

3.1 Apresentação dos Estados de Comutação do Inversor Proposto

Para a análise das etapas de operação serão ainda consideradas algumas hipóteses simplificadoras adicionais:

- Será analisado o inversor com apenas uma célula meia-ponte em cascata com o inversor trifásico;
- O estudo resume-se a apenas uma fase do conversor;
- A duração e a ordem de cada etapa de operação serão omitidas, pois dependem da modulação a ser empregada;

Através da comutação dos interruptores são encontradas oito etapas de operação, conferidas a seguir.

3.1.1 Primeira Etapa de Operação – Semiciclo Positivo

Nesta etapa encontram-se comandados a conduzir os interruptores $S_{1A'}$, $S_{2A'}$ e S_{3A} . A tensão na carga é $-V_x + \frac{V_y}{2}$ e a corrente de carga está circulando por $D_{1A'}$, $D_{2A'}$ e S_{3A} ou, $S_{1A'}$, $S_{2A'}$ e D_{3A} , dependendo do sentido da corrente de carga. O diagrama esquemático desta etapa pode ser observado na Fig. 3.2 (a).

3.1.2 Segunda Etapa de Operação – Semiciclo Positivo

Na segunda etapa são habilitados a conduzir S_{1A} , $S_{2A'}$ e S_{3A} . A corrente circula por estes interruptores ou pelos seus respectivos diodos, dependendo do sentido da corrente de carga. Nesta configuração aplica-se na carga $\frac{V_y}{2}$. Esta etapa pode ser visualizada na Fig. 3.2 (b).

3.1.3 Terceira Etapa de Operação – Semiciclo Positivo

A terceira etapa aplica na carga a mesma tensão da segunda etapa $\frac{V_y}{2}$ e, de forma oposta ao que ocorre na segunda etapa, as fontes V_x são submetidas a um esforço desnecessário. Com o comando dos interruptores $S_{1A'}$, S_{2A} e S_{3A} , observa-se que as duas fontes V_x estão no caminho da corrente de carga, com polaridades opostas, o que resulta na não influência das fontes V_x na tensão aplicada na carga. Apesar de não alterar a tensão aplicada na carga, nesta etapa tem-se a corrente circulando pelas fontes V_x , o que resulta em elevação das perdas e desperdício de energia. Considerando o sentido positivo da corrente observa-se que a mesma circula através de $D_{1A'}$, S_{2A} e S_{3A} e, para corrente de carga no sentido oposto, a circulação de corrente é efetuada através de $S_{1A'}$, D_{2A} e D_{3A} . A representação na forma de diagrama elétrico desta etapa pode ser analisada na Fig. 3.2 (c). Salienta-se que este estado de operação pode ser interessante em algumas aplicações em função desta característica de carga e descarga das fontes V_x .

3.1.4 Quarta Etapa de Operação – Semiciclo Positivo

A quarta etapa de operação, mostrada na Fig. 3.2 (d), caracteriza-se pelo comando de S_{1A} , S_{2A} e S_{3A} . A tensão aplicada na carga é máxima e positiva, dada por $V_x + \frac{V_y}{2}$.

3.1.5 Quinta Etapa de Operação – Semiciclo Negativo

Nesta etapa estão habilitados a conduzir os interruptores $S_{1A'}$, $S_{2A'}$ e $S_{3A'}$. A tensão de carga é máxima, de polaridade negativa e corresponde a $-\left(V_x + \frac{V_y}{2}\right)$. A quinta etapa de operação pode ser apreciada na Fig. 3.3 (a).

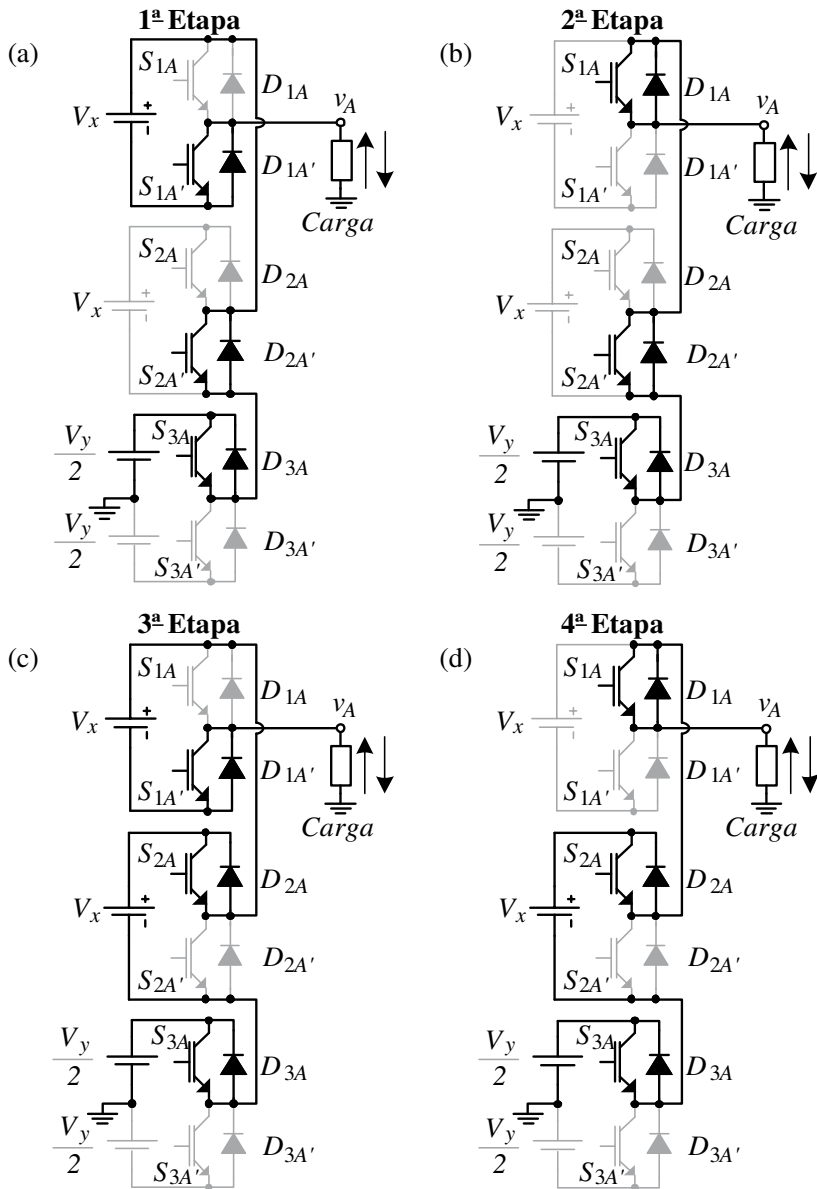


Fig. 3.2 – Etapas de operação para o semiciclo positivo.

3.1.6 Sexta Etapa de Operação – Semiciclo Negativo

Durante a sexta etapa de operação são habilitados a conduzir os interruptores S_{1A} , $S_{2A'}$ e $S_{3A'}$. Nesta etapa a tensão aplicada na fase “A” é dada por $-\frac{V_y}{2}$ e as fontes V_x não são submetidas a esforço, como pode ser visto na Fig. 3.3 (b).

3.1.7 Sétima Etapa de Operação – Semiciclo Negativo

De forma análoga às etapas de operação do semiciclo positivo, no semiciclo negativo tem-se na sétima etapa um processo onde as fontes de tensão V_x se opõem. A tensão na carga segue igual $-\frac{V_y}{2}$ e os interruptores $S_{1A'}$, S_{2A} e S_{3A} estão habilitados a conduzir. Esta etapa é apresentada na Fig. 3.3 (c). Novamente vale salientar que esta etapa de operação pode ser interessante em algumas aplicações específicas.

3.1.8 Oitava Etapa de Operação – Semiciclo Negativo

A oitava etapa é caracterizada por habilitar os interruptores S_{1A} , S_{2A} e $S_{3A'}$. Desta forma aplica-se na fase “A” uma tensão dada por $V_x - \frac{V_y}{2}$. O diagrama esquemático que ilustra esta etapa é mostrado na Fig. 3.3 (d).

3.2 Análise das Etapas de Operação do Inversor Proposto

Observando as etapas de operação pôde-se confirmar a dependência da tensão na carga e, conseqüentemente, da quantidade de níveis possíveis na carga com a amplitude das fontes V_x e V_y . Também fica clara a existência de estados de operação redundantes, ou seja, que aplicam a mesma tensão na carga. Além disso, a quantidade de estados redundantes também é dependente da amplitude das fontes que alimentam os conversores. Para se ter uma visão mais clara destes aspectos, apresenta-se na forma de tabela a tensão aplicada na carga em cada etapa de operação, para três possíveis combinações entre as tensões das fontes V_x e V_y .

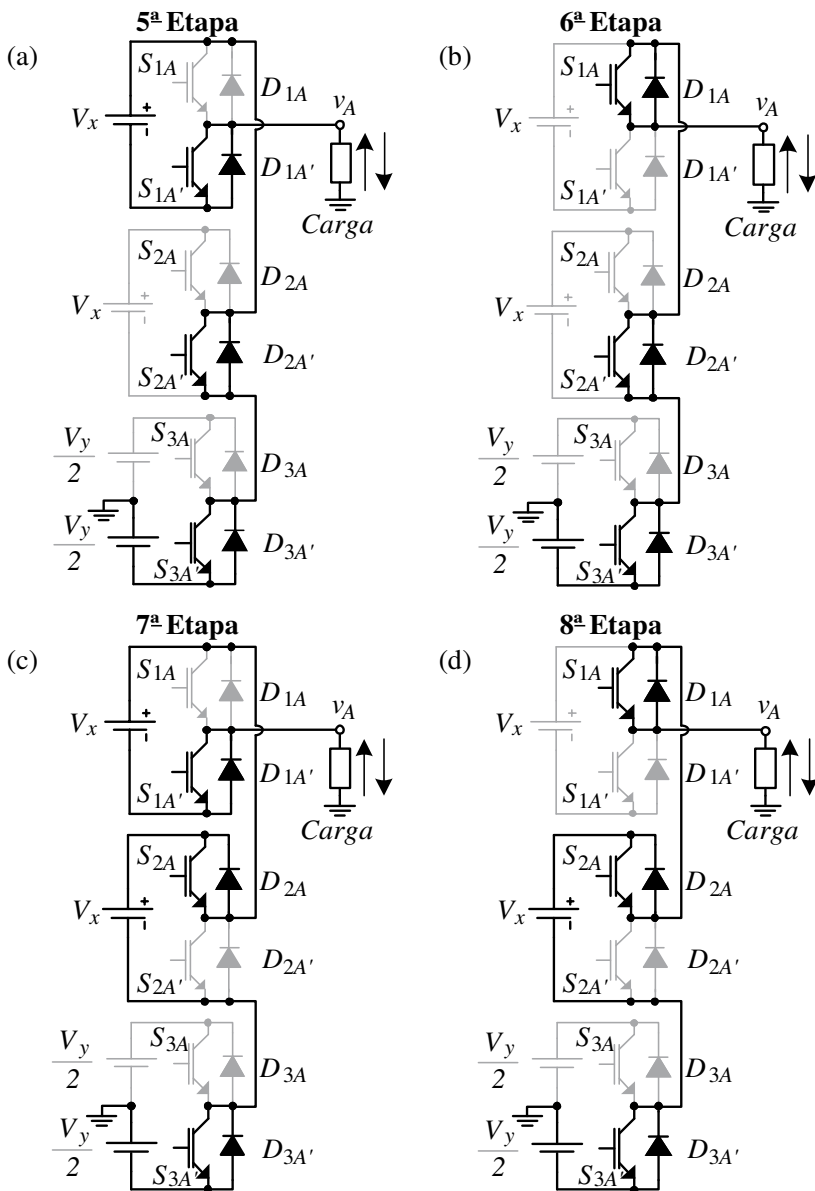


Fig. 3.3 – Etapas de operação para o semiciclo negativo.

Na Tabela 3.1 são apresentados os possíveis estados de operação dos interruptores, a tensão teórica aplicada à carga e a tensão de fase para três situações possíveis, denominadas casos “1” (um), “2” (dois) e “3” (três).

Tabela 3.1 – Tensões de fase em função da amplitude das fontes de alimentação.

S_1	S_2	S_3	V_o Teórico	V_o (Caso 1) $V_y = V_x = V_{cc}$	V_o (Caso 2) $\frac{V_y}{2} = V_x = V_{cc}$	V_o (Caso 3) $\frac{V_y}{3} = V_x = V_{cc}$
0	0	0	$-V_x - \frac{V_y}{2}$	$-\frac{3}{2} \cdot V_{cc}$	$-2 \cdot V_{cc}$	$-\frac{5}{2} \cdot V_{cc}$
1	0	0	$-\frac{V_y}{2}$	$-\frac{1}{2} \cdot V_{cc}$	$-V_{cc}$	$-\frac{3}{2} \cdot V_{cc}$
0	1	0	$-\frac{V_y}{2}$	$-\frac{1}{2} \cdot V_{cc}$	$-V_{cc}$	$-\frac{3}{2} \cdot V_{cc}$
1	1	0	$V_x - \frac{V_y}{2}$	$+\frac{1}{2} \cdot V_{cc}$	0	$-\frac{1}{2} \cdot V_{cc}$
0	0	1	$-V_x + \frac{V_y}{2}$	$-\frac{1}{2} \cdot V_{cc}$	0	$+\frac{1}{2} \cdot V_{cc}$
1	0	1	$+\frac{V_y}{2}$	$+\frac{1}{2} \cdot V_{cc}$	$+V_{cc}$	$+\frac{3}{2} \cdot V_{cc}$
0	1	1	$+\frac{V_y}{2}$	$+\frac{1}{2} \cdot V_{cc}$	$+V_{cc}$	$+\frac{3}{2} \cdot V_{cc}$
1	1	1	$V_x + \frac{V_y}{2}$	$+\frac{3}{2} \cdot V_{cc}$	$+2 \cdot V_{cc}$	$+\frac{5}{2} \cdot V_{cc}$

No caso “1”, onde $V_y = V_x = V_{cc}$, a tensão de fase pode assumir quatro valores distintos. Verifica-se ainda que a tensão de fase não possui estados de comutação redundantes para os níveis máximos $(-1,5 \cdot V_{cc}, +1,5 \cdot V_{cc})$, entretanto, para os níveis mínimos $(-0,5 \cdot V_{cc}, +0,5 \cdot V_{cc})$, ocorre a redundância tripla. Salienta-se que estas

redundâncias são intrafase, isto é, não necessitam de combinações de estados de comutação das outras fases para existir. Esta característica permite otimizar a comutação dos interruptores sem prejudicar a tensão de saída, o que pode ser empregado para melhorar a distribuição das perdas nos interruptores, minimizar as perdas por comutação ou aperfeiçoar alguma outra característica.

O segundo caso é o resultado de uma combinação entre as fontes de alimentação que possibilita prover para a carga cinco níveis distintos de tensão. Nesta configuração verifica-se que os níveis máximos de tensão $(-2,0 \cdot V_{cc}, +2,0 \cdot V_{cc})$ seguem sendo obtidos com apenas uma combinação dos interruptores. Os outros três níveis $(-V_{cc}, 0, +V_{cc})$ podem ser aplicados na carga com duas combinações distintas.

O caso “3” é o que sintetiza a forma de onda com o maior número de níveis possível na carga, no total de seis níveis. Esta combinação apresenta quatro níveis $(-2,5 \cdot V_{cc}, -0,5 \cdot V_{cc}, +0,5 \cdot V_{cc}, +2,5 \cdot V_{cc})$ que só podem ser obtidos com uma única configuração de interruptores. Cada um dos dois níveis restantes $(-1,5 \cdot V_{cc}, +1,5 \cdot V_{cc})$, por sua vez, pode ser atingido através de duas combinações dos interruptores que compõem um braço do inversor.

Portanto, é notável que o incremento de níveis na tensão de saída do inversor é acompanhado de uma redução do grau de liberdade na comutação dos interruptores. Também se verifica que a redundância existente entre as etapas 2 (dois) e 3 (três) e entre as etapas 6 (seis) e 7 (sete) é uma característica da estrutura, e não depende da relação entre as tensões de entrada V_x e V_y .

Outra forma de visualizar a influência da variação da relação entre as tensões do inversor trifásico e dos inversores meia-ponte é apresentada na Fig. 3.4. Nesta figura são apresentadas as tensões sintetizadas pelos inversores em quatro condições de operação: (a) $V_y = V_x$, (b) $V_y = 1,5 \cdot V_x$, (c) $V_y = 2 \cdot V_x$ e (d) $V_y = 3 \cdot V_x$. Verifica-se que o inversor trifásico reproduz na saída apenas dois níveis de tensão, correspondentes as tensões $\frac{-V_y}{2}$ e $\frac{+V_y}{2}$. Estas tensões são caracterizadas pelos círculos representados na parte esquerda de cada gráfico. Os inversores meia-ponte conseguem sintetizar tensões entre os níveis $-V_x$, 0 e $+V_x$ e, o nível nulo, pode ser obtido com dois estados de comutação distintos. A tensão sintetizada em cada fase é a soma da

tensão gerada pelo inversor trifásico com a tensão dos inversores meia-ponte.

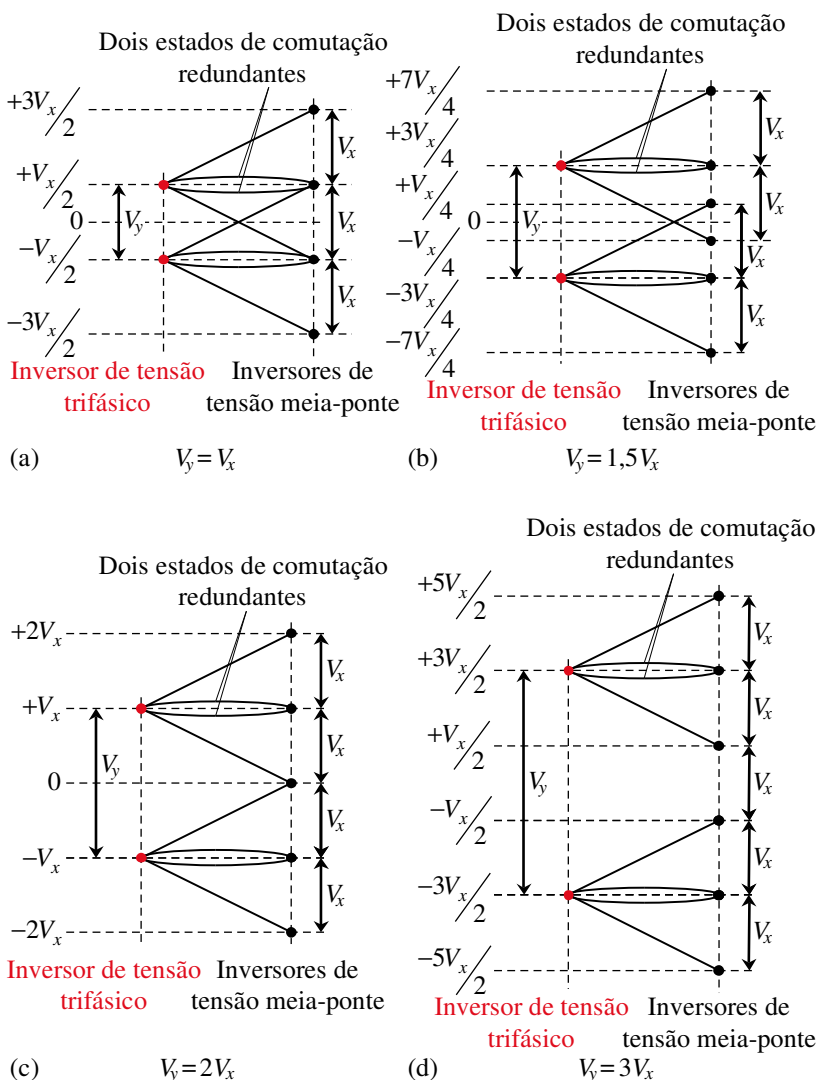


Fig. 3.4 – Representação gráfica das tensões sintetizadas pelo inversor proposto para as seguinte condições de operação: (a) $V_y = V_x$, (b)

(c) $V_y = 1,5 \cdot V_x$, (c) $V_y = 2 \cdot V_x$ e (d) $V_y = 3 \cdot V_x$.

Os casos representados nas Fig. 3.4 (a), Fig. 3.4 (c) e Fig. 3.4 (d) possuem intervalos simétricos entre as tensões, permitindo obter 4, 5 ou 6 níveis em cada fase com uma transição de um nível de tensão para outro com um degrau igual a tensão do inversor meia-ponte (V_x). Para outras relações entre as tensões dos inversores, conforme apresentado na Fig. 3.4 (b), são obtidos 6 níveis distintos na tensão de fase, porém as diferenças de tensão de um nível para outro não serão mais simétricas.

3.3 Operação do Inversor com Seis Níveis

Nesta seção é apresentado o conversor proposto comandado através da modulação com portadoras dispostas em fase (*Phase Disposition* – PD), apresentada na seção 2.5.1. Para a operação com até seis níveis na tensão de fase e até onze níveis na tensão de linha são necessárias cinco portadoras, conforme se pode verificar na Fig. 3.5.

Os parâmetros empregados durante a simulação numérica do inversor são apresentados na Tabela 3.2.

Tabela 3.2 – Especificações do inversor proposto para a operação com seis níveis na tensão de fase.

Tensão de barramento do inversor trifásico	$V_y = 1.200 \text{ V}$
Tensão de barramento dos inversores monofásicos	$V_x = 400 \text{ V}$
Frequência de comutação	$f_c = 1.050 \text{ Hz}$
Frequência fundamental	$f_o = 50 \text{ Hz}$
Índice de modulação	$m_a = 0,9$

Observa-se que o inversor trifásico opera com uma tensão em seu barramento de corrente contínua três vezes maior que a tensão sob a qual estão submetidos os semicondutores dos conversores meia-ponte.

Os pulsos de comando do inversor trifásico são obtidos diretamente da comparação do sinal de referência com a portadora 3 (três). Enquanto os pulsos de comando para os dois conversores meia-ponte advêm da comparação do sinal de referência com as outras quatro portadoras e de uma lógica com o próprio sinal de comando do inversor trifásico. Os sinais de comando para os interruptores superiores dos conversores meia-ponte e do inversor trifásico podem ser visualizados na Fig. 3.5. Salienta-se que os sinais de comando dos interruptores inferiores de cada braço são complementares e, portanto, serão omitidos.

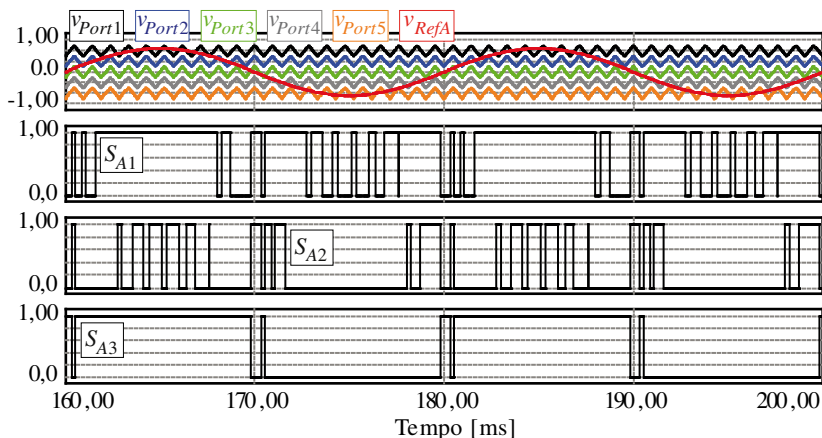


Fig. 3.5 – Sinais de comando dos interruptores com a modulação PD.

A lógica de geração dos pulsos de comando para a operação com seis níveis é mostrada na Fig. 3.6.

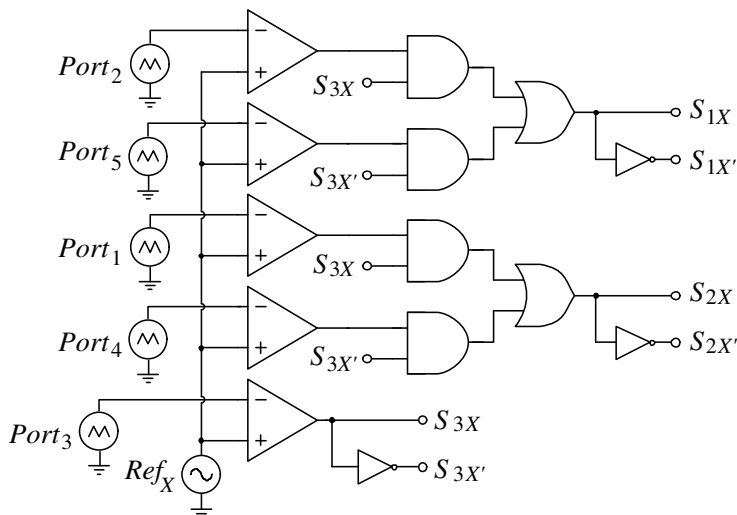


Fig. 3.6 – Esquema elétrico da lógica necessária para a obtenção dos pulsos de comando para a operação com seis níveis na tensão de fase.

Para o conversor operando com índice de modulação próximo à unidade, os onze níveis pretendidos na tensão de linha são obtidos. Para a situação apresentada, com índice de modulação em torno de 0,9, a tensão de fase é sintetizada com seis níveis enquanto na tensão de linha

são observados nove níveis distintos. Salienta-se que os onze níveis de tensão possíveis são obtidos com índice de modulação superior a 0,97.

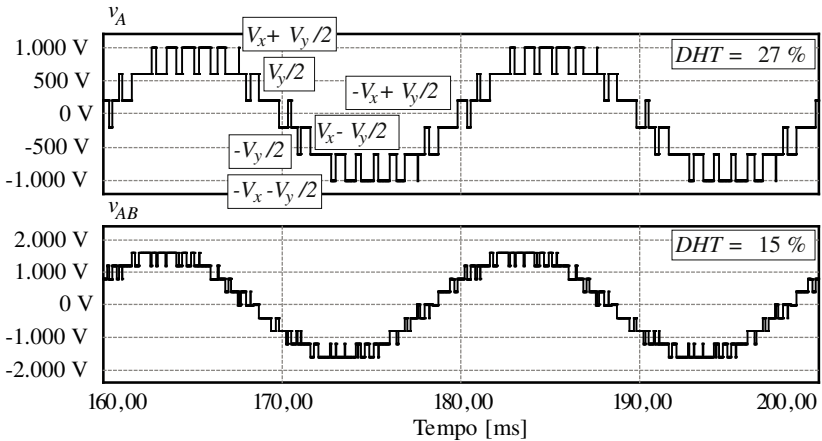


Fig. 3.7 – Tensões de fase e de linha para o inversor proposto operando com seis níveis na tensão de fase.

Para a situação apresentada, a Distorção Harmônica Total das tensões de fase e de linha foram de 26,74 % e 15,02 %, respectivamente.

A operação com seis níveis na tensão de fase, aqui apresentada, é obtida elevando a tensão do barramento de corrente contínua do inversor trifásico para um nível três vezes maior do que a tensão do barramento de corrente contínua dos inversores meia-ponte. Na Fig. 3.8 é mostrado o mapa de vetores para o inversor proposto em sua operação com seis níveis na tensão de fase. O mapa vetorial é obtido aplicando a transformação “ $\alpha\beta$ ” nas matrizes que contêm as combinações possíveis de tensão que cada fase produz na saída. Os vetores que compõem o mapa vetorial de tensões para o conversor proposto podem ser calculados aplicando-se uma transformação linear que transforma o sistema das coordenadas “ abc ” em um sistema de coordenadas “ $\alpha\beta 0$ ”. Esta transformação é conhecida como transformação de Clarke [92] e pode ser realizada aplicando-se a equação (3.1).

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.1)$$

Onde $[v_\alpha, v_\beta]^T$ representam as amplitudes instantâneas das tensões nos eixos “ α ” e “ β ” e $[v_a, v_b, v_c]^T$ são as tensões de saída em cada uma das fases no sistema de coordenadas “ abc ”. Com isto, as tensões transformadas podem ser expressas por vetores de coordenadas (v_α, v_β) . Esta transformação também pode ser representada pela relação (3.2) a qual realiza a transformação empregando um plano complexo.

$$v_{\alpha\beta} = \alpha^0 \cdot v_a + \alpha^1 \cdot v_b + \alpha^2 \cdot v_c \quad (3.2)$$

Onde:

$$\alpha = \sqrt{\frac{2}{3}} \cdot e^{j \frac{2\pi}{3}}.$$

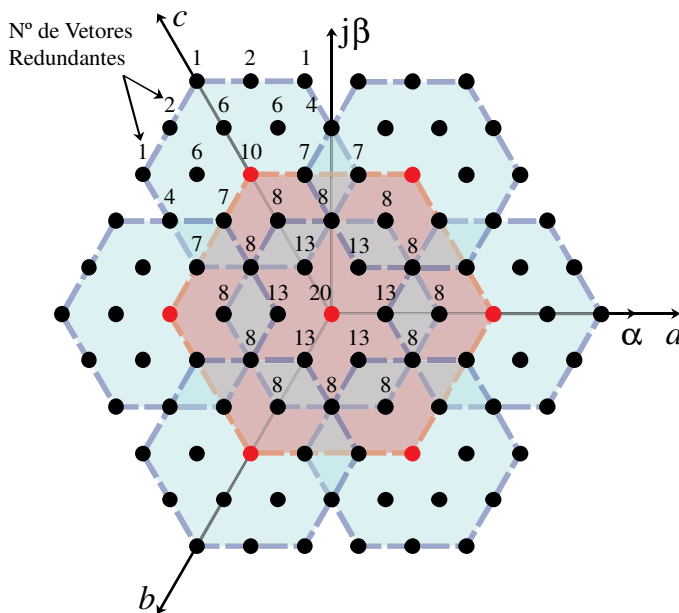


Fig. 3.8 – Mapa vetorial do conversor proposto para a operação com seis níveis na tensão de fase.

Os vetores gerados pelo inversor trifásico estão representados em vermelho e formam um hexágono caracterizado com a mesma cor. Os vetores gerados pelos inversores meia-ponte estão representados em preto e, para facilitar a visualização, seus espaços vectoriais são

representados em azul. A quantidade de vetores redundantes é expressa acima de cada vetor (ponto), sendo que é representada apenas a quantidade de vetores do hexágono central e de um dos seis hexágonos externos, visto que para os outros hexágonos externos a quantidade de vetores redundantes é a mesma. Estão representados no diagrama os vetores redundantes considerando todos os estados de comutação empregáveis. Estes vetores redundantes podem ser utilizados para: reduzir número de comutações, reduzir a tensão de modo comum ou otimizar a distorção harmônica total da tensão de saída.

Quando a relação entre a tensão do barramento de corrente contínua do inversor trifásico e dos inversores meia-ponte é superior a três, o número de níveis não é aumentado e não é mais possível sintetizar a tensão de fase com distorção harmônica mínima devido à ausência de vetores. A Fig. 3.9 apresenta dois exemplos de mapas vetoriais onde a relação de tensões entre os conversores ultrapassa o limite. Verifica-se que a elevação da tensão do inversor trifásico afasta os espaços vetoriais gerados pelos inversores meia-ponte, resultando na ausência de vetores em algumas regiões, o que limita a operação deste inversor a seis níveis na tensão de fase, com uma relação de tensões não superior a três. Estes vetores não sintetizados são representados por um círculo vazio enquanto os vetores sintetizados são representados por círculos preenchidos. Observa-se que a operação com relação de tensões superior a três impõe ao conversor de graus não simétricos de níveis de tensão, o que resulta em elevação da distorção harmônica.

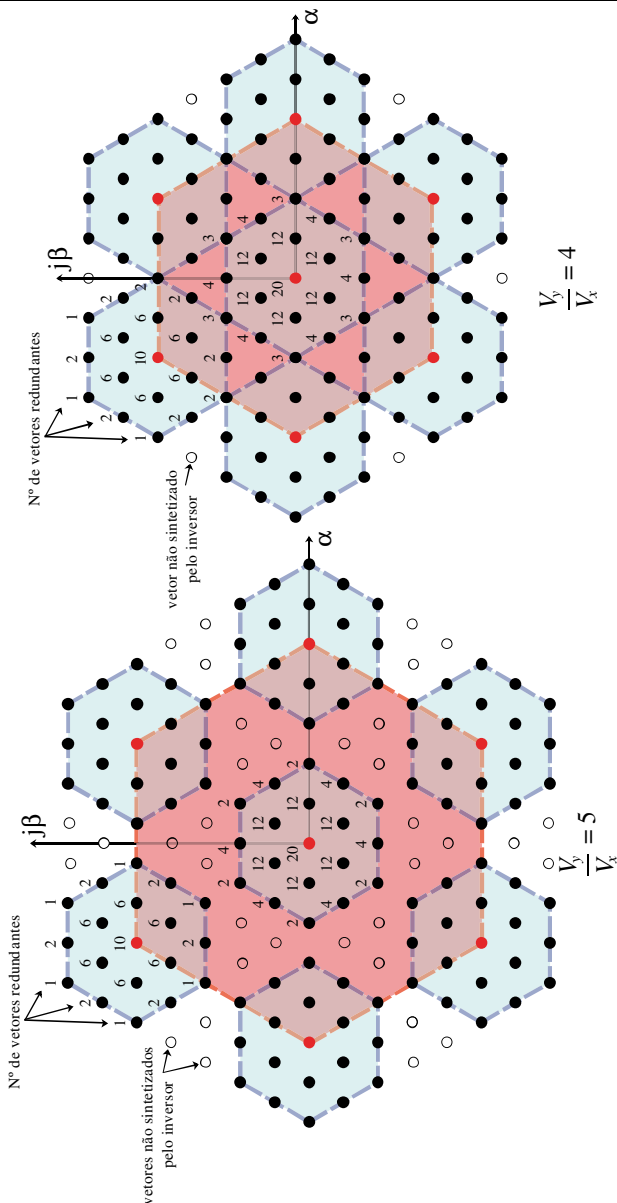


Fig. 3.9 – Exemplos da alteração do mapa vetorial do conversor proposto quando a tensão do inversor trifásico é elevada.

3.4 Estratégias de Modulação Híbrida para o Inversor Proposto

Em função da análise realizada na seção 3.2 verificou-se que, independente do número de níveis desejado na carga, algumas etapas de operação resultam na mesma tensão de saída. Observando mais atentamente este fato, fica evidente que os estados de comutação três e sete não são interessantes durante a aplicação prática do inversor. Nesses estados de operação as fontes V_x são colocadas em anti-série, não influenciando na tensão de saída, apenas elevando a quantidade de reativo circulante nas mesmas e as perdas do circuito. Em face do exposto, optou-se por uma modulação que não faça uso destes estados de operação. Sendo assim, as modulações PS e PD que realizam a comutação de todos os semicondutores em alta frequência e fazem uso dos estados de comutação três e sete, não serão empregadas.

Outro requisito desejado, e de extrema relevância na escolha da modulação a ser adotada, é operar o inversor trifásico na frequência fundamental, minimizando as perdas de comutação e permitindo a utilização de semicondutores de menores perdas de condução (componentes mais lentos).

Com base nestes requisitos definiu-se a modulação por largura de pulso proposta para o conversor, baseada na comutação do conversor trifásico na frequência fundamental e dos conversores meia-ponte em alta frequência. Os pulsos de comando são complementares entre os interruptores S_{jX} e $S_{jX'}$, onde $j=1, 2, 3$ representa o braço de interruptores que está sendo comandado e $X = A, B, C$ ilustra a fase a qual o modulador está associado. Salienta-se ainda que esta modulação é aplicável somente nas operações com cinco ou quatro níveis na tensão de fase, devido à quantidade de vetores redundantes presentes nestes modos de operação.

Observa-se que na operação com 6 (seis) níveis na tensão de fase a inversão de polaridade na tensão de saída depende diretamente da comutação do inversor trifásico. Esta característica fica evidente na Tabela 3.1, onde se verifica que a alteração da polaridade da tensão de saída depende da comutação do interruptor " S_3 ". Desta forma, estratégias de modulação com a comutação do inversor trifásico na frequência do sinal fundamental de saída são inviáveis com 6 (seis) níveis. Nesta situação não é possível realizar uma transição suave entre os semiciclos positivo e negativo sem a comutação do inversor trifásico.

3.4.1 Operação do Inversor com Cinco Níveis

Nesta seção é explanada a geração dos pulsos de comando para o inversor operando com cinco níveis na tensão de fase, ou seja,

$$\frac{V_y}{2} = V_x = V_{cc}.$$

A geração dos pulsos de comando para os interruptores do conversor trifásico é resultado da comparação da tensão de referência com zero, produzindo uma onda quadrada com frequência igual à da referência. Os pulsos de comando para os conversores meia-ponte se originam da comparação dos sinais de referência com quatro portadoras triangulares disposta em fase. Durante o semiciclo positivo do sinal de referência, o comando de S_{1X} depende da comparação entre a portadora 2 (dois) e a referência, enquanto os pulsos de comando de S_{2X} dependem da portadora 1 (um). No semiciclo negativo, os pulsos de S_{1X} são fruto da comparação da referência com a portadora 4 (quatro) e S_{2X} tem o comando gerado em função da portadora 3 (três). O diagrama esquemático contendo a comparação da referência com as portadoras, a seleção dos pulsos de comando e a geração do pulso complementar pode ser visualizado na Fig. 3.10, enquanto os pulsos de comando são apresentados na Fig. 3.11.

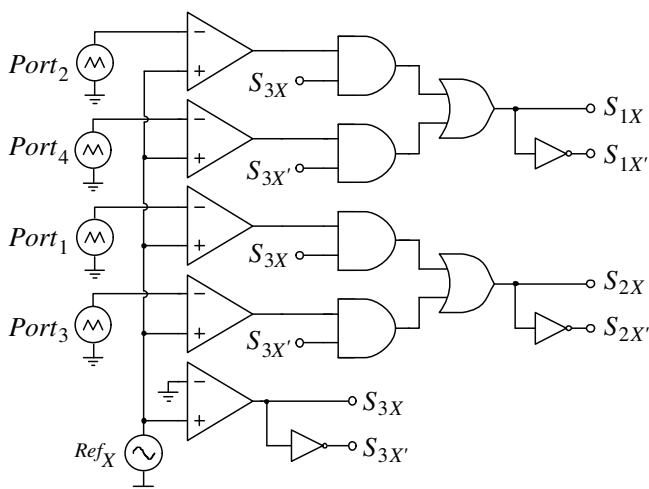


Fig. 3.10 – Esquema elétrico da modulação proposta para operação com cinco níveis na tensão de fase.

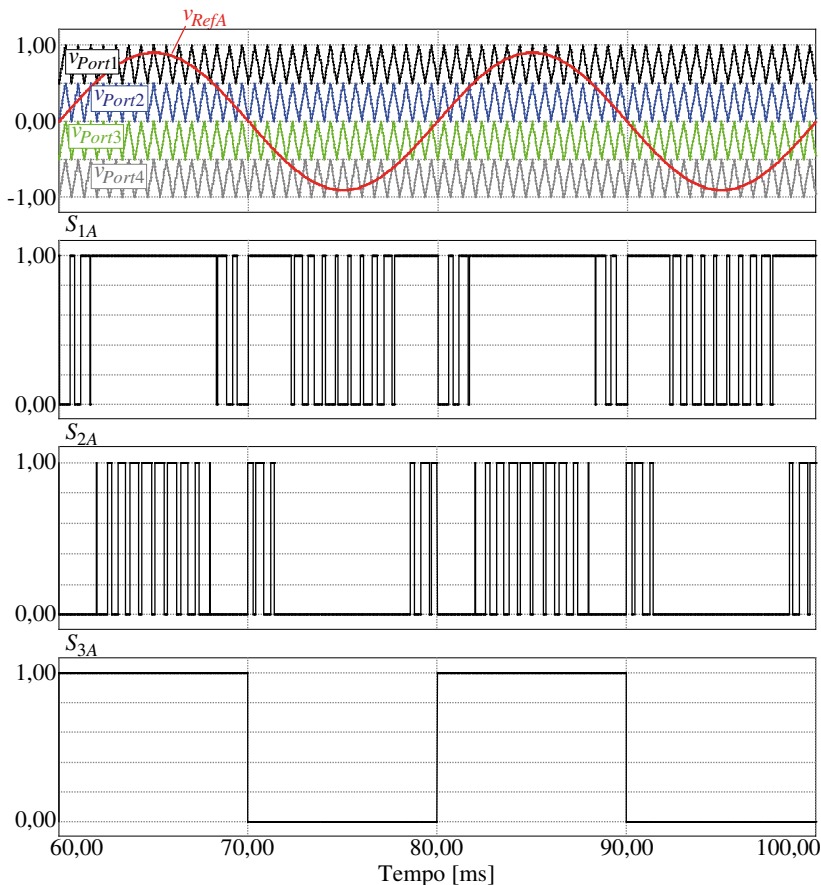


Fig. 3.11 – Sinais de comando dos interruptores com a modulação adotada para o inversor com cinco níveis.

Para demonstrar o funcionamento da modulação proposta foram realizadas algumas simulações numéricas. As especificações empregadas são mostradas na Tabela 3.3.

Tabela 3.3 – Especificações empregadas na simulação com cinco níveis na tensão de fase.

Tensão de barramento do inversor trifásico	$V_y = 800\text{ V}$
Tensão de barramento dos inversores monofásicos	$V_x = 400\text{ V}$
Frequência de comutação	$f_c = 1.050\text{ Hz}$
Frequência fundamental	$f_o = 50\text{ Hz}$
Índice de modulação	$m_a = 0,9$

Utilizando os parâmetros apresentados obteve-se a tensão de fase e a tensão de linha conforme ilustrado na Fig. 3.12.

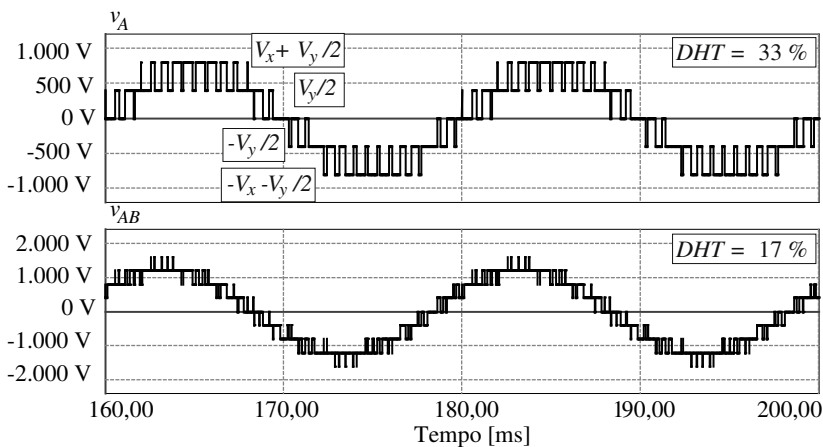


Fig. 3.12 – Tensões de fase e de linha para o inversor proposto operando com cinco níveis.

Verifica-se que a tensão de fase apresenta cinco níveis distintos, conforme previsto na análise das etapas de operação. Observa-se que, para a aquisição da tensão de fase empregou-se como referência o ponto central do barramento de corrente contínua do inversor trifásico.

O mapa de vetores para o conversor operando com uma relação de tensões entre as fontes de alimentação dos inversores meia-ponte e do inversor trifásico que proporcione cinco níveis na tensão de fase é apresentado na Fig. 3.13. Verifica-se que a redução de tensão do inversor trifásico aproxima os espaços vetoriais gerados através das comutações dos inversores meia-ponte, elevando a quantidade de

vetores redundantes e possibilitando a aplicação de estratégias de modulação com comutação do inversor trifásico em baixa frequência.

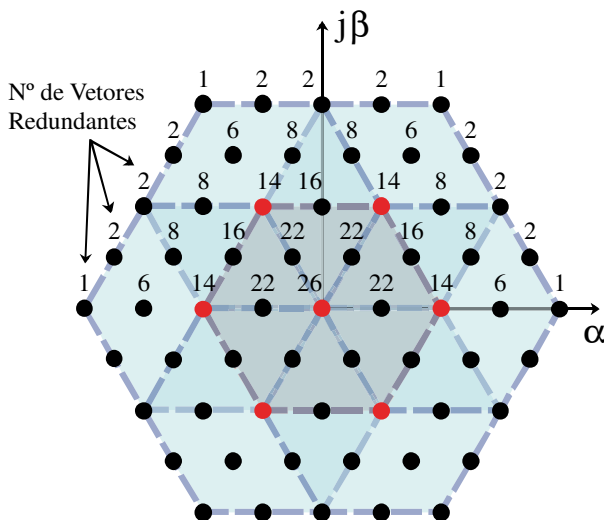


Fig. 3.13 – Mapa de vetores para o conversor para operação com cinco níveis na tensão de fase.

A tensão de linha entre as fases “A” e “B” é composta de, no máximo, nove níveis distintos, o que confere uma baixa distorção harmônica, mesmo sem o uso de filtros. A distorção harmônica total (DHT) das tensões de fase e de linha em função do índice de modulação é visualizada na Fig. 3.14, onde se verifica que a DHT da tensão de linha para índice de modulação 0,9 é em torno de 17%.

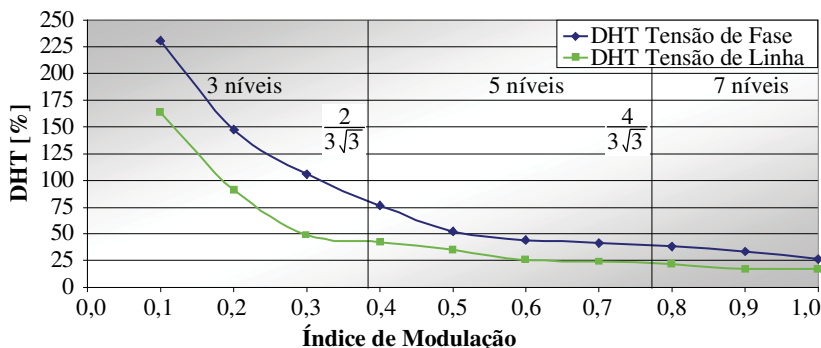


Fig. 3.14 –Distorção harmônica total em função do índice de modulação.

Esta estratégia de modulação apresenta bons resultados em termos de distorção harmônica, porém, o conversor trifásico opera com modulação constante e em baixa frequência. Portanto, a distribuição de potência entre os conversores varia com o índice de modulação. Em toda a faixa o inversor trifásico assume a maior parcela de potência e, para índices de modulação abaixo de 0,6, o inversor trifásico está fornecendo uma tensão maior que a solicitada pela carga. Esse efeito é compensado pelos inversores monofásicos meia-ponte, que invertem seu fluxo de energia e passam a devolver para as fontes de entrada, garantindo assim a componente fundamental de tensão de carga. Essa característica não é interessante para a estrutura, pois exige que os retificadores que alimentam os inversores monofásicos sejam bidirecionais. A potência fornecida pela fonte do inversor trifásico ($P_{3\phi}$) e a soma da potência

fornecida pelas fontes dos inversores monofásicos $\left(P_{1\phi} = \sum_{i=1}^6 P_{Vx,i} \right)$ em

função do índice de modulação é apresentada na Fig. 3.15. Vê-se que a potência processada pela fonte do inversor trifásico é extremamente elevada para baixos valores de “ m_a ”. Observa-se ainda que as fontes dos conversores meia-ponte processam elevados valores de potência ativa no sentido carga-fonte. Observa-se que a potência fornecida pelos conversores está parametrizada em função da potência de saída. Esta parametrização proporciona que a soma das potências apresentadas na Fig. 3.15 seja sempre igual a 100 %, isto é, igual à potência fornecida à carga independente do seu valor.

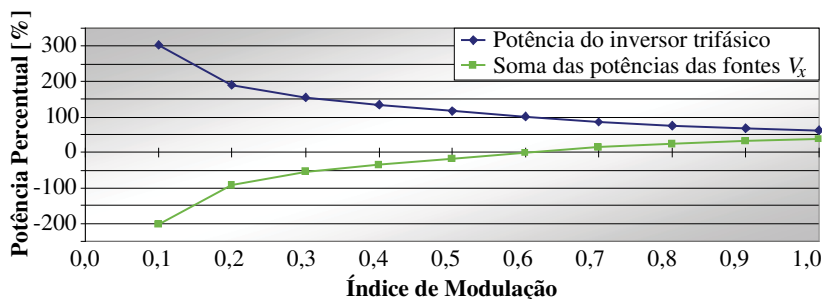


Fig. 3.15 – Potência fornecida pelas fontes de alimentação em função do índice de modulação.

Para solucionar este inconveniente será empregada neste conversor a configuração com quatro níveis de tensão na fase, que possui mais estados de operação redundantes.

3.4.2 Operação do Inversor com Quatro Níveis

Para realizar a operação com quatro níveis na tensão de fase faz-se a modificação da relação entre as tensões das fontes V_x e V_y , bem como a adequação da geração dos sinais de comando dos interruptores.

A lógica de geração dos sinais é a mesma apresentada para o conversor com cinco níveis, porém com quatro níveis são exigidas apenas três portadoras triangulares, que são combinadas conforme o esquema da Fig. 3.16.

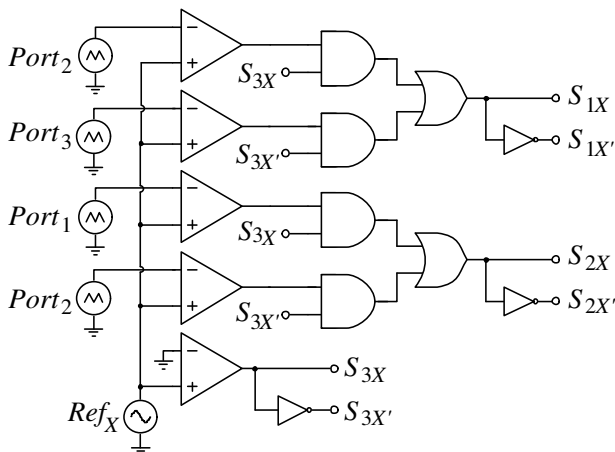


Fig. 3.16 – Circuito empregado para geração dos pulsos de comando na modulação com quatro níveis.

A portadora 2 (dois) é empregada no semiciclo positivo para gerar os pulsos de comando do interruptor S_{1X} . Neste mesmo semiciclo, a geração dos pulsos de S_{2X} é obtida com a comparação com a portadora 1 (um). No semiciclo negativo os pulsos de comando de S_{1X} se originam da comparação da portadora 3 (três) com a referência e a portadora 2 (dois) é responsável pela geração dos pulsos de S_{2X} . Os pulsos de comando de S_{3X} não são influenciados pela mudança de cinco

para quatro níveis. Os novos pulsos de comando, as portadoras e a referência da fase “A” podem ser vistos na Fig. 3.17.

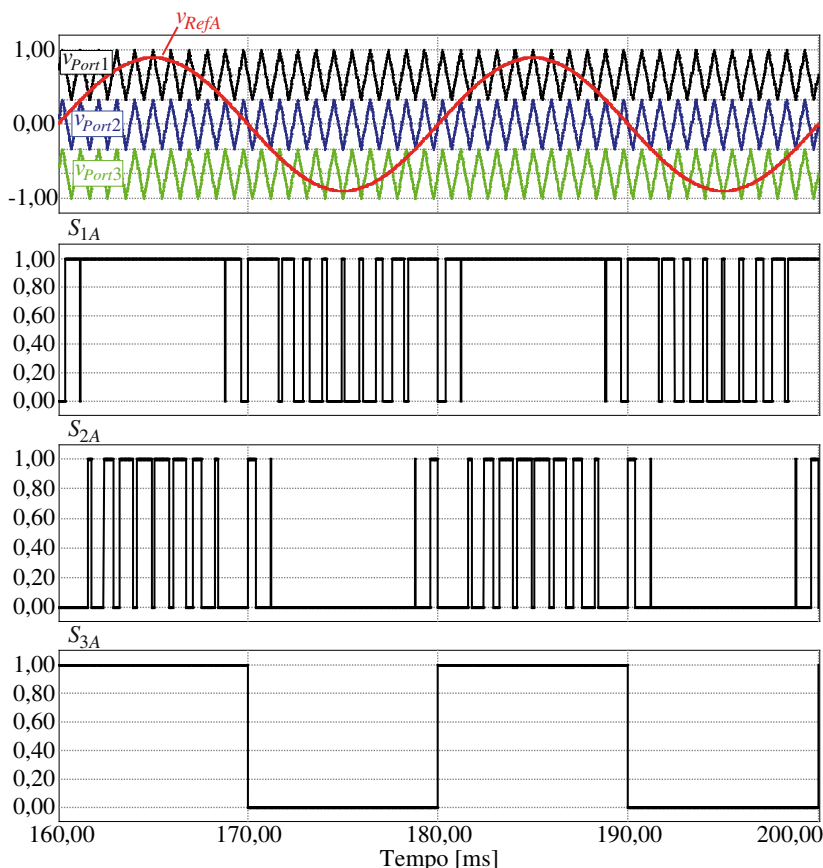


Fig. 3.17 – Sinal das portadoras, sinal de referência e os pulsos de comando dos interruptores 1, 2 e 3 (um, dois e três) da fase “A”.

Com essas modificações e as especificações da Tabela 3.4 foram realizadas algumas simulações numéricas. Como o circuito simulado é muito semelhante ao apresentado na seção 3.4.1, este não será apresentado.

Tabela 3.4 – Especificações empregadas na simulação com quatro níveis na tensão de fase.

Tensão de barramento cc do inversor trifásico	$V_y = 400 \text{ V}$
Tensão de barramento cc dos inversores monofásicos	$V_x = 400 \text{ V}$
Frequência de comutação	$f_c = 1.050 \text{ Hz}$
Frequência fundamental	$f_o = 50 \text{ Hz}$
Índice de modulação	$m_a = 0,9$

Com apenas quatro níveis distintos sendo empregados para sintetizar a tensão de cada fase, o nível “0” (zero) deixa de ser sintetizado, fato este comum a todos os inversores com número par de níveis na saída. Já a tensão aplicada à carga, a de linha, apresenta sete níveis distintos e, assim como o inversor já apresentado, reproduz uma tensão com baixo conteúdo harmônico. As formas de onda das tensões de fase e de linha podem ser observadas na Fig. 3.18.

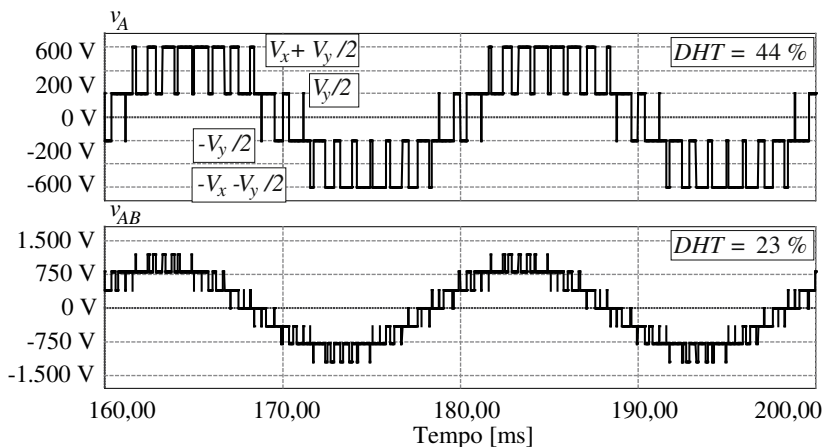


Fig. 3.18 – Tensão de fase e tensão de linha para o inversor proposto operando com quatro níveis.

Devido à redução no número de níveis que o inversor tem à disposição para conformar o sinal de saída, a quantidade de harmônicas da configuração com quatro níveis é mais elevada que a obtida anteriormente. Com índice de modulação de 0,9 foi verificada uma DHT da tensão de linha de aproximadamente 23 %, enquanto a estrutura com

cinco níveis, nas mesmas condições de operação, conseguiu sintetizar a tensão de linha com DHT de 17 %. A variação da distorção harmônica total em função do índice de modulação, para o inversor proposto operando com quatro níveis de tensão na carga, é mostrada na Fig. 3.19.

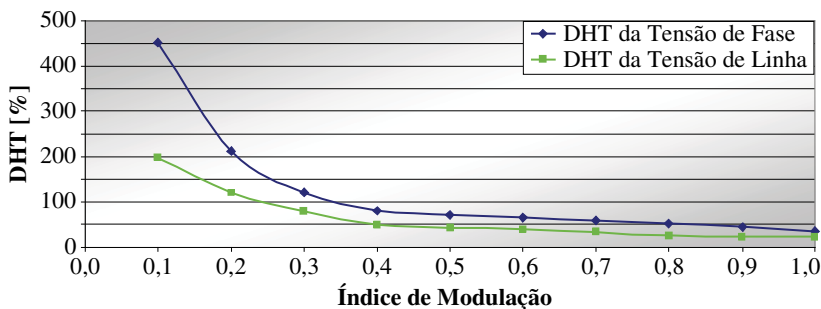


Fig. 3.19 – Variação da DHT das tensões de fase e de linha para o inversor proposto com quatro níveis em função do índice de modulação.

A distribuição de potência entre as fontes de alimentação em função do índice de modulação para o inversor proposto operando com quatro níveis na tensão de fase é visualizada na Fig. 3.20.

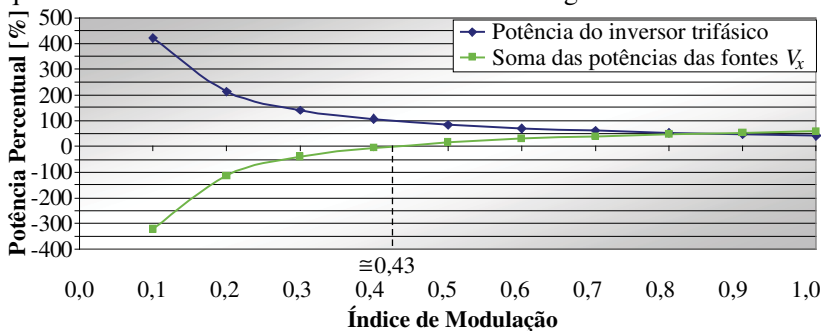


Fig. 3.20 – Potência fornecida pelas fontes V_y e V_x em função do índice de modulação.

Nesta situação se verifica que o inversor trifásico entrega um pouco menos de potência à carga que na operação com cinco níveis. Também se pode averiguar que a faixa da reversibilidade do fluxo de energia para as fontes dos inversores monofásicos só é exigida para índices de modulação inferiores a aproximadamente 0,43. A dedução deste valor será apresentada na seção 5.2.3.

3.5 Proposta de uma Modulação Híbrida

Uma forma de permitir esta ampla variação da tensão de saída evitando o emprego de retificadores bidirecionais é alterar a modulação para índices de modulação menores que $\frac{1}{2}$. Observa-se que, teoricamente, o índice de modulação mínimo com o qual a potência processada pelas fontes de alimentação dos conversores meia-ponte é positiva é de aproximadamente 0,43. Porém, ao longo deste trabalho será sugerido que a alteração da estratégia de modulação ocorra com índice de modulação igual a $\frac{1}{2}$. Este valor é empregado para garantir que a potência processada pelas fontes de alimentação dos conversores meia-ponte seja sempre positiva, mesmo que haja pequenas variações nas tensões das fontes de alimentação.

Para índices de modulação inferiores a $\frac{1}{2}$ é possível empregar apenas os inversores monofásicos para sintetizar a tensão de saída, enquanto isso o inversor trifásico é comandado a não fornecer energia através da habilitação simultânea dos interruptores superiores ou inferiores. Neste modo de operação, o comando dos interruptores é alterado, conforme lógica apresentada na Fig. 3.21. Este modo de operação será denominado de “Modo II” enquanto a operação que envolve a comutação do inversor trifásico, apresentada na seção 3.4.2, será chamada de “Modo I”.

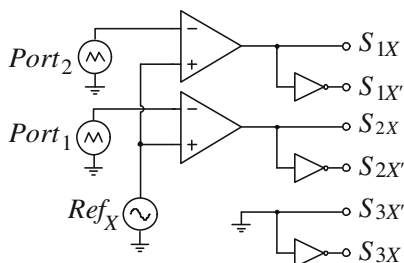


Fig. 3.21 – Esquema elétrico da geração dos pulsos de comando para índice de modulação menor que $\frac{1}{2}$.

Os pulsos de comando oriundos do esquema apresentado podem ser verificados na Fig. 3.22, onde se vê que as portadoras são dispostas em fase, porém com níveis cc diferentes. Salienta-se que a escolha da modulação com as portadoras dispostas em fase se baseia no bom compromisso entre a distorção harmônica e as perdas por comutação apresentadas por essa modulação, conforme demonstrado na seção 2.5.5.

Empregando a solução proposta, o valor máximo de tensão que pode ser obtido na saída é alterado, pois a fonte que alimenta o inversor trifásico não é utilizada para sintetizar a tensão de saída. Desta forma, a relação entre o sinal de referência e as portadoras não é mais suficiente para expressar a relação entre a tensão máxima de saída e a tensão de saída atual. Assim, para índices de modulação menores que $\frac{1}{2}$, o índice de modulação é obtido com o auxílio da equação (3.3).

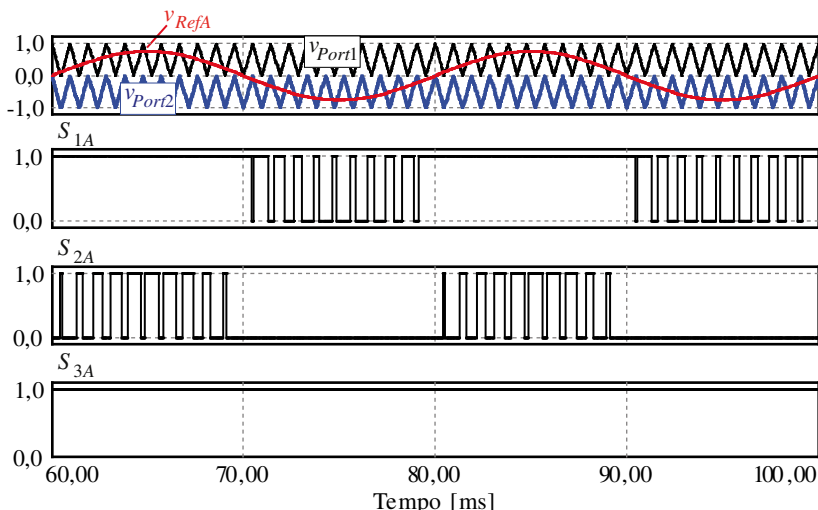


Fig. 3.22 – Pulsos de comando do inversor trifásico com índice de modulação menor que $\frac{1}{2}$. Neste caso $m_a = \frac{1}{2}$ e $m_f = 21$.

$$m_{a,II} = \frac{k_1}{k_2} \frac{V_{Ref}}{V_{Port}} \quad (3.3)$$

Onde, k_1 é a máxima tensão possível na saída do conversor apresentada na expressão (3.4).

$$k_1 = V_x + \frac{V_y}{2} \quad (3.4)$$

E k_2 é a tensão máxima produzida na saída apenas pelos inversores monofásicos mostrada em (3.5).

$$k_2 = V_x \quad (3.5)$$

Sabendo que a operação com quatro níveis na tensão de fase é obtida empregando uma relação entre a tensão das fontes que alimentam os inversores monofásicos e a tensão da fonte do inversor trifásico dada por (3.6), é possível definir o índice de modulação para a proposta onde o conversor trifásico não está comutando através da expressão (3.7).

$$V_x = V_y \quad (3.6)$$

$$m_{a,II} = \frac{k_1}{k_2} \cdot \frac{V_{Ref}}{V_{Port}} = \frac{3}{2} \cdot \frac{V_x}{V_x} \cdot \frac{V_{Ref}}{V_{Port}} = \frac{3}{2} \cdot \frac{V_{Ref}}{V_{Port}} \quad (3.7)$$

Portanto, pode-se verificar que a alteração do modo de operação resulta em uma mudança na relação entre a tensão de referência e as portadoras, de forma a manter a tensão de saída no mesmo patamar. Sendo assim, observa-se que quando o inversor está operando no “Modo I” com índice de modulação de $m_a = 1/2$ e muda para “Modo II”, um novo índice de modulação deve ser empregado de forma a manter a mesma tensão de saída, neste caso $m_{a,II} = 3/4$.

As tensões de fase e de saída do inversor trifásico, operando no “Modo II”, com índice de modulação $m_{a,II} = 3/4$ são mostradas na Fig. 3.23.

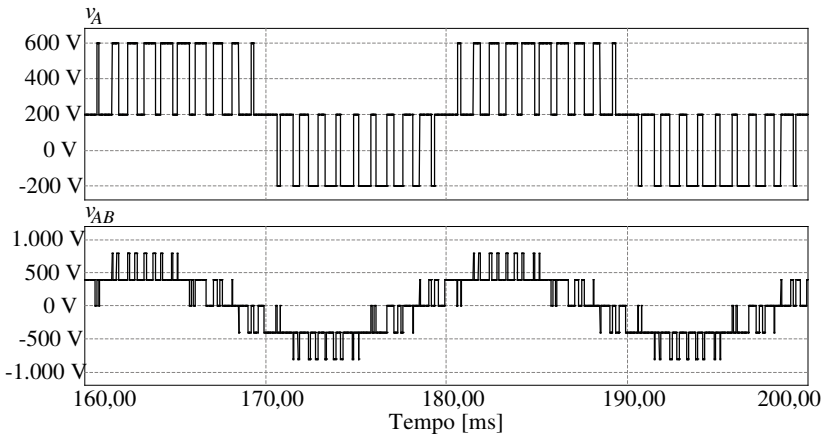


Fig. 3.23 – Tensão de fase e tensão de linha no “Modo II” de operação para $m_a = 1/2$ e $m_f = 21$.

Considerando a expressão (3.7), verifica-se que a máxima tensão que é possível de aplicar em cada fase com o conversor operando no “Modo II” é equivalente a $\frac{2}{3}$ da tensão máxima de fase para o conversor operando no “Modo I”. Portanto, teóricamente, a alteração da estratégia de modulação pode ocorrer para o intervalo de índice de modulação apresentado em (3.8).

$$0,43 \leq m_a \leq \frac{2}{3} \quad (3.8)$$

Salienta-se que, empregando técnicas como: injeção de terceira harmônica [87] ou a modulação CSV-PWM [93], apresentada no Apêndice IV, é possível elevar este valor máximo de tensão sintetizada pelo inversor operando no “Modo I”.

Pode-se observar que a tensão de fase possui um nível contínuo de valor igual à tensão $\frac{V_y}{2}$, que surge devido ao referencial adotado no início da análise. A tensão de linha, que é aplicada à carga, possui apenas as componentes alternadas. É válido observar que a tensão de carga apresenta apenas cinco níveis distintos, a mesma quantidade sintetizada pelo conversor no “Modo I” para este índice de modulação.

Na Fig. 3.24 é apresentada a distorção harmônica total da tensão de linha, para os dois modos de operação, em função do índice de modulação (m_a). Em azul está representada a DHT para o conversor operando no “Modo II”, cuja curva evolui desde $m_a = 0,1$ até $m_a = 0,6$. Na cor verde é representada a DHT do conversor no “Modo I”, para uma variação de $0,5 \leq m_a \leq 1$. Pode-se observar que a transição entre os modos de operação é realizada de forma suave e que a sobreposição existente permite a implementação de uma histerese, o que é interessante para aplicações com controle em malha fechada do inversor.

A Fig. 3.25 mostra a variação da potência processada pela fonte que alimenta o inversor trifásico ($P_{3\phi}$) e a soma das potências nas fontes

que fornecem energia para os inversores monofásicos $\left(\sum_{i=1}^6 P_{Vx,i} \right)$ em

função do índice de modulação (m_a). Observa-se que, com a mudança do modo de operação, não se produz descontinuidade na potência fornecida à carga, apenas na potência que cada inversor fornece. Também se verifica que a potência fornecida pelas fontes V_x é sempre

positiva, eliminando a necessidade de retificadores bidirecionais para os inversores monofásicos.

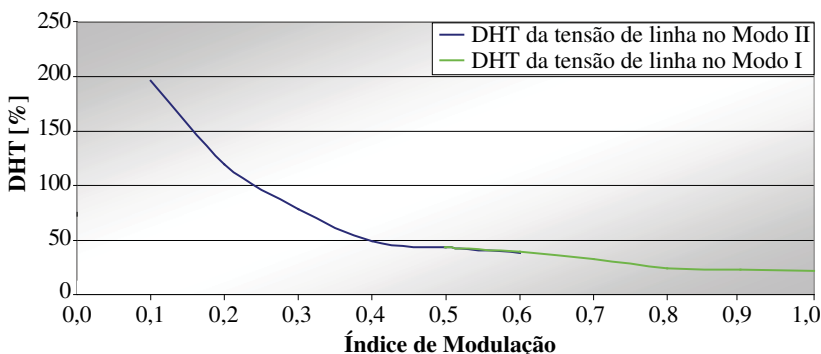


Fig. 3.24 – Variação da distorção harmônica total em função do índice de modulação (m_a) para o conversor nos dois modos de operação e

$$m_f = 21.$$

Para comprovar a possibilidade de realizar uma transição suave entre os modos de operação realizou-se uma simulação numérica do conversor e, no instante em que a tensão da variável “modo” é alterada de 1 (um) para 0 (zero) o conversor passa do “Modo I” para o “Modo II”. As formas de onda de tensão de linha, tensão de fase, do sinal de comando do modo de operação e da componente fundamental da tensão de linha são apresentados na Fig. 3.26.

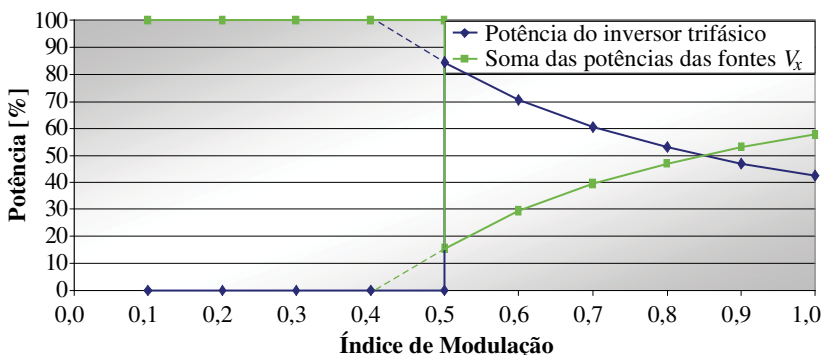


Fig. 3.25 – Distribuição de potência nas fontes V_y e a soma das potências nas fontes V_x em função do índice de modulação.

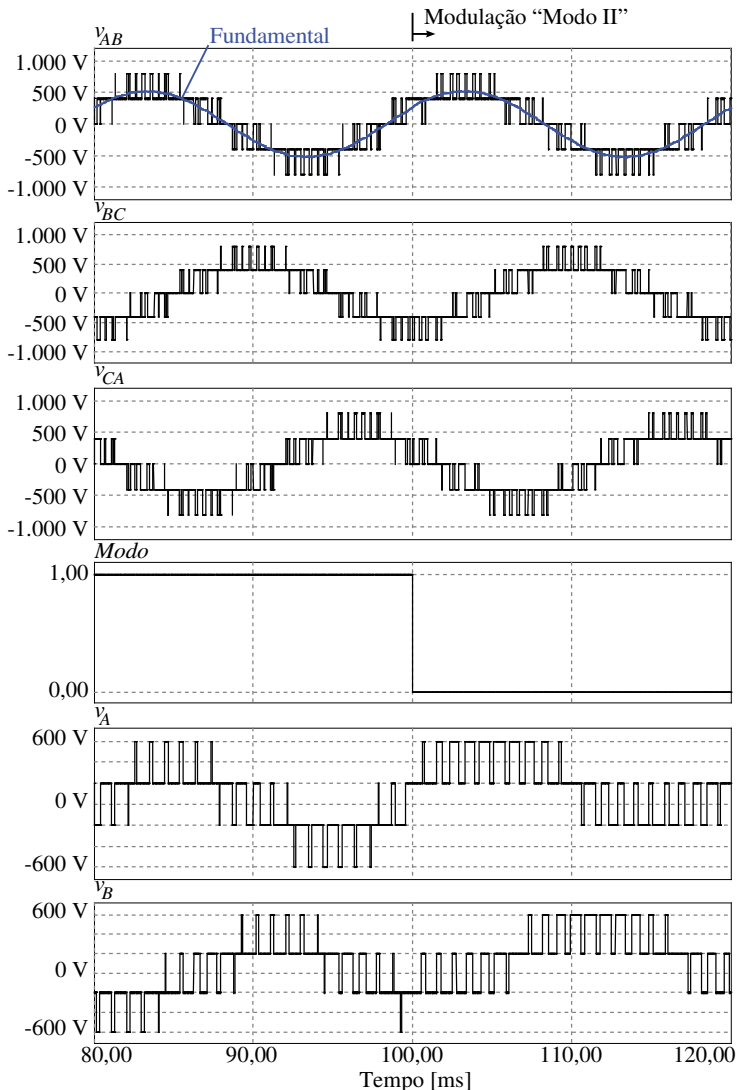


Fig. 3.26 – Formas de onda das tensões de linha na carga, da componente fundamental da tensão V_{ab} , do sinal de controle do modo de operação e das tensões de fase V_{ao} e V_{bo} durante a transição de padrões de modulação do “Modo I” para o “Modo II” com índice de modulação $m_a = 1/2$ e com índice de modulação de frequência $m_f = 21$.

É possível observar que as formas de onda das tensões de linha praticamente não se alteram com a troca do modo de operação. Já a tensão de fase tem uma redução no número de níveis e um nível contínuo adicionado a mesma, o que não é um problema, pois a tensão de fase é necessária apenas para a análise teórica, não sendo aplicada na carga.

No intuito de verificar a influência da transição entre as estratégias de modulação na corrente fornecida à carga, conectou-se às fases do inversor proposto uma carga RL conectada em estrela. Adotou-se uma carga de modo que as componentes de alta frequência na corrente sejam filtradas. Esta consideração foi adotada para melhorar a visualização da componente fundamental da corrente. As correntes na carga, mostradas na Fig. 3.27, reforçam a afirmação de que o modo de operação pode ser alterado sem que a carga seja submetida a qualquer tipo de descontinuidade.

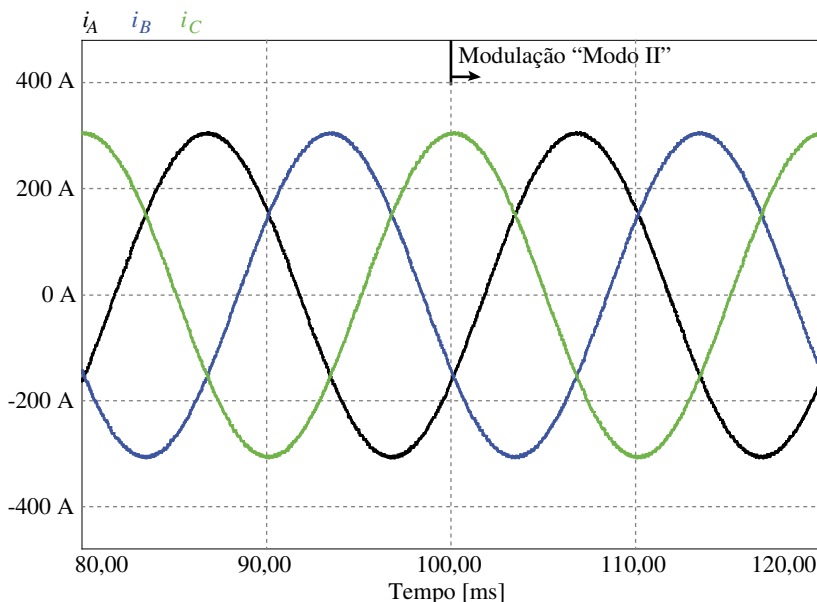


Fig. 3.27 – Correntes de carga durante a transição do modo de operação para $m_a = \frac{1}{2}$, $m_f = 100$ e $\frac{2\pi f_o L}{R} = 0,628$.

Em face do exposto optou-se pelo inversor trifásico em cascata com módulos meia-ponte e operação com quatro níveis na tensão de fase para uma análise mais detalhada dos estados de operação e

dimensionamento dos componentes. Também será considerada a modulação com dois modos de operação para um desenvolvimento detalhado. Salienta-se que a aplicação da modulação híbrida proposta não é possível com o conversor com cinco níveis, pois, devido à tensão mais elevada do inversor trifásico de dois níveis, não há mais a região onde os dois modos de operação resultam na mesma tensão de saída, impossibilitando a operação com retificadores unidirecionais para toda a faixa de índice de modulação.

3.6 Proposta de Retificador de Entrada

O inversor proposto necessita de duas fontes de tensão contínuas e isoladas por fase. Além disso, o inversor de tensão trifásico de dois níveis também exige a presença de um retificador de tensão para converter a tensão alternada da rede de alimentação em uma tensão contínua. Tipicamente também se utiliza um retificador isolado para gerar a fonte de corrente contínua do inversor trifásico.

Conforme apresentado na Seção 3.5, a configuração com alimentação simétrica para o inversor trifásico proposta aliada à modulação híbrida proposta, permite o fluxo unidirecional de energia para o inversor. Esta característica é imprescindível para o emprego de retificadores a diodo e a consequente redução de custo do sistema completo. A escolha por retificadores unidirecionais e baseados em estruturas a diodos se deve também a características como: grande robustez e simplicidade. Em contrapartida, os retificadores passivos não possuem controle da tensão de saída frente a variações de carga e/ou da rede de alimentação. Além disso, algumas configurações de retificadores passivos a diodos com filtro capacitivo apresentam elevado conteúdo harmônico nas correntes de entrada [94].

Visando atender as normas internacionais que impõem limites rígidos quanto à circulação de componentes harmônicas de corrente na rede de alimentação, propõe-se o emprego de retificadores passivos e unidirecionais de 12 pulsos para realizar a conversão de corrente alternada para corrente contínua. O esquemático completo do inversor trifásico alimentado pelos retificadores de 12 pulsos a diodos é mostrado na Fig. 3.28.

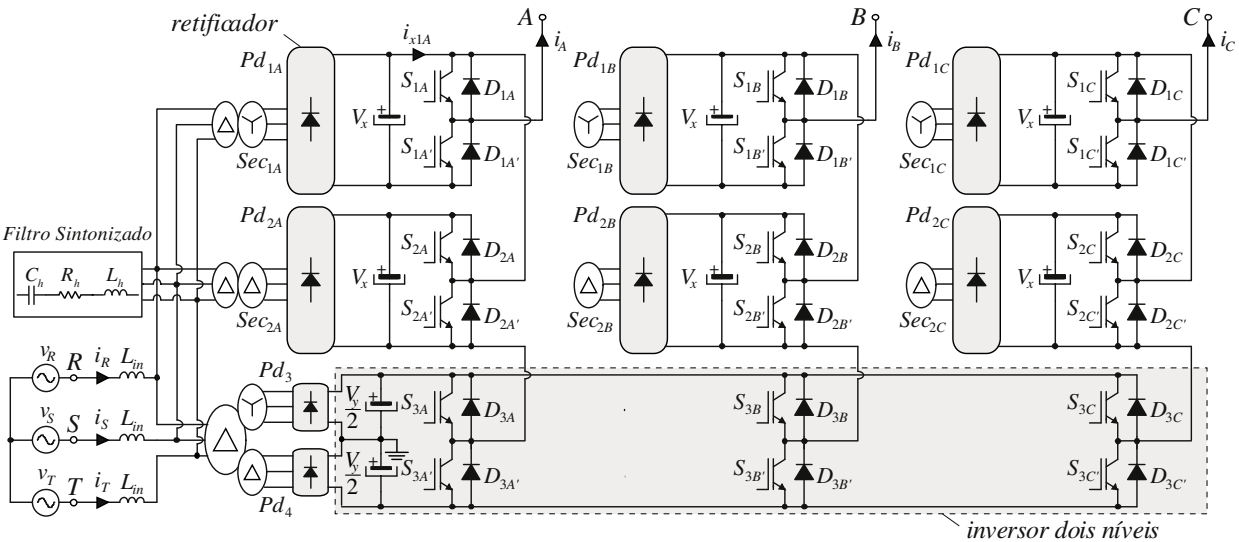


Fig. 3.28 – Esquema completo do retificador associado ao inversor proposto.

O retificador proposto tem as seguintes características:

- Estrutura passiva, robusta e amplamente conhecida;
- Baseada em transformadores Delta-Delta-Estrela, cujo projeto é simplificado em relação aos transformadores com conexões em zigue-zague ou polígono;
- É possível construir o retificador com diversas opções de transformadores, por exemplo: um transformador com um primário e oito secundários, ou oito transformadores, ou um transformador com dois secundários (delta e estrela) para o inversor trifásico e um transformador com dois secundários (delta e estrela) para cada uma das fases (alimentando um par de células em meia-ponte);
- O retificador que alimenta o inversor trifásico pode empregar a configuração série dos secundários (conforme apresentado na Fig. 3.28) ou a conexão em paralelo dos secundários. Lembrando que, no caso da conexão em paralelo dos secundários, é necessário o emprego de um indutor de interfase para limitar a corrente de circulação entre os secundários;
- Opcionalmente, filtros sintonizados podem ser incorporados à estrutura para reduzir determinadas componentes harmônicas e enquadrar à corrente de entrada às normas vigentes.

Observa-se que o retificador que alimenta o inversor trifásico é um retificador de 12 pulsos e os retificadores que alimentam os conversores meia-ponte também são de 12 pulsos. Na entrada a corrente tem característica de 12 pulsos. Não é vantajoso, tanto do ponto de vista econômico quanto de desempenho na redução da distorção harmônica na corrente de entrada, realizar a defasagem destes retificadores para que a entrada tenha uma característica de retificador de 24 pulsos. O retificador de 24 pulsos seria formado por dois retificadores de 12 pulsos que processam potências diferentes, conforme apresentado na Fig. 3.20. Em [31] é apresentado um retificador que permite emprego de potências distintas para as células que compõem o inversor em cascata sem a degradação da corrente que circula no retificador de entrada. Esta técnica é efetiva quando a distribuição de potência ativa processada pelos retificadores de entrada não varia durante a operação do inversor. Para o inversor proposto, esta distribuição de potência varia conforme o índice de modulação, o que inviabiliza o emprego de um retificador de 24 pulsos a partir de um retificador de 12 pulsos para alimentar o

inversor trifásico e um retificador de 12 pulsos para os inversores meia-ponte. Salienta-se que o emprego de retificadores de 24 pulsos, tanto para o inversor trifásico quanto para os inversores meia-ponte, não compartilha do problema da divisão de potência.

3.6.1 Simulação do Retificador de Entrada

Para verificar o desempenho do retificador proposto e a exatidão dos valores deduzidos no Anexo II, para a alimentação do inversor de tensão multiníveis híbrido foram realizadas algumas simulações numéricas. Os parâmetros de entrada necessários para o cálculo dos elementos do retificador proposto são apresentados na Tabela 3.5.

Tabela 3.5 – Parâmetros de projeto.

Parâmetro	Valor	Descrição
P_{out}	57,3 kW	Potência total de saída
L_{in}	5 %	Indutância de entrada $L_{in_mp} = 2,796 \text{ mH}$; $L_{in_trif} = 1,051 \text{ mH}$
f_r	50 Hz	Frequência da rede de alimentação
$V_{in,rms}$	220 V	Tensão eficaz de fase na entrada
$C_{1o,2o}$	10.820 μF	Capacitores de barramento dos retificadores dos conversores meia-ponte. (onde “o = A, B ou C” são as fases de saída)
C_3	3.300 μF	Capacitor de barramento do retificador do conversor trifásico
m_a	0,9	Índice de modulação de amplitude
V_x	400 V	Tensão de barramento dos conversores meia-ponte
V_y	400 V	Tensão de barramento do inversor trifásico
$\Delta V_{x,y}$	2%	Ondulação de tensão nos barramentos (aproximadamente 8 V)
I_p	70,711 A	Corrente de pico na carga
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência

O cálculo dos capacitores “ $C_{1o,2o}$ ” que fazem parte dos retificadores que fornecem energia aos conversores meia-ponte será apresentado na secção 5.3. O cálculo do capacitor “ C_3 ” foi baseado no procedimento de projeto apresentado em [94].

As formas de onda de tensão de alimentação e correntes drenadas da rede elétrica pelo retificador operando com as especificações da Tabela 3.5 são apresentadas na Fig. 3.29.

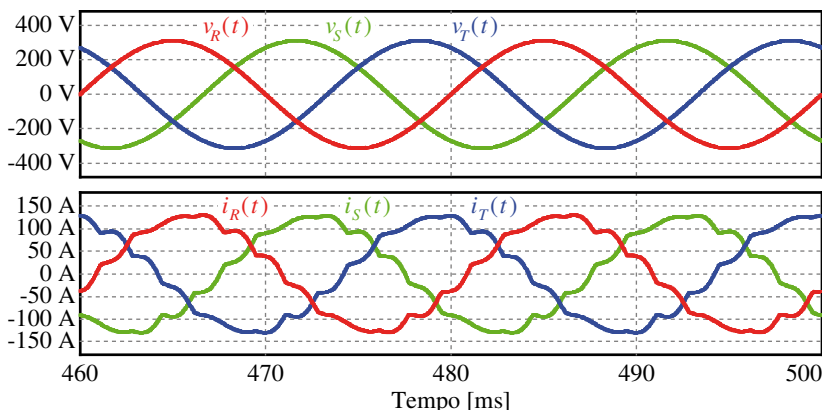


Fig. 3.29 – Tensões de fase e corrente de fase na entrada do retificador proposto com o inversor multiníveis operando no modo I.

Observa-se que a corrente apresenta um formato quase senoidal com pouca distorção harmônica. Também é visível uma pequena defasagem (aproximadamente 15°) entre a tensão e a corrente de entrada. Esta defasagem é proveniente da impedância de entrada do circuito, a qual foi adotada como 5%.

A Fig. 3.30 apresenta a decomposição em série de Fourier da corrente de entrada parametrizada em função da componente fundamental de corrente. Pode-se verificar que as maiores amplitudes das componentes harmônicas estão situadas nas ordens “11” e “13”, respectivamente. Esta característica já era esperada em função da aplicação do retificador de 12 pulsos. Observa-se que a distorção harmônica total da corrente de entrada encontra-se na ordem de 7 %.

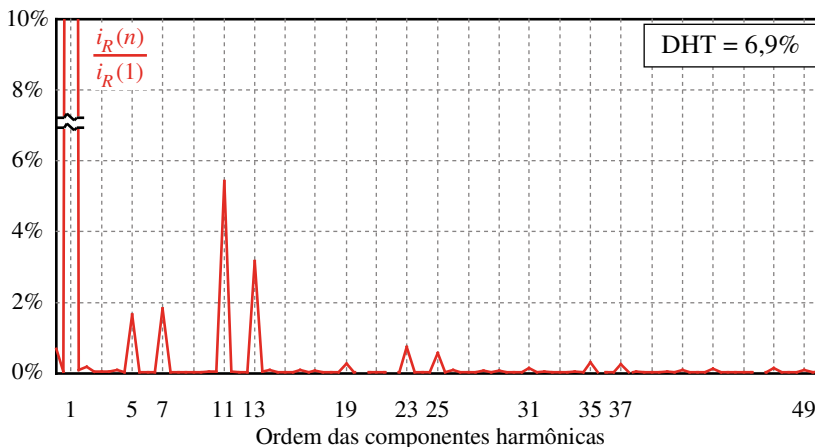


Fig. 3.30 – Transformada rápida de Fourier da corrente na entrada do retificador.

A IEC 61000-3-4 estabelece os limites de amplitude das componentes harmônicas para equipamentos trifásicos com correntes de fase superiores a 16 A e correntes de curto circuito na entrada da instalação entre 33 e 120 vezes a corrente de entrada. A comparação entre as principais componentes harmônicas do retificador proposto e a norma IEC 61000-3-4 é apresentada na Tabela 3.6.

Tabela 3.6 – Comparação entre as componentes harmônicas de corrente do retificador proposto e a norma IEC 61000-3-4.

Corrente	Valor teórico	Valor obtido na simulação
3	21,6 A	0,06 A
5	10,7 A	2,07 A
7	7,2 A	2,28 A
9	3,8 A	0,04 A
11	3,1 A	6,80 A
13	2,0	3,89 A
15	0,7	0,04 A
17	1,2	0,08 A
19	1,1	0,33 A
21	0,3	0,03 A
23	0,9	0,89 A

Analisando a comparação demonstrada na Tabela 3.6 verifica-se que apenas duas componentes harmônicas não estão abaixo dos valores recomendados pela norma. Estas componentes, de 11º e 13º ordens, podem ser reduzidas com o auxílio de filtros de harmônicas sintonizados nestas frequências. Observa-se ainda que a componente harmônica de ordem 23 atingiu um valor muito próximo ao limiar estabelecido pela norma, sendo aconselhável uma análise mais criteriosa sobre a necessidade de filtragem desta componente harmônica na aplicação prática deste conjunto retificador de 12 pulsos / inversor multinível híbrido proposto.

A tensão sobre os capacitores de cada uma das fontes de alimentação dos conversores meia-ponte é apresentada nas Fig. 3.31 (a), Fig. 3.31 (b) e Fig. 3.31 (c). As tensões estão agrupadas por fase, na figura (a) as tensões dos retificadores da fase “A”, na figura (b) as tensões dos retificadores da fase “B” e na figura (c) as tensões dos retificadores da fase “C”. A tensão sobre o capacitor da fonte de alimentação que fornece energia ao retificador trifásico é apresentada na Fig. 3.31 (d).

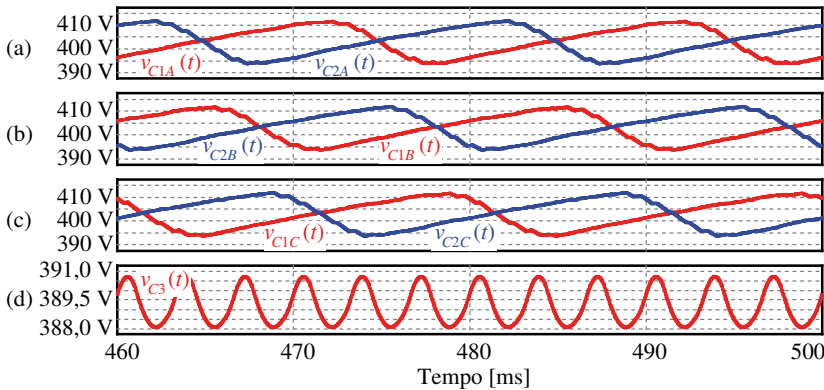


Fig. 3.31 – (a) Tensão sobre os capacitores C_{1A}, C_{2A} , (b) tensão sobre os capacitores C_{1B}, C_{2B} , (c) tensão sobre os capacitores C_{1C}, C_{2C} , tensão sobre o capacitor C_3 .

A ondulação de tensão dos retificadores que fornecem energia para os conversores meia-ponte ficou em torno de “14,6 V”, um pouco abaixo do valor de projeto (16 V). A ondulação de tensão do capacitor que pertence ao retificador que fornece energia para o inversor trifásico ficou bem abaixo do valor projetado, em torno de “3 V”. Porém, na

prática, a especificação deste capacitor deve ocorrer em função da sua corrente eficaz e não da capacitância. Isto ocorre, em aplicações de média tensão, em função da tecnologia atual de fabricação de capacitores eletrolíticos [95].

O retificador de 12 pulsos que fornece energia ao inversor trifásico é composto de dois retificadores de 6 pulsos conectados em paralelo através de uma indutância de interfase. A corrente que circula na indutância de interfase e a corrente de saída de cada retificador de 6 pulsos são mostradas na Fig. 3.32. Observa-se que a corrente do retificador “4” é idêntica à corrente que circula na indutância de interfase. Já a corrente do retificador “3” possui uma ondulação maior, pois além da corrente da indutância de interfase circula por este enrolamento a componente alternada da corrente de carga. Salienta-se ainda a boa divisão de corrente entre os retificadores, cada um circulando aproximadamente 50 % da corrente de carga.

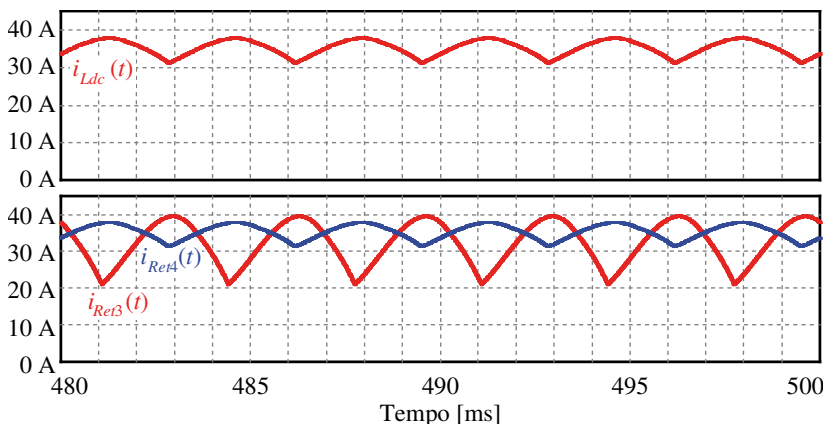


Fig. 3.32 – Corrente na indutância de interfase e na saída de cada retificador de 6 pulsos que compõem o retificador de 12 pulsos que fornece energia para o inversor trifásico.

A Tabela 3.7 apresenta os valores calculados analiticamente de corrente média e eficaz nos diodos dos retificadores que alimentam os conversores meia-ponte e o conversor trifásico. Na coluna a direita são mostrados os valores obtidos através de simulação numérica. Estes resultados confirmam a adequação da metodologia utilizada, permitindo sua aplicação na especificação destes semicondutores.

Tabela 3.7 – Comparação entre os valores calculados e os valores simulados de correntes nos diodos retificadores.

Correntes nos diodos dos retificadores	Valores calculados	Valores obtidos na simulação
$I_{D_trif,avg}$	11,22 A	11,26 A
$I_{D_trif,rms}$	19,22 A	19,33 A
$I_{D_mp,avg}$	4,22 A	4,20 A
$I_{D_mp,rms}$	7,22 A	7,25 A

Simulações com o inversor proposto operando no “Modo II”.

Foram realizadas algumas simulações para análise do comportamento do retificador proposto na situação onde o conversor opera no “Modo II”, ou seja, quando o inversor trifásico não está processando energia. Para estas simulações foram empregados os mesmo parâmetros de projeto apresentados, alterando-se somente a estratégia de modulação e o índice de modulação ($m_a = 0,5$).

A Fig. 3.33 apresenta as formas de onda de tensão de fase na entrada do retificador e as correntes drenadas da rede de alimentação. Verifica-se que o comportamento do retificador de 12 pulsos não foi alterado significativamente devido à mudança da estratégia de modulação. Esta característica valida o retificador proposto para a aplicação com o inversor multiníveis híbrido com a estratégia de modulação proposta na seção 3.5.

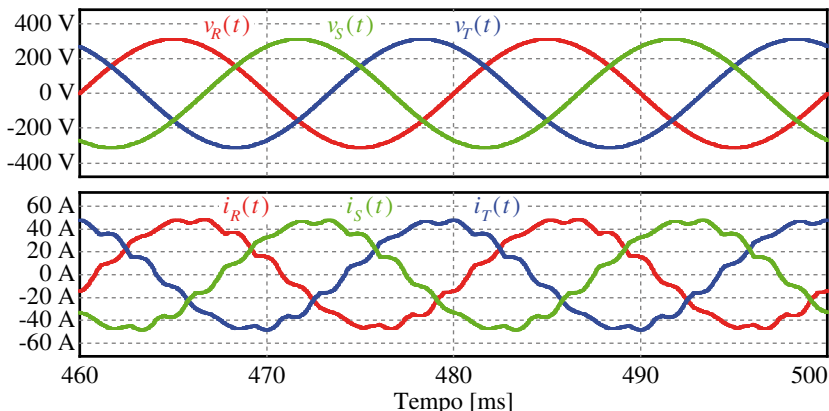


Fig. 3.33 – Tensões de fase e corrente de fase na entrada do retificador proposto com o inversor multiníveis operando no “Modo II”.

3.7 Conclusão

Este capítulo apresentou a topologia proposta para esta tese de doutorado, o inversor multiníveis híbrido baseado na associação em cascata de um inversor trifásico de dois níveis com pares de células de conversores meia-ponte em cada uma das fases. Para este inversor multiníveis proposto foram apresentadas os estados de comutação de uma das fases e, através destas etapas, pode-se verificar a presença de estados de operação redundantes. Os estados de comutação redundantes, caracterizados nas etapas três e sete, colocam em série duas fontes de tensão de mesma tensão com a polaridade inversa. Este processo gera um esforço desnecessário nestas fontes e, embora permita o controle do fluxo de energia nestas fontes, não foi/será aplicado neste trabalho.

Após a apresentação dos estados de comutação foi realizada uma análise das possibilidades de operação do inversor proposto. Verificou-se que o inversor proposto em sua versão simétrica (empregando todas as fontes de alimentação com tensão idêntica) propicia 4 (quatro) níveis de tensão na tensão de fase. Também avaliou-se a operação com a assimetria das fontes de tensão, onde foi possível sintetizar até 6 (seis) níveis na tensão de fase. Estas opções de operação foram apresentadas e, através das análises teóricas e das simulações numéricas pôde-se concluir:

- A operação com 6 (seis) níveis na tensão de fase permite sintetizar uma forma de onda com a menor distorção harmônica dentre as possibilidades de operação do inversor

proposto. Porém, esta configuração exige que os semicondutores do inversor trifásico suportem uma tensão três vezes superior à tensão que devem suportar os interruptores dos conversores meia-ponte. Além disso, operações com comando do inversor trifásico em baixa frequência não podem ser realizadas;

- A operação com 5 (cinco) níveis na tensão de fase sintetiza formas de onda com a segunda menor distorção harmônica e esta operação pode ser realizada com a comutação em baixa frequência do inversor trifásico (modulação híbrida). Os pontos negativos deste modo de operação estão associados à tensão suportada pelos semicondutores do inversor trifásico, que é o dobro da tensão de bloqueio dos interruptores dos conversores meia-ponte e pela necessidade de retificadores com fluxo bidirecional de energia para a alimentação dos conversores meia-ponte quando empregada a modulação híbrida;
- O inversor híbrido proposto operando com alimentação simétrica se mostrou bastante interessante devido às seguintes características: baixa distorção harmônica nas tensões de fase e de linha, todos os interruptores são submetidos ao mesmo nível de tensão e permite a operação com modulação híbrida empregando retificadores com fluxo unidirecional de energia. Estas virtudes resultaram na escolha desta configuração (inversor proposto com alimentação simétrica, modulação híbrida e retificadores unidirecionais) para uma análise mais detalhada.

Após a definição da estrutura que será explorada com maiores detalhes, o passo seguinte foi a proposição de um retificador passivo unidirecional para a alimentação do inversor proposto. O retificador sugerido foi do tipo passivo de 12 pulsos, baseado em transformadores de três enrolamentos, na configuração delta-delta-estrela. Este retificador é muito empregado pela indústria no acionamento de motores de média tensão e se mostrou adequado na conversão ca-cc. A corrente drenada por este retificador da rede de alimentação é quase senoidal, sendo necessários apenas alguns filtros sintonizados para o cumprimento da norma IEEE 519.

Capítulo 4 Análise das Tensões de Saída do Inversor Trifásico Híbrido de Quatro Níveis

Na maioria dos casos os inversores operam com índice de modulação próximo ao valor nominal de projeto, geralmente maior que 0,7. Em aplicações com cargas motrizes, por exemplo, a excursão do índice de modulação se faz necessária, tanto na aceleração do motor quanto na sua frenagem. Portanto, de forma a não limitar as aplicações do inversor proposto, é necessário prover uma modulação que permita uma ampla excursão da tensão de saída.

Neste capítulo apresenta-se a análise no espaço vetorial das tensões de fase e de linha. Para isto, foi utilizada a transformada de Clarke e a série de Fourier para formas de onda dependentes de duas variáveis.

4.1 Análise Vetorial dos Estados de Operação para o Inversor Proposto

Empregando os estados de operação possíveis para uma fase apresentados na seção 3.1 e a transformação linear, conhecida como transformação de Clarke, apresentada na equação (4.1), pode-se obter os vetores no novo sistema de coordenadas.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (4.1)$$

Para a aplicação da transformação empregou-se os valores normalizados de tensão de saída nas fases, conforme apresentado na Tabela 4.1. Observa-se que as tensões máximas, tanto a positiva (+P) quanto a negativa (+N), só podem ser obtidas com uma única combinação de semicondutores conduzindo. Enquanto as tensões intermediárias, denominadas (P,N) podem ser aplicadas na carga com três combinações de comutação.

Verifica-se ainda na Tabela 4.1 dois estados de comutação em destaque. Estes estados não serão utilizados pela modulação proposta. Estas duas combinações associam as fontes de alimentação dos conversores meia-ponte em anti-série, elevando a corrente eficaz nestas fontes isoladas.

Tabela 4.1 – Combinações possíveis de estados de comutação em cada fase do inversor.

S_1	S_2	S_3	v_a, v_b, v_c Reais	Estado	v_a, v_b, v_c Normalizados
0	0	0	$-\frac{3}{2} \cdot V_{cc}$	$-N$	-3
1	0	0	$-\frac{1}{2} \cdot V_{cc}$	N	-1
0	1	0	$-\frac{1}{2} \cdot V_{cc}$	N	-1
1	1	0	$+\frac{1}{2} \cdot V_{cc}$	P	+1
0	0	1	$-\frac{1}{2} \cdot V_{cc}$	N	-1
1	0	1	$+\frac{1}{2} \cdot V_{cc}$	P	+1
0	1	1	$+\frac{1}{2} \cdot V_{cc}$	P	+1
1	1	1	$+\frac{3}{2} \cdot V_{cc}$	$+P$	+3

Aplicando a transformação de Clarke às tensões de fase normalizadas apresentadas na Tabela 4.1, são obtidos os vetores $\begin{bmatrix} v_\alpha & v_\beta \end{bmatrix}^T$. Estes vetores, seus respectivos valores de módulo e fase e as combinações de estados de comutação que os geraram podem ser conferidos na Tabela 4.2 e na Tabela 4.3.

Tabela 4.2 – Vetores calculados através da transformação de Clarke (“vetores curtos”).

Vetor	Estados de Comutação	$\begin{bmatrix} v_\alpha & v_\beta \end{bmatrix}^T$	Módulo e Fase dos Vetores
0	$\begin{bmatrix} (-N & -N & -N); \\ (N & N & N); \\ (P & P & P); \\ (+P & +P & +P) \end{bmatrix}$	$\begin{bmatrix} 0 & 0 \end{bmatrix}$	$0 0^\circ$
1	$\begin{bmatrix} (N & -N & -N); \\ (P & N & N); \\ (+P & P & P) \end{bmatrix}$	$\begin{bmatrix} 2 \cdot \sqrt{\frac{2}{3}} & 0 \end{bmatrix}$	$2 \cdot \sqrt{\frac{2}{3}} 0^\circ$

2	$\begin{bmatrix} (N & N & -N); \\ (P & P & N); \\ (+P & +P & P) \end{bmatrix}$	$\begin{bmatrix} \sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2/3} \underline{60^\circ}$
3	$\begin{bmatrix} (-N & N & -N); \\ (N & P & N); \\ (P & +P & P) \end{bmatrix}$	$\begin{bmatrix} -\sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2/3} \underline{120^\circ}$
4	$\begin{bmatrix} (-N & N & N); \\ (N & P & P); \\ (P & +P & +P) \end{bmatrix}$	$\begin{bmatrix} -2 \cdot \sqrt{2/3} & 0 \end{bmatrix}$	$2 \cdot \sqrt{2/3} \underline{180^\circ}$
5	$\begin{bmatrix} (-N & -N & N); \\ (N & N & P); \\ (P & P & +P) \end{bmatrix}$	$\begin{bmatrix} -\sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2/3} \underline{-120^\circ}$
6	$\begin{bmatrix} (N & -N & N); \\ (P & N & P); \\ (+P & P & +P) \end{bmatrix}$	$\begin{bmatrix} \sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2/3} \underline{-60^\circ}$
7	$\begin{bmatrix} (P & -N & -N); \\ (+P & N & N) \end{bmatrix}$	$\begin{bmatrix} 4 \cdot \sqrt{2/3} & 0 \end{bmatrix}$	$4 \cdot \sqrt{2/3} \underline{0^\circ}$
8	$\begin{bmatrix} (P & N & -N); \\ (+P & P & N) \end{bmatrix}$	$\begin{bmatrix} 3 \cdot \sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} \underline{30^\circ}$
9	$\begin{bmatrix} (P & P & -N); \\ (+P & +P & N) \end{bmatrix}$	$\begin{bmatrix} 2 \cdot \sqrt{2/3} & 2 \cdot \sqrt{2} \end{bmatrix}$	$4 \cdot \sqrt{2/3} \underline{60^\circ}$
10	$\begin{bmatrix} (N & P & -N); \\ (P & +P & N) \end{bmatrix}$	$\begin{bmatrix} 0 & 2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} \underline{90^\circ}$
11	$\begin{bmatrix} (-N & P & -N); \\ (N & +P & N) \end{bmatrix}$	$\begin{bmatrix} -2 \cdot \sqrt{2/3} & 2 \cdot \sqrt{2} \end{bmatrix}$	$4 \cdot \sqrt{2/3} \underline{120^\circ}$
12	$\begin{bmatrix} (-N & P & N); \\ (N & +P & P) \end{bmatrix}$	$\begin{bmatrix} -3 \cdot \sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} \underline{150^\circ}$

13	$\begin{bmatrix} (-N & P & P); \\ (N & +P & +P) \end{bmatrix}$	$\begin{bmatrix} -4 \cdot \sqrt{2/3} & 0 \end{bmatrix}$	$4 \cdot \sqrt{2/3} 180^\circ$
14	$\begin{bmatrix} (-N & N & P); \\ (N & P & +P) \end{bmatrix}$	$\begin{bmatrix} -3 \cdot \sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} -150^\circ$
15	$\begin{bmatrix} (-N & -N & P); \\ (N & N & +P) \end{bmatrix}$	$\begin{bmatrix} -2 \cdot \sqrt{2/3} & -2 \cdot \sqrt{2} \end{bmatrix}$	$4 \cdot \sqrt{2/3} -120^\circ$
16	$\begin{bmatrix} (N & -N & P); \\ (P & N & +P) \end{bmatrix}$	$\begin{bmatrix} 0 & -2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} -90^\circ$
17	$\begin{bmatrix} (P & -N & P); \\ (+P & N & +P) \end{bmatrix}$	$\begin{bmatrix} 2 \cdot \sqrt{2/3} & -2 \cdot \sqrt{2} \end{bmatrix}$	$4 \cdot \sqrt{2/3} -60^\circ$
18	$\begin{bmatrix} (P & -N & N); \\ (+P & N & P) \end{bmatrix}$	$\begin{bmatrix} 3 \cdot \sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{2} -30^\circ$

Na Tabela 4.2 podem ser observados os vetores de menor módulo e maior redundância, enquanto na Tabela 4.3 são apresentados os vetores de maior módulo.

Tabela 4.3 – Vetores calculados através da transformação de Clarke (“vetores longos”).

Vetor	Estados de Comutação	$\begin{bmatrix} v_\alpha & v_\beta \end{bmatrix}^T$	Módulo e Fase dos Vetores
19	$\begin{bmatrix} (+P & -N & -N) \end{bmatrix}$	$\begin{bmatrix} 6 \cdot \sqrt{2/3} & 0 \end{bmatrix}$	$6 \cdot \sqrt{2/3} 0^\circ$
20	$\begin{bmatrix} (+P & N & -N) \end{bmatrix}$	$\begin{bmatrix} 5 \cdot \sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 19,107^\circ$
21	$\begin{bmatrix} (+P & P & -N) \end{bmatrix}$	$\begin{bmatrix} 4 \cdot \sqrt{2/3} & 2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 40,893^\circ$
22	$\begin{bmatrix} (+P & +P & -N) \end{bmatrix}$	$\begin{bmatrix} 3 \cdot \sqrt{2/3} & 3 \cdot \sqrt{2} \end{bmatrix}$	$6 \cdot \sqrt{2/3} 60^\circ$
23	$\begin{bmatrix} (P & +P & -N) \end{bmatrix}$	$\begin{bmatrix} \sqrt{2/3} & 3 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 79,107^\circ$

24	$[(N \ +P \ -N)]$	$\begin{bmatrix} -\sqrt{2/3} & 3 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 100,893^\circ$
25	$[(-N \ +P \ -N)]$	$\begin{bmatrix} -3 \cdot \sqrt{2/3} & 3 \cdot \sqrt{2} \end{bmatrix}$	$6 \cdot \sqrt{2/3} 120^\circ$
26	$[(-N \ +P \ N)]$	$\begin{bmatrix} -4 \cdot \sqrt{2/3} & 2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 139,107^\circ$
27	$[(-N \ +P \ P)]$	$\begin{bmatrix} -5 \cdot \sqrt{2/3} & \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} 160,893^\circ$
28	$[(-N \ +P \ +P)]$	$\begin{bmatrix} -6 \cdot \sqrt{2/3} & 0 \end{bmatrix}$	$6 \cdot \sqrt{2/3} 180^\circ$
29	$[(-N \ P \ +P)]$	$\begin{bmatrix} -5 \cdot \sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -160,893^\circ$
30	$[(-N \ N \ +P)]$	$\begin{bmatrix} -4 \cdot \sqrt{2/3} & -2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -139,107^\circ$
31	$[(-N \ -N \ +P)]$	$\begin{bmatrix} -3 \cdot \sqrt{2/3} & -3 \cdot \sqrt{2} \end{bmatrix}$	$6 \cdot \sqrt{2/3} -120^\circ$
32	$[(N \ -N \ +P)]$	$\begin{bmatrix} -\sqrt{2/3} & -3 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -100,893^\circ$
33	$[(P \ -N \ +P)]$	$\begin{bmatrix} \sqrt{2/3} & -3 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -79,107^\circ$
34	$[(+P \ -N \ +P)]$	$\begin{bmatrix} 3 \cdot \sqrt{2/3} & -3 \cdot \sqrt{2} \end{bmatrix}$	$6 \cdot \sqrt{2/3} -60^\circ$
35	$[(+P \ -N \ P)]$	$\begin{bmatrix} 4 \cdot \sqrt{2/3} & -2 \cdot \sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -40,893^\circ$
36	$[(+P \ -N \ N)]$	$\begin{bmatrix} 5 \cdot \sqrt{2/3} & -\sqrt{2} \end{bmatrix}$	$2 \cdot \sqrt{14/3} -19,107^\circ$

O diagrama vetorial completo com os trinta e sete vetores traçados no plano “ $\alpha\beta$ ” é visualizado na Fig. 4.1. Nesta figura pode ser conferido o espaço vetorial gerado pelo inversor trifásico, representado pelos vetores sinalizados com o círculo vermelho, e a quantidade de estados de comutação redundantes para cada vetor, representado pelo número entre parênteses próximo ao respectivo vetor. Observa-se que os

4.2.1 *Representação em Série de Fourier de uma Forma de Onda com Dupla Variável*

O modelo matemático mais utilizado para estas análises emprega o conceito da representação em série de Fourier de uma forma de onda com dupla variável, o qual é apresentado em detalhe por Holmes [87] e será brevemente introduzido nesta seção.

O princípio da decomposição de Fourier de qualquer sinal variável no tempo e periódico é que qualquer sinal $f(t)$ pode ser expresso como uma série infinita de componentes sinusoidais harmônicas, conforme a equação (4.2).

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cdot \cos(n \cdot \omega \cdot t) + b_n \cdot \sin(n \cdot \omega \cdot t)] \quad (4.2)$$

Onde:

$$a_n = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \cos(n \cdot \omega t) d\omega t \quad n = 0, 1, \dots, \infty$$

$$b_n = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \sin(n \cdot \omega t) d\omega t \quad n = 0, 1, \dots, \infty \quad (4.3)$$

As expressões (4.2) e (4.3) são válidas quando o sinal $f(t)$ é função de apenas uma variável dependente da frequência. No caso de inversores com modulação PWM existem duas variáveis em frequências distintas a serem representadas, a fundamental e a da portadora, e suas múltiplas (harmônicas), e a função $f(t)$ decomposta através da série de Fourier é apresentada na expressão (4.4).

$$f(t) = \frac{A_{00}}{2} + \sum_{n=1}^{\infty} \{A_{0n} \cdot \cos[n \cdot (\omega_o \cdot t + \theta_o)] + B_{0n} \cdot \sin[n \cdot (\omega_o \cdot t + \theta_o)]\} \\ + \sum_{m=1}^{\infty} \{A_{m0} \cdot \cos[m \cdot (\omega_c \cdot t + \theta_c)] + B_{m0} \cdot \sin[m \cdot (\omega_c \cdot t + \theta_c)]\} \quad (4.4) \\ + \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \left\{ A_{mn} \cdot \cos[m \cdot (\omega_c \cdot t + \theta_c) + n \cdot (\omega_o \cdot t + \theta_o)] + \right. \\ \left. B_{mn} \cdot \sin[m \cdot (\omega_c \cdot t + \theta_c) + n \cdot (\omega_o \cdot t + \theta_o)] \right\}$$

Onde:

$$\begin{aligned}
 A_{mn} &= \frac{1}{2 \cdot \pi^2} \cdot \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cdot \cos(m \cdot x + n \cdot y) dx dy \\
 B_{mn} &= \frac{1}{2 \cdot \pi^2} \cdot \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cdot \sen(m \cdot x + n \cdot y) dx dy \\
 x &= \omega_c \cdot t + \theta_c ; \quad y = \omega_o \cdot t + \theta_o
 \end{aligned} \tag{4.5}$$

Sendo que:

$$\begin{aligned}
 \omega_c &= 2 \cdot \pi \cdot f_c \\
 \omega_o &= 2 \cdot \pi \cdot f_o \\
 n &= -\infty, \dots, -2, -1, 0, +1, +2, \dots, +\infty \\
 m &= 0, +1, +2, \dots, +\infty
 \end{aligned} \tag{4.6}$$

As variáveis “ f_c ” e “ f_o ” são, respectivamente, a frequência da portadora e a frequência fundamental do sinal modulante do inversor. E as variáveis “ n ” e “ m ” representam os índices das harmônicas da frequência fundamental e da frequência de comutação, respectivamente.

A equação (4.5) pode ser apresentada na forma complexa conforme visualizado na equação (4.7).

$$\overline{C_{mn}} = A_{mn} + j \cdot B_{mn} = \frac{1}{2 \cdot \pi^2} \cdot \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cdot e^{j(m \cdot x + n \cdot y)} dx dy \tag{4.7}$$

Portanto, para cada conversor e estratégias de modulação adotadas, é necessário que sejam encontradas as funções $f(x, y)$ e os limites de integração em toda a faixa de operação.

Considerando o sinal de referência sinusoidal para uma das fases do conversor, apresentado na equação (4.8), e os sinais das portadoras triangulares, podem ser deduzidos os limites de integração das variáveis auxiliares “ x ” e “ y ”. As formas de onda que representam a modulação com as portadoras dispostas em fase são mostradas na Fig. 4.2.

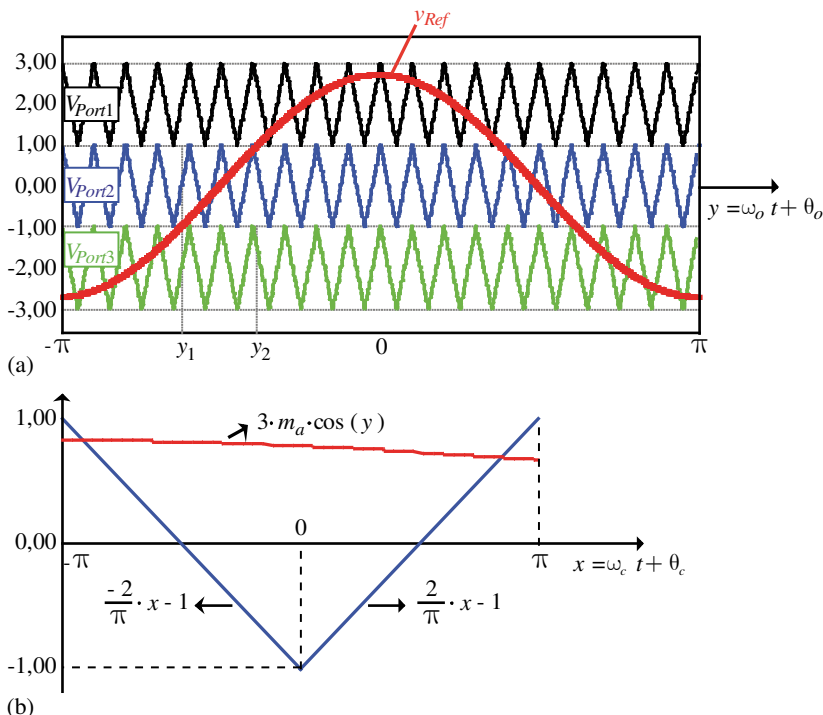


Fig. 4.2 – Formas de onda do sinal de referência e das portadoras para um período do sinal fundamental (a) e para um período de comutação (b).

$$v_{Ref} = 3 \cdot m_a \cdot \cos(y) \quad (4.8)$$

A equação que representa a rampa de subida do sinal da portadora 2 (dois) pode ser visualizada em (4.9).

$$rampa = \frac{2}{\pi} \cdot x - 1 \quad (4.9)$$

Igualando a equação que representa o sinal de referência (4.8) com a equação que representa a portadora (4.9) pode-se calcular um dos limites de integração do eixo “x”. O resultado desta operação pode ser observado na equação (4.10) e representa um dos limites para o eixo “x”. Estes limites caracterizam a transição entre os níveis sintetizados na saída.

$$x = \frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) + 1] \quad (4.10)$$

Empregando o conceito apresentado com as outras duas portadoras, bem como com a rampa de descida da portadora 2 (dois), podem ser obtidos os seis limites de integração do eixo “x”, apresentados na expressão (4.11).

$$\begin{aligned} \text{Portadora 1} & \begin{cases} x_1 = \frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) - 1] \\ x_2 = -\frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) - 1] \end{cases} \\ \text{Portadora 2} & \begin{cases} x_3 = \frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) + 1] \\ x_4 = -\frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) + 1] \end{cases} \\ \text{Portadora 3} & \begin{cases} x_5 = \frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) + 3] \\ x_6 = -\frac{\pi}{2} \cdot [3 \cdot m_a \cdot \cos(y) + 3] \end{cases} \end{aligned} \quad (4.11)$$

Os limites de integração para o eixo “y”, representados na Fig. 4.2 por y_1 e y_2 , são obtidos igualando-se o sinal de referência a 1 (um) e -1 (menos um), respectivamente. Estas deduções podem ser visualizadas na expressão (4.12).

$$\begin{aligned} y_1 &= \arccos\left(\frac{1}{3 \cdot m_a}\right) \\ y_2 &= \pi - \arccos\left(\frac{1}{3 \cdot m_a}\right) \end{aligned} \quad (4.12)$$

Conhecendo os limites de integração dos eixos “x” e “y” e o valor de tensão sintetizado na saída do conversor devido à comparação da referência com cada uma das portadoras, pode-se representar a célula unitária do inversor na Fig. 4.3, onde estão representadas as curvas de níveis de tensão de fase de saída em função das variáveis de integração (x, y) .

A célula unitária é uma representação gráfica em curvas de nível que apresenta o comportamento da tensão de saída em função das

variáveis “ x ” e “ y ”, que são os ângulos instantâneos em relação às frequências de comutação e fundamental, respectivamente. Esta representação em curvas de nível apresenta vários contornos que delimitam os instantes onde ocorre a transição de um nível para o outro na tensão de saída. Este tipo de representação permite uma análise mais clara do equacionamento que deve ser efetuado para a determinação da tensão de saída do conversor, simplificando a obtenção dos limites de integração e da quantidade de equações a serem solucionadas. Esta representação gráfica é chamada de célula unitária pois expressa os níveis das tensões de saída em função de um período tanto da moduladora quanto da portadora. Salienta-se que a célula unitária apresentada é válida apenas para o “Modo I” de operação.

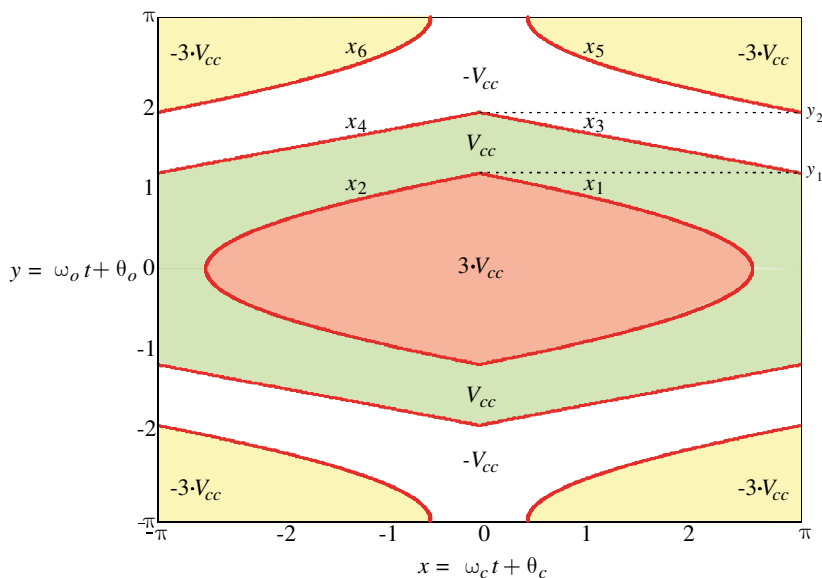


Fig. 4.3 – Representação da célula unitária do inversor quatro níveis proposto.

Realizando uma disposição horizontal de células unitárias e de uma reta, representando a evolução linear do tempo com relação às variáveis de integração (x, y) sobre as células, é possível obter-se graficamente a tensão de fase de saída do inversor. Para isto, utilizam-se as intersecções entre a reta temporal e os limites das células unitárias para definir os instantes de comutação e as amplitudes da tensão de fase

analisada. A quantidade de células unitárias empregadas nesta operação define a frequência de comutação do sinal de saída. Este conceito é representado na Fig. 4.4.

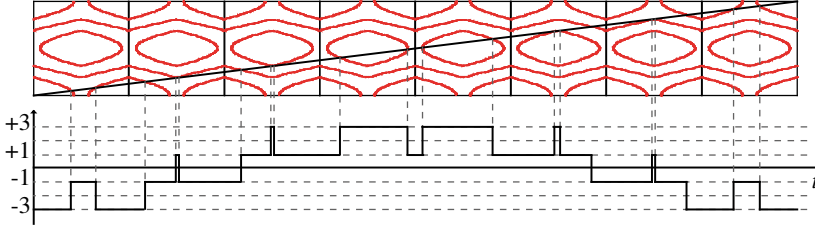


Fig. 4.4 – Representação da tensão de saída através das células unitárias para $m_a = 0,9$ e $m_f = 8$.

Através da análise da célula unitária representada na Fig. 4.3 e da expressão (4.7) podem ser obtidas as equações para o cálculo das componentes harmônicas da tensão de saída de uma fase. Serão apresentadas as seis equações para o cálculo da região composta pelos valores positivos de “ x ” e “ y ”. As outras dezoito integrais podem ser obtidas de forma análoga. A região que sintetiza a maior tensão positiva de saída é contabilizada pela equação (4.13).

$$\overline{C_{m_{n-1}}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_0^{y_1} \int_0^{x_1} 3 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.13)$$

A região onde a tensão de saída é igual a “ $+V_{cc}$ ” é expressa pelas relações (4.14) e (4.15).

$$\overline{C_{m_{n-2}}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_0^{y_1} \int_{x_1}^{\pi} 1 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.14)$$

$$\overline{C_{m_{n-3}}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_{y_1}^{y_2} \int_0^{x_3} 1 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.15)$$

Para a tensão de saída igual a “ $-V_{cc}$ ” têm-se as equações (4.16) e (4.17).

$$\overline{C_{m_{n-4}}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_{y_1}^{y_2} \int_{x_3}^{\pi} -1 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.16)$$

$$\overline{C_{m-5}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_{y_2}^{\pi} \int_0^{x_5} -1 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.17)$$

A equação (4.18) define o cálculo para a região onde a tensão de saída atinge o máximo negativo, ou seja, “ $-3 \cdot V_{cc}$ ”.

$$\overline{C_{m-6}} = \frac{V_{cc}}{2 \cdot \pi^2} \cdot \int_{y_2}^{\pi} \int_{x_5}^{\pi} -3 \cdot e^{j(m \cdot x + n \cdot y)} dx dy \quad (4.18)$$

O cálculo de todas as vinte e quatro integrais duplas permite obter as componentes harmônicas da tensão de saída. Para o conversor proposto não é possível obter uma expressão analítica que represente a tensão de saída, portanto, a integração deve ser realizada numericamente, atribuindo os valores do índice de modulação e da ordem das harmônicas.

Para validar os cálculos apresentados realizou-se uma integração numérica com as condições apresentadas na Tabela 4.4.

Tabela 4.4 – Parâmetros empregados na integração numérica para o cálculo das componentes harmônicas.

Variável	Nome	Valor
f_o	Frequência fundamental	50 Hz
f_c	Frequência de comutação	1.000 Hz
m_a	Índice de Modulação	0,9
V_{cc}	Tensão de Barramento	$\frac{1}{3} V$

Os resultados do cálculo teórico e de uma simulação numérica são apresentados na Fig. 4.5. Na Fig. 4.5 (a) são mostradas as primeiras cinquenta harmônicas da tensão de saída obtidas através de integração numérica, enquanto a Fig. 4.5 (b) apresenta a transformada rápida de Fourier da tensão de saída obtida através de um programa de simulação de circuitos elétricos (PSIM).

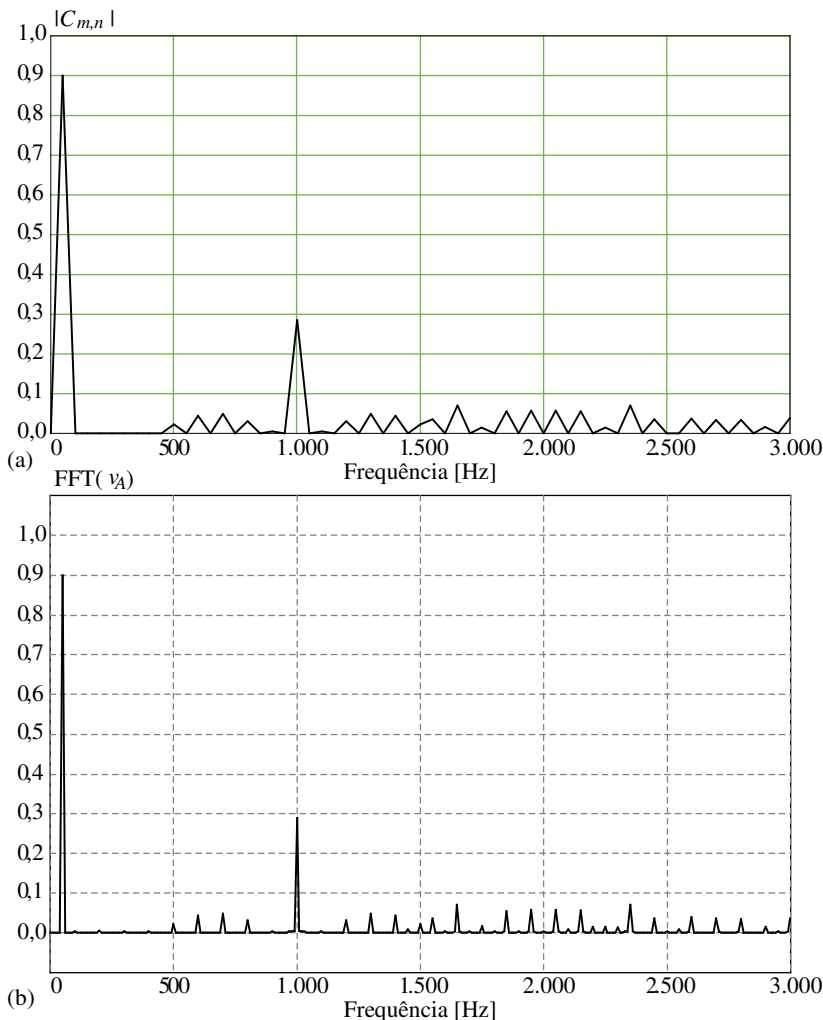


Fig. 4.5 – Componentes harmônicas calculadas (a) e a transformada rápida de Fourier da tensão de fase de saída obtida através de simulador de circuitos (b).

A grande similaridade entre os resultados de cálculo e a simulação numérica valida as equações previamente deduzidas.

As expressões que representam as tensões de linha podem ser obtidas realizando a subtração entre as tensões de duas fases. A análise em série de Fourier da tensão de linha é apresentada na Fig. 4.6. Os

valores calculados são representados pelos círculos com a cor preta e o gráfico com a linha vermelha é a transformada rápida de Fourier deste mesmo sinal obtido através de simulador numérico.

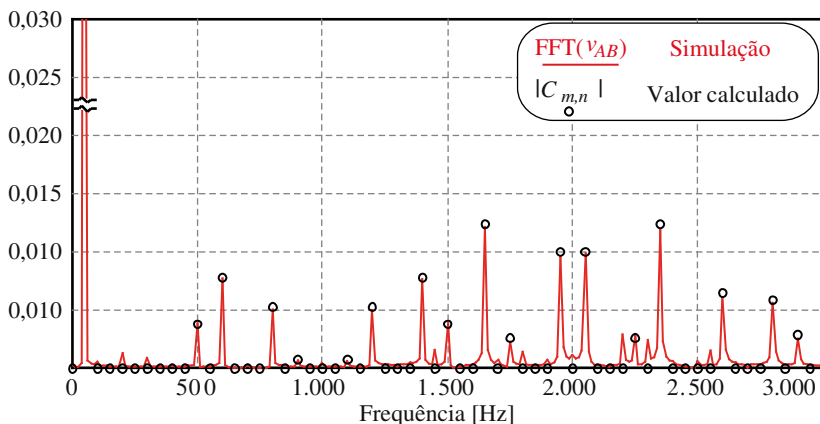


Fig. 4.6 – Componentes harmônicas calculadas analiticamente (representadas pelos círculos) e a transformada rápida de Fourier da tensão de fase de linha obtida através de simulador de circuitos (representada com um traço).

Observa-se que há uma grande semelhança entre os valores calculados e obtidos com o simulador, validando o procedimento de cálculo adotado.

A Distorção Harmônica Total das tensões de fase e de linha obtidas em cada uma das formas de cálculo é visualizada na Tabela 4.5.

Tabela 4.5 – Comparação da Distorção Harmônica Total obtida através do cálculo das integrais e de simulação numérica para as tensões de fase e de linha (truncamento com 30 harmônicas principais e 30 bandas laterais, 31,5 kHz).

Variável	Nome	Método	Valor	Erro
DHT_{fase}	Distorção Harmônica Total da tensão de fase	Cálculo	42,90 %	-2,92 %
		Simulação	44,19 %	
DHT_{linha}	Distorção Harmônica Total da tensão de linha	Cálculo	22,80 %	-2,79 %
		Simulação	23,5 %	

A comparação dos resultados obtidos com o programa de simulação de circuitos e com o cálculo das integrais resulta em um erro percentual menor do que 3 %, devido ao truncamento realizado, novamente validando o estudo realizado.

4.3 Conclusão

Neste capítulo foram apresentadas as análises teóricas das tensões de fase e de linha do inversor proposto operando com alimentação simétrica e com a modulação híbrida proposta. Na primeira seção do capítulo foi apresentada a transformação linear conhecida como transformação de Clarke. Esta transformação possibilitou o cálculo dos valores de módulo e fase dos vetores que podem ser sintetizados pelo inversor proposto. Este conceito é importante especialmente quando se deseja empregar uma modulação que realize a escolha dos vetores a serem utilizados. O conhecimento dos estados de comutação que podem ser gerados e das combinações de semicondutores que permitem impor, na saída, cada nível de tensão. Este conhecimento pode ser empregado em uma modulação vetorial para o aprimoramento de características como: redução de perdas nos semicondutores, redução da distorção harmônica da tensão de fase, redução do número de comutações, redução da tensão de modo comum ou alguma outra característica relevante.

Na sequência foi introduzido o conceito da série dupla de Fourier. Esta série permite expressar na forma de equações uma forma de onda que contemple duas frequências diferentes e suas múltiplas. Portanto, pode-se encontrar uma equação que expresse matematicamente a forma de onda de tensão de fase de um inversor considerando a frequência fundamental, a frequência de comutação e as bandas laterais da frequência de comutação e suas múltiplas. Esta análise é encontrada na literatura para conversores com um número ímpar de níveis na tensão de fase e, neste caso, permite encontrar uma equação analítica fechada que representa a tensão do inversor. Para o inversor de quatro níveis apresentado neste trabalho não foi possível encontrar uma solução analítica para o cálculo dos termos da Série dupla de Fourier, os quais podem ser obtidos conhecendo o índice de modulação desejado. Esta análise foi realizada e a comparação com resultados de simulação validou o procedimento apresentado.

Capítulo 5 Análise Orientada ao Projeto do Inversor Trifásico Híbrido de Quatro Níveis

Neste capítulo é apresentado o equacionamento das correntes médias e eficazes nos semicondutores e nas fontes de alimentação. Este equacionamento é necessário para o projeto dos componentes do inversor proposto. Também é realizada uma comparação da potência ativa processada nos módulos de semicondutores do inversor trifásico associado em cascata com os módulos de conversores meia-ponte para quatro casos:

- Utilizando a modulação com as portadoras dispostas em fase;
- Utilizando a modulação com as portadoras defasadas;
- Utilizando a modulação híbrida proposta com semicondutores iguais em todos os módulos;
- Utilizando a modulação híbrida proposta e semicondutores com características de menores perdas de condução no inversor trifásico.

Também é apresentada uma metodologia de projeto dos capacitores de barramento que compõem as fontes de alimentação dos conversores meia-ponte e uma comparação do conversor proposto com um conversor conhecido.

Na Fig. 5.1 é representado o inversor trifásico que será analisado.

5.1 Cálculo das Correntes Médias e Eficazes nos Interruptores

No equacionamento do conversor algumas considerações simplificadoras foram adotadas:

- A corrente de carga é senoidal e isenta de harmônicas;
- A corrente de carga tem amplitude constante independente do índice de modulação;
- Os semicondutores são ideais, com quedas de tensão e intervalos de comutação nulos;
- O tempo morto dos braços de semicondutores é desprezado;
- Os comandos dos interruptores de um mesmo braço são complementares.

Portanto, a corrente de carga pode ser expressa pela equação (5.1)

$$i_A(\varphi) = I_p \cdot \sin(\varphi - \Phi) \quad (5.1)$$

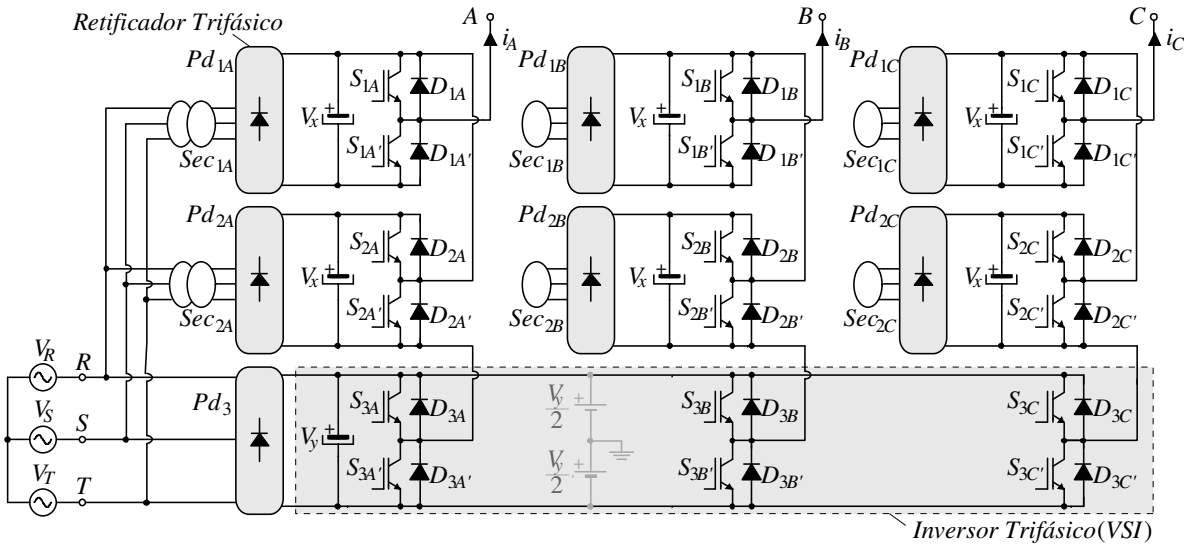


Fig. 5.1 – Inversor trifásico analisado.

Onde “ I_p ” representa a corrente de pico na carga e “ Φ ” expressa a defasagem existente entre a tensão de referência e a corrente de uma mesma fase.

Para uma melhor compreensão, a corrente de carga e os intervalos que representam os momentos de transição do comportamento da razão cíclica dos interruptores são mostrados na Fig. 5.2.

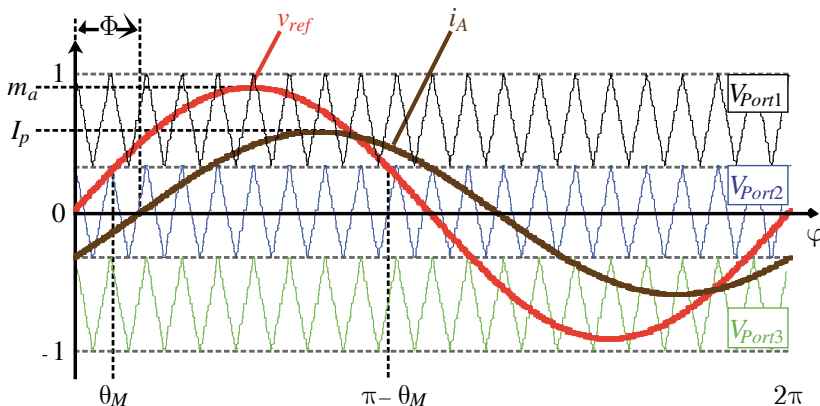


Fig. 5.2 – Representação da tensão de referência, da corrente de carga e dos intervalos que determinam a transição de comportamento da razão cíclica dos interruptores para $m_a = 0,9$.

A mudança de comportamento da razão cíclica de um interruptor é dependente do momento que a referência ultrapassa a portadora “2”. Este instante pode ser expresso através da relação (5.2).

$$\theta_M = \arcsen\left(\frac{1}{3 \cdot m_a}\right) \quad (5.2)$$

O conceito de valor médio quase-instantâneo é apresentado na expressão (5.3).

$$\langle \overline{I_s} \rangle = \frac{1}{T_s} \cdot \int_{t_o}^{t_o + d(t) \cdot T_s} i_A dt = d(t) \cdot i_A \quad (5.3)$$

O conceito de valor eficaz-quase instantâneo, por sua vez, é dado pela relação (5.4).

$$\langle I_{S,rms} \rangle = \sqrt{\frac{1}{T_S} \cdot \int_{t_o}^{t_o + d(t) \cdot T_S} i_A^2 dt} = \sqrt{d(t)} \cdot i_A \quad (5.4)$$

A Fig. 5.3 apresenta uma representação da corrente na carga, da portadora triangular, da tensão de referência que é comparada com a portadora e da corrente no interruptor. Observa-se na Fig. 5.3 as definições de período de integração e níveis de corrente que serão necessárias para o cálculo das correntes média e eficazes nos semicondutores.

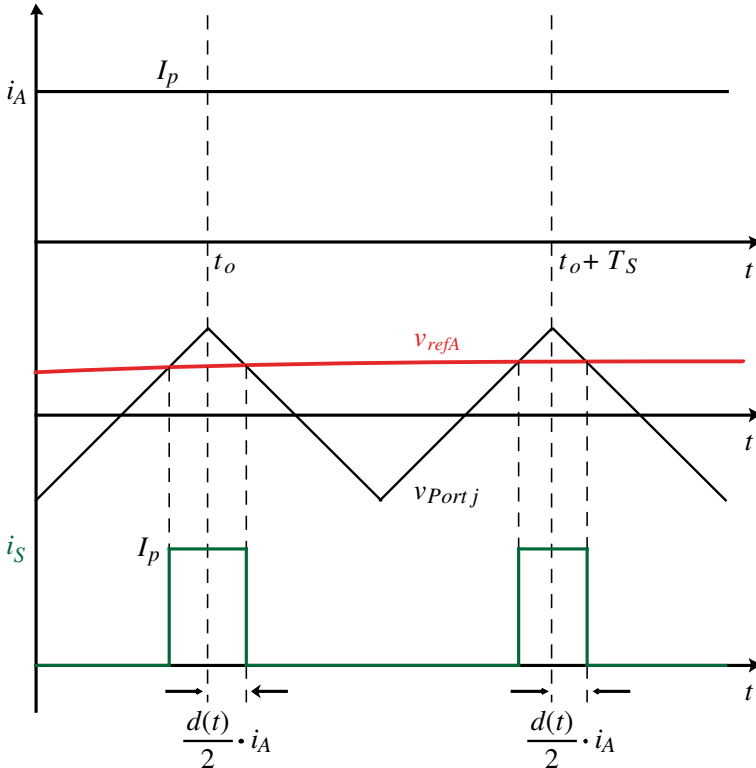


Fig. 5.3 – Representação da corrente de fase, da portadora e da referência da tensão de fase e da corrente no interruptor.

O conceito de correntes média e eficaz no interruptor é apresentado nas equações (5.5) e (5.6), respectivamente. Estes métodos

de cálculo serão empregados na determinação das correntes de cada um dos interruptores, bem como das correntes das fontes de alimentação.

$$I_{SjA,avg} = \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \langle I_{SjA} \rangle \cdot d_{SjA}(\varphi) d\varphi, \quad j = 1, 2, 3 \quad (5.5)$$

$$I_{SjA,rms} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \langle I_{SjA,rms} \rangle^2 \cdot d_{SjA}(\varphi) d\varphi} \quad (5.6)$$

Serão apresentados a seguir os procedimentos de cálculo das correntes média e eficaz para os interruptores superiores S_1, S_2 e S_3 de cada braço de uma das fases. Salienta-se que as correntes dos interruptores complementares podem ser obtidas de maneira análoga e que o cálculo apresentado é válido para todas as fases.

5.1.1 Cálculo das Correntes Média e Eficaz Para o Interruptor S_{1A}

Com base nas definições apresentadas pode-se definir a razão cíclica do interruptor “ S_{1A} ” para o “Modo I” através da equação (5.7).

$$d_{S1A}(\varphi) = \begin{cases} \frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; 0 \leq \varphi \leq \theta_M \\ 1 & ; \theta_M \leq \varphi \leq \pi - \theta_M \\ \frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi - \theta_M \leq \varphi \leq \pi \\ 1 & ; \pi \leq \varphi \leq \pi + \theta_M \\ \frac{3}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi + \theta_M \leq \varphi \leq 2 \cdot \pi - \theta_M \\ 1 & ; 2 \cdot \pi - \theta_M \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.7)$$

Observa-se que o interruptor “ S_1 ” possui um perfil não linear de comportamento da razão cíclica e, em alguns períodos, composto de sinais sinusoidais.

Em função do perfil complementar empregado no comando dos interruptores, a razão cíclica dos interruptores inferiores de cada braço é expressa pela relação (5.8).

$$d_{SjA'}(\varphi) = 1 - d_{SjA}(\varphi) \quad (5.8)$$

Onde $j = 1, 2, 3$ representa qual dos módulos está sendo equacionado.

As formas de onda que representam o comportamento da razão cíclica do interruptor “ S_{1A} ” e do seu complementar “ $S_{1A'}$ ” para um período do sinal fundamental de saída são apresentadas na Fig. 5.4.

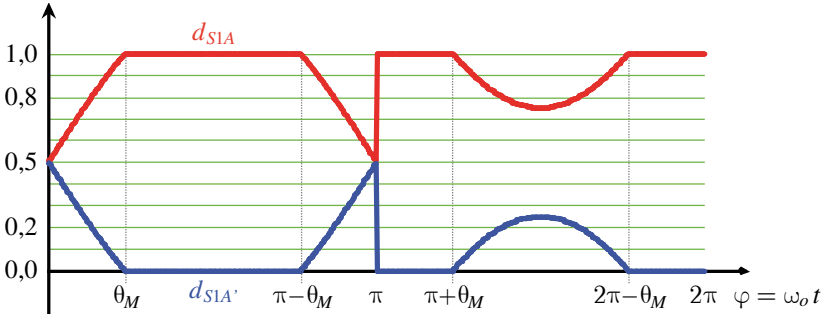


Fig. 5.4 – Comportamento da razão cíclica dos interruptores S_{1A} e $S_{1A'}$ para o inversor operando no Modo I. Este comportamento é apresentado para um período do sinal fundamental de saída.

A corrente do transistor “ S_{1A} ” é igual à corrente na carga quando a corrente de carga é positiva e igual a zero quando a corrente de carga é negativa, conforme é mostrado na equação (5.9).

$$i_{S1A}(\varphi) = \begin{cases} i_A(\varphi) = I_p \cdot \sin(\varphi - \Phi) & ; \Phi \leq \varphi \leq \Phi + \pi \\ 0 & ; \Phi + \pi \leq \varphi \leq 2\pi \end{cases} \quad (5.9)$$

A corrente dos interruptores S_{1A} e $S_{1A'}$, o valor médio quase-instantâneo e o valor eficaz quase-instantâneo das correntes nestes mesmos interruptores são apresentados na Fig. 5.5. As formas de onda de corrente apresentadas estão parametrizadas em função da corrente de pico de carga I_p e foram obtidas empregando a estratégia de modulação denominada “Modo I”, com índice de modulação $m_a = 0,9$.

Em função do comportamento não linear da razão cíclica dos interruptores, é necessário realizar o equacionamento das correntes em duas etapas, para corrente de carga com defasagem menor que “ θ_M ” e para corrente de carga com defasagem maior do que “ θ_M ”. Vale salientar que também serão apresentadas as equações para o “Modo II” de operação, onde a modulação é alterada conforme apresentado no Capítulo 3. Observa-se ainda que o limite de índice de modulação maior ou igual a 0,5 é uma imposição da estratégia de modulação, devido ao interesse em manter o fluxo de energia unidirecional nas fontes que

alimentam cada módulo. Matematicamente, as equações têm validade no intervalo de $\frac{1}{3} \leq m_a \leq 1,0$ para a estratégia com o inversor trifásico operando na frequência fundamental de saída (Modo I) e $0 \leq m_a \leq \frac{2}{3}$ para a estratégia onde o inversor trifásico não processa energia (Modo II).

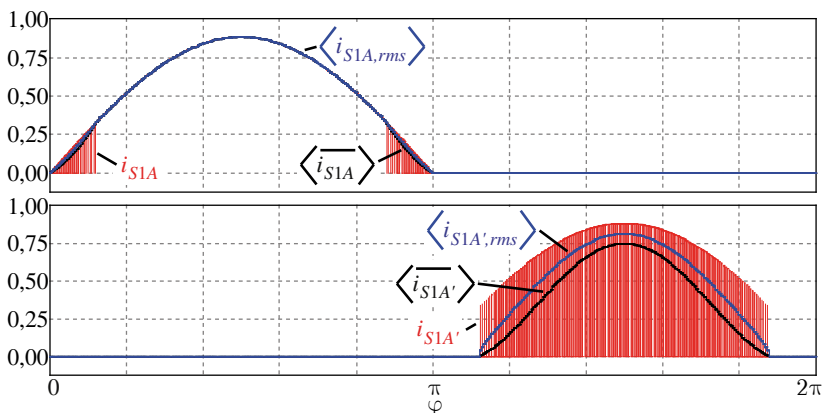


Fig. 5.5 – Formas de onda de corrente nos interruptores S_{1A} e $S_{1A'}$, do valor médio quase-instantâneo de corrente nos interruptores S_{1A} e $S_{1A'}$ e do valor eficaz quase-instantâneo de corrente nos interruptores S_{1A} e $S_{1A'}$. Valores parametrizados em função da corrente de pico de carga I_p e expressos para índice de modulação $m_a = 0,9$.

Equacionamento para o caso 1

O equacionamento apresentado nesta seção é válido para os seguintes casos:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

Substituindo na equação (5.5) a expressão que representa o comportamento da razão cíclica (5.7) e a corrente do interruptor (5.9) têm-se a corrente média no interruptor “ S_1 ”. Esta manipulação matemática pode ser averiguada em (5.10).

$$I_{S1A,avg1} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi + \Phi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.10)$$

Portanto, a corrente média no interruptor “ S_{1A} ” é expressa pela relação (5.11).

$$I_{S1A,avg1} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 18 \cdot m_a^2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + \\ & 9 \cdot m_a^2 \cdot [\sin(\Phi) - \Phi \cdot \cos(\Phi)] + 18 \cdot m_a + \\ & 2 \cdot \cos(\Phi) \cdot (-3 \cdot m_a + \sqrt{9 \cdot m_a^2 - 1}) \end{aligned} \right\} \quad (5.11)$$

A corrente eficaz do mesmo interruptor “ S_{1A} ” por ser obtida através da relação (5.12).

$$I_{S1A,rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi + \Phi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.12)$$

Após algumas manipulações matemáticas obtêm-se a corrente eficaz no transistor “ S_{1A} ”, a qual é apresentada na equação (5.13).

$$I_{S1A, rms1} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & 54 \cdot m_a \cdot \left\{ 1 + 2 \cdot \cos(\Phi) + [\cos(\Phi)]^2 \right\} + \\ & \left(-36 \cdot \sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left\{ 1 + [\cos(\Phi)]^2 \right\} + 54 \cdot \pi - \\ & -54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + 27 \cdot [\Phi - \sen(\Phi) \cdot \cos(\Phi)] + \\ & \frac{1}{m_a^2} \cdot \left\{ \left(\sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left\{ 4 \cdot [\cos(\Phi)]^2 - 2 \right\} \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.13)$$

Equacionamento para o caso 2

Quando a corrente de carga tem um atraso em relação ao sinal de referência maior do que “ θ_M ” deve-se empregar o equacionamento apresentado nesta seção, o qual é válido para os seguintes casos:

- $\arcsen\left(\frac{1}{3 \cdot m_a}\right) \leq \Phi \leq \pi/2$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

Considerando as condições estabelecidas, a corrente média no interruptor “ S_{1A} ” pode ser expressa pela relação (5.14).

$$I_{S1A, avg2} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi - \theta_M} (1) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi + \theta_M} (1) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi + \theta_M}^{\pi + \Phi} \left[\frac{3}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.14)$$

Sendo assim,

$$I_{S1A, avg2} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 9 \cdot m_a^2 \cdot [\cos(\Phi) \cdot \Phi - \sen(\Phi)] + \\ & m_a \cdot [30 - 6 \cdot \cos(\Phi)] - 2 \cdot \sen(\Phi) \end{aligned} \right\} \quad (5.15)$$

De forma análoga, pode-se obter a corrente eficaz através da equação (5.16).

$$I_{S1A,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi-\theta_M} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi-\theta_M}^{\pi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi+\theta_M} (1) \cdot [I_p \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi+\theta_M}^{\pi+\Phi} \left[\frac{3}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot (I_p \cdot \sin(\varphi - \Phi))^2 d\varphi \end{aligned} \right\} \quad (5.16)$$

Portanto,

$$I_{S1A,rms} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & 54 \cdot m_a \cdot \left\{ 1 + 2 \cdot \cos(\Phi) + [\cos(\Phi)]^2 \right\} + \\ & \left(-36 \cdot \sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left\{ 1 + [\cos(\Phi)]^2 \right\} + 54 \cdot \pi + \\ & -54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + 27 \cdot [\Phi - \sin(\Phi) \cdot \cos(\Phi)] + \\ & \frac{1}{m_a^2} \cdot \left\{ \left(\sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left\{ 4 \cdot [\cos(\Phi)]^2 - 2 \right\} \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.17)$$

Equacionamento para o caso 3

Em função da proposta realizada no Capítulo 3, onde a estratégia de modulação é alterada para índices de modulação inferiores a 0,5, é necessário definir um novo perfil de comportamento para a razão cíclica dos interruptores. Portanto, o equacionamento apresentado nesta seção é válido para os seguintes casos:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A expressão que define o comportamento da razão cíclica para o interruptor “ S_{1A} ” é apresentada em (5.18).

$$d_{S1A}(\varphi) = \begin{cases} 1 & ; 0 \leq \varphi \leq \pi \\ 1 + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.18)$$

A evolução da razão cíclica dos interruptores “ S_{1A} ” e “ $S_{1A'}$ ” para um período do sinal de referência pode ser conferida na Fig. 5.6.

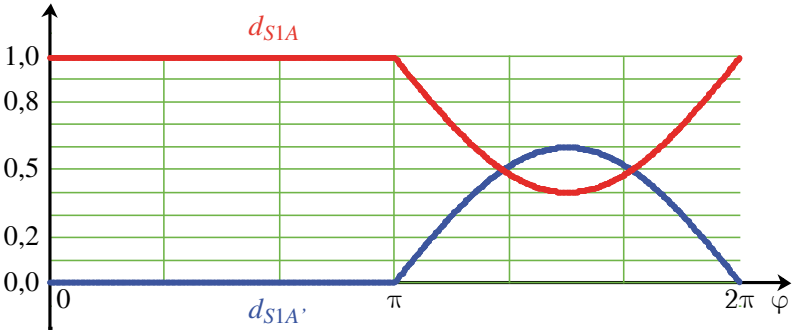


Fig. 5.6 – Evolução da razão cíclica dos interruptores da célula meia-ponte superior.

Substituindo na equação (5.5) a corrente do interruptor (5.9) e o novo perfil de razão cíclica (5.18) é encontrada a corrente média do interruptor “ S_{1A} ”, a qual pode ser visualizada na equação (5.19).

$$I_{S1A,avg3} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ &\int_{\pi}^{\pi+\Phi} \left[1 + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.19)$$

Observa-se que, com esta modulação apenas uma integral é necessária para calcular a corrente média e, conseqüentemente, a corrente média no interruptor resulta em uma expressão mais simples. Esta expressão pode ser conferida em (5.20).

$$I_{S1A,avg3} = \frac{3 \cdot m_a \cdot I_p}{8 \cdot \pi} \cdot [\cos(\Phi) \cdot \Phi - \sin(\Phi)] + \frac{I_p}{\pi} \quad (5.20)$$

A corrente eficaz é obtida de forma semelhante com o auxílio da expressão (5.21).

$$I_{S1A,rms3}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ &\int_{\pi}^{\pi+\Phi} \left[1 + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.21)$$

Efetuada algumas manipulações algébricas, tem-se a equação

$$I_{S1A,rms3} = I_p \cdot \sqrt{\frac{1}{4} - \frac{m_a}{4 \cdot \pi} \cdot [1 + \cos(\Phi)^2 - 2 \cdot \cos(\Phi)]} \quad (5.22)$$

Representação gráfica das correntes média e eficaz do interruptor “S_{1A}”

Unificando as três equações que representam a corrente média do interruptor “S_{1A}”, pode-se apresentar um gráfico que possibilita a visualização da evolução desta grandeza em função do índice de modulação e do ângulo da corrente de carga. Este gráfico tridimensional pode ser visto na Fig. 5.7. Observa-se uma descontinuidade no gráfico para índice de modulação igual a 0,5. Esta característica é oriunda da mudança de estratégia de modulação e será observada em todos os semicondutores.

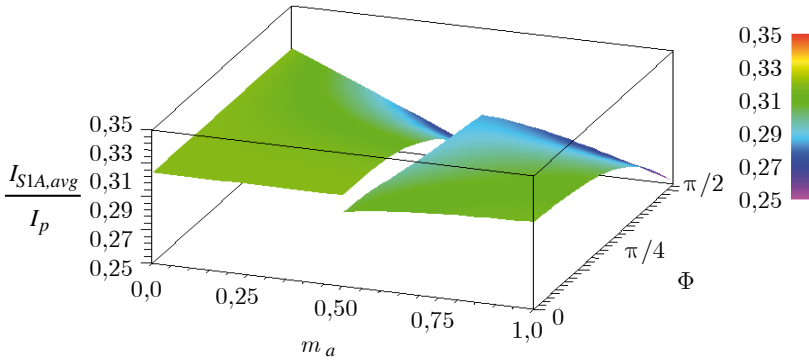


Fig. 5.7 – Evolução da corrente média no interruptor em função do índice de modulação e da razão cíclica.

A corrente eficaz é representada na Fig. 5.8.

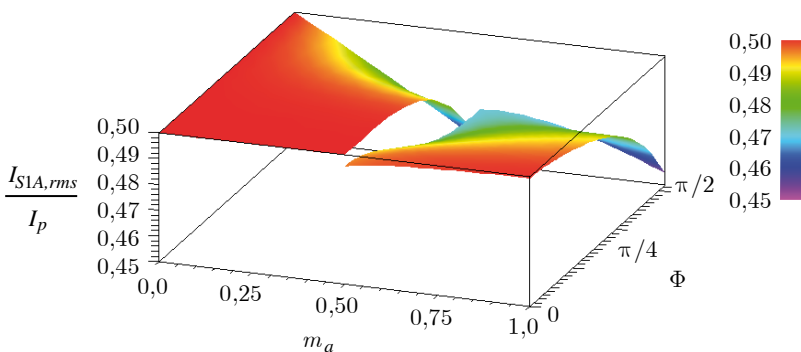


Fig. 5.8 – Evolução da corrente eficaz no interruptor em função do índice de modulação e da razão cíclica.

5.1.2 Cálculo das Correntes Média e Eficaz Para o Interruptor S_{2A}

O procedimento para o cálculo das correntes no interruptor “ S_{2A} ” é semelhante ao apresentado para o interruptor “ S_{1A} ”, alterando-se apenas a equação que define a razão cíclica no interruptor. Esta equação pode ser visualizada em (5.23).

$$d_{S_{2A}}(\varphi) = \begin{cases} 0 & ; 0 \leq \varphi \leq \theta_M \\ -\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \theta_M \leq \varphi \leq \pi - \theta_M \\ 0 & ; \pi - \theta_M \leq \varphi \leq \pi \\ \frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi \leq \varphi \leq \pi + \theta_M \\ 0 & ; \pi + \theta_M \leq \varphi \leq 2 \cdot \pi - \theta_M \\ \frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; 2 \cdot \pi - \theta_M \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.23)$$

Devido à característica não linear de comportamento da razão cíclica, é imprescindível que o equacionamento seja realizado em três etapas.

Equacionamento para o caso 1

O equacionamento apresentado para o caso 1 (um) é válido para as seguintes regiões de operação:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

Sendo assim, as expressões de corrente média e eficaz do interruptor “ S_{2A} ” podem ser obtidas através das relações (5.24) e (5.25).

$$I_{S2A,avg1} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} \left[-\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi + \Phi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.24)$$

$$I_{S2A,rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} (0) \cdot I_p \cdot [\sen(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} \left[-\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot [I_p \cdot \sen(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} (0) \cdot [I_p \cdot \sen(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi + \Phi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot [I_p \cdot \sen(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.25)$$

Após algumas manipulações matemáticas são obtidas as expressões que representam a corrente média (5.26) e a corrente eficaz (5.27) no interruptor “ S_2 ”.

$$I_{S2A,avg1} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 9 \cdot m_a^2 \cdot \left[-2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) - \sen(\Phi) \right] + \\ & 9 \cdot m_a^2 \cdot \cos(\Phi) \cdot (\pi + \Phi) + [6 - 6 \cdot \cos(\Phi)] \cdot m_a + \\ & -2 \cdot \cos(\Phi) \cdot \sqrt{9 \cdot m_a^2 - 1} \end{aligned} \right\} \quad (5.26)$$

$$I_{S2A,rms1} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & -54 \cdot m_a \cdot \left[1 - 2 \cdot \cos(\Phi) + \cos(\Phi)^2 \right] + \\ & \left(36 \cdot \sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[1 + \cos(\Phi)^2 \right] - 27 \cdot \pi + \\ & 54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + 27 \cdot \left[\Phi - \sen(\Phi) \cdot \cos(\Phi) \right] + \\ & \frac{1}{m_a^2} \cdot \left\{ \left(\sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[-4 \cdot \cos(\Phi)^2 + 2 \right] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.27)$$

Equacionamento para o caso 2

Regiões de operação para equacionamento do caso 2 (dois):

- $\arcsen\left(\frac{1}{3 \cdot m_a}\right) \leq \Phi \leq \frac{\pi}{2}$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A corrente média e a corrente eficaz do interruptor “ S_{2A} ” para o caso 2 podem ser obtidas através das expressões (5.28) e (5.29).

$$I_{S2A,avg2} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi-\theta_M} \left[-\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi-\theta_M}^{\pi} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi+\theta_M} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi+\theta_M}^{\pi+\Phi} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.28)$$

$$I_{S2A,ms2} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi-\theta_M} \left[-\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi-\theta_M} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi+\theta_M} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi+\Phi}^{\pi+\theta_M} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.29)$$

Simplificando as equações se obtêm as expressões que representam a corrente média (5.30) e a corrente eficaz (5.31) no interruptor “ S_{2A} ”.

$$I_{S2A,avg2} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 9 \cdot m_a^2 \cdot [\cos(\Phi) \cdot (\pi - \Phi) + \sin(\Phi)] + \\ & [-6 - 6 \cdot \cos(\Phi)] \cdot m_a + 2 \cdot \sin(\Phi) \end{aligned} \right\} \quad (5.30)$$

$$I_{S2A,ms2} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & -54 \cdot m_a \cdot [1 - 2 \cdot \cos(\Phi) + \cos(\Phi)^2] + \\ & (36 \cdot \sqrt{9 \cdot m_a^2 - 1}) \cdot [1 + \cos(\Phi)^2] - 27 \cdot \pi + \\ & 54 \cdot \arcsin\left(\frac{1}{3 \cdot m_a}\right) + 27 \cdot [\Phi - \sin(\Phi) \cdot \cos(\Phi)] + \\ & \frac{1}{m_a^2} \cdot \left\{ (\sqrt{9 \cdot m_a^2 - 1}) \cdot [-4 \cdot \cos(\Phi)^2 + 2] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.31)$$

Equacionamento para o caso 3

O equacionamento apresentado nesta seção é válido para os seguintes casos:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A expressão (5.32) define o comportamento da razão cíclica para o interruptor “ S_{2A} ” para as condições apresentadas.

$$d_{S_{2A}}(\varphi) = \begin{cases} \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; 0 \leq \varphi \leq \pi \\ 0 & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.32)$$

O comportamento da razão cíclica dos interruptores “ S_{2A} ” e “ $S_{2A'}$ ” para um período do sinal de referência pode ser visto na Fig. 5.9.

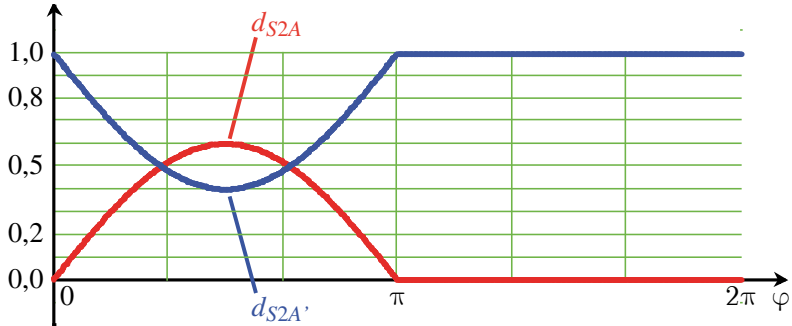


Fig. 5.9 – Evolução da razão cíclica dos interruptores da célula meia-ponte inferior.

Portanto, as expressões de corrente média e eficaz para o interruptor “ S_{2A} ” são obtidas através das equações (5.33) e (5.34), respectivamente.

$$I_{S_{2A},avg3} = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} \left[\frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right\} \quad (5.33)$$

$$I_{S_{2A},rms3}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} \left[\frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \int_{\pi}^{\pi+\Phi} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \right\} \quad (5.34)$$

Efetuando-se algumas manipulações algébricas, têm-se as expressões que definem a corrente média (5.35) e a corrente eficaz (5.36) do interruptor “ S_{2A} ” para o caso 3 (três).

$$I_{S_{2A},avg3} = \frac{3 \cdot m_a \cdot I_p}{8 \cdot \pi} \cdot [-\cos(\Phi) \cdot \varphi + \sin(\Phi) + \pi \cdot \cos(\Phi)] \quad (5.35)$$

$$I_{S2A,ms3} = \frac{\sqrt{2} \cdot I_p}{4} \cdot \sqrt{\frac{m_a}{\pi} \cdot [4 \cdot \cos(\Phi) + 2 + 2 \cdot \cos(\Phi)^2]} \quad (5.36)$$

Representação gráfica das correntes média e eficaz do interruptor “S_{2A}”

Através de gráficos tridimensionais é possível visualizar a evolução das correntes média e eficaz em função do índice de modulação e do ângulo da corrente de carga para toda a faixa de operação. Estes gráficos podem ser vistos na Fig. 5.10.

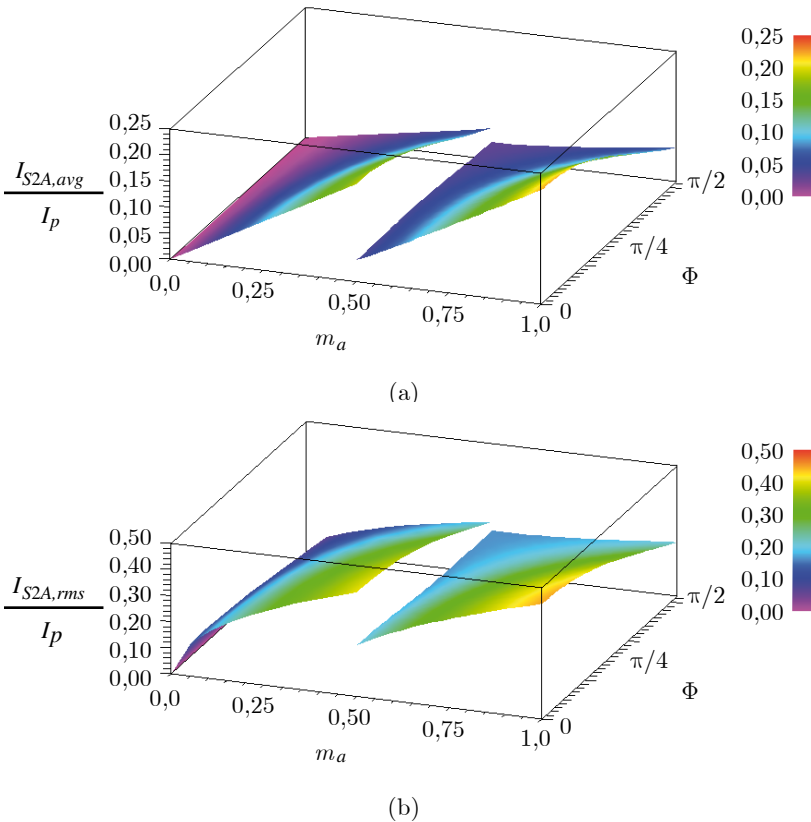


Fig. 5.10 – Evolução das correntes média (a) e eficaz (b) no interruptor em função do índice de modulação e da razão cíclica.

5.1.3 Cálculo das Correntes Média e Eficaz Para o Interruptor S_{3A}

Os interruptores do inversor trifásico possuem apenas duas condições de operação. Estes interruptores podem comutar na frequência fundamental de saída ou não comutar, dependendo do índice de modulação. Portanto, o equacionamento das correntes média e eficaz destes interruptores pode ser resumido em apenas 2 casos.

Equacionamento para o caso 1

Neste caso os interruptores comutam na frequência do sinal fundamental, sendo assim a corrente no interruptor depende apenas da corrente de carga. Este modo de operação é válido para:

- $0 \leq \Phi \leq \pi/2$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A expressão de razão cíclica do interruptor “ S_{3A} ” para este modo de operação é visualizada em (5.37).

$$d_{S_{3A}}(\varphi) = \begin{cases} 1 & ; 0 \leq \varphi \leq \pi \\ 0 & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.37)$$

Substituindo na equação de corrente média (5.5) e na equação de corrente eficaz (5.6) as expressões de corrente no interruptor (5.9) e da razão cíclica (5.37), são obtidas as relações que definem a corrente média e a corrente eficaz no interruptor “ S_{3A} ”. Estas expressões podem ser observadas em (5.38) e (5.39), respectivamente.

$$I_{S_{3A},avg1} = \frac{1}{2 \cdot \pi} \cdot \left[\int_{\Phi}^{\pi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right] \quad (5.38)$$

$$I_{S_{3A},rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \int_{\pi}^{\pi+\Phi} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \right\} \quad (5.39)$$

Portanto, as equações que definem a corrente média e a corrente eficaz são mostradas em (5.40) e (5.41).

$$I_{S3A,avg1} = \frac{I_p}{2 \cdot \pi} \cdot [1 + \cos(\Phi)] \quad (5.40)$$

$$I_{S3A,rms1} = \frac{I_p}{2} \cdot \sqrt{\frac{\cos(\Phi) \cdot \sin(\Phi) + \pi - \Phi}{\pi}} \quad (5.41)$$

Equacionamento para o caso 2

Neste caso os interruptores não estão comutando, portanto a corrente no interruptor “ S_{3A} ” é igual à parcela positiva de corrente de carga. Este modo de operação é válido para:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A expressão de razão cíclica do interruptor “ S_{3A} ” para este modo de operação é visualizada em (5.42).

$$d_{S3A}(\varphi) = 1; \quad 0 \leq \varphi \leq 2 \cdot \pi \quad (5.42)$$

As integrais que definem a corrente média e a corrente eficaz são mostradas nas equações (5.43) e (5.44), respectivamente.

$$I_{S3A,avg2} = \frac{1}{2 \cdot \pi} \cdot \int_{\Phi}^{\pi+\Phi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \quad (5.43)$$

$$I_{S3A,rms2}^2 = \frac{1}{2 \cdot \pi} \cdot \int_{\Phi}^{\pi+\Phi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \quad (5.44)$$

Solucionando as equações são obtidas as expressões (5.45) e (5.46), que definem respectivamente a corrente média e a corrente eficaz do interruptor “ S_{3A} ”.

$$I_{S3A,avg2} = \frac{1}{\pi} \cdot I_p \quad (5.45)$$

$$I_{S3A,rms2} = \frac{1}{2} \cdot I_p \quad (5.46)$$

Representação gráfica das correntes média e eficaz do interruptor “ S_{3A} ”

O comportamento das correntes média e eficaz para os casos 1 e 2 em função do ângulo da corrente de carga é representado na Fig. 5.11 (a) e Fig. 5.11 (b).

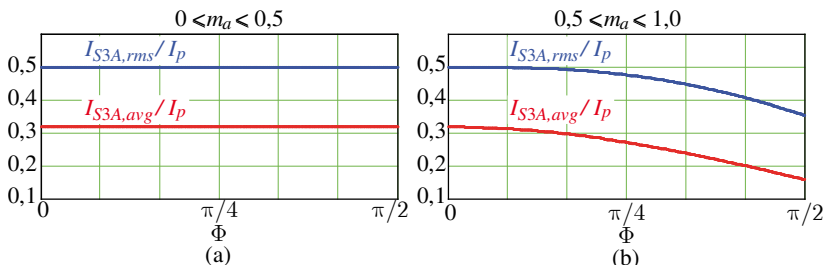


Fig. 5.11 – Correntes média e eficaz para o caso 1 (um) (a) e para o caso 2 (dois) (b) em função do ângulo da corrente de carga.

5.1.4 Cálculo das Correntes Média e Eficaz Para o Diodo D_{1A}

Para o equacionamento das correntes dos diodos é necessário definir a corrente do diodo em função da corrente de carga. A corrente de carga circula pelo diodo no intervalo no qual a corrente de carga é negativa e o interruptor “ S_{1A} ” está acionado. Porém, para facilitar o equacionamento, será alterada a referência do eixo “ θ ” para que a integração seja realizada no intervalo entre “ $\Phi \leq \theta \leq \Phi + \pi$ ”, pois nesse intervalo a função senoidal que define a corrente de carga é positiva.

O diodo “ D_{1A} ” tem a mesma função de razão cíclica do interruptor “ S_{1A} ”, portanto são necessárias três etapas para concluir o equacionamento.

Equacionamento para o caso 1

O equacionamento do caso 1 é válido para as seguintes regiões de operação:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A razão cíclica do diodo “ D_{1A} ” para um período do sinal fundamental de saída é a mesma do interruptor “ S_{1A} ”, porém esta função foi deslocada de 180° (cento e oitenta graus) para que a região de integração do diodo fosse realizada no período onde a corrente de carga é positiva. Esta função que descreve o comportamento da razão cíclica do diodo “ D_{1A} ” é mostrada na equação (5.47).

$$d_{D1A}(\varphi) = \begin{cases} 1 & ; 0 \leq \varphi \leq \theta_M \\ \frac{3}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \theta_M \leq \varphi \leq \pi - \theta_M \\ 1 & ; \pi - \theta_M \leq \varphi \leq \pi \\ \frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi \leq \varphi \leq \pi + \theta_M \\ 1 & ; \pi + \theta_M \leq \varphi \leq 2 \cdot \pi - \theta_M \\ \frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; 2 \cdot \pi - \theta_M \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.47)$$

As integrais que definem a corrente média e a corrente eficaz do diodo “ D_{1A} ” podem ser conferidas nas expressões (5.48) e (5.49), respectivamente.

$$I_{D1A,avg1} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} \left[\frac{3}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi + \Phi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.48)$$

$$I_{D1A,rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} \left[\frac{3}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi + \Phi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.49)$$

Resolvendo as integrais são obtidas as equações (5.50) e (5.51) que representam a corrente média e a corrente eficaz no diodo “ D_{1A} ”.

$$I_{D1A,avg1} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 9 \cdot m_a^2 \cdot \left[2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + \sin(\Phi) \right] + \\ & -9 \cdot m_a^2 \cdot \cos(\Phi) \cdot (\pi + \Phi) + \\ & [18 + 6 \cdot \cos(\Phi)] \cdot m_a + 2 \cdot \cos(\Phi) \cdot \sqrt{9 \cdot m_a^2 - 1} \end{aligned} \right\} \quad (5.50)$$

$$I_{D1A,rms1} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & 54 \cdot m_a \cdot [1 - 2 \cdot \cos(\Phi) + \cos(\Phi)^2] + \\ & (-36 \cdot \sqrt{9 \cdot m_a^2 - 1}) \cdot [1 + \cos(\Phi)^2] + 81 \cdot \pi + \\ & -54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) - 27 \cdot [\Phi - \sin(\Phi) \cdot \cos(\Phi)] + \\ & \frac{1}{m_a^2} \cdot \left\{ (\sqrt{9 \cdot m_a^2 - 1}) \cdot [4 \cdot \cos(\Phi)^2 - 2] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.51)$$

Equacionamento para o caso 2

O equacionamento desta seção é válido para as seguintes regiões de operação:

- $\arcsen\left(\frac{1}{3 \cdot m_a}\right) \leq \Phi \leq \pi$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

As integrais que definem a corrente média e a corrente eficaz do diodo “ D_{1A} ” para o caso 2 são apresentadas nas expressões (5.52) e (5.53).

$$I_{D1A,avg2} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi-\theta_M} \left[\frac{3}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ &\int_{\pi}^{\pi-\theta_M} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ &\int_{\pi}^{\pi+\theta_M} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \\ &\int_{\pi+\theta_M}^{\pi+\Phi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.52)$$

$$I_{D1A,rms2}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi-\theta_M} \left[\frac{3}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ &\int_{\pi}^{\pi-\theta_M} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ &\int_{\pi}^{\pi+\theta_M} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ &\int_{\pi+\theta_M}^{\pi+\Phi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.53)$$

As equações (5.54) e (5.55) que representam a corrente média e a corrente eficaz no diodo “ D_{1A} ”.

$$I_{D1A,avg2} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} &9 \cdot m_a^2 \cdot \left[2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + \sin(\Phi) \right] + \\ &-9 \cdot m_a^2 \cdot \cos(\Phi) \cdot (\pi + \Phi) + \\ &\left[18 + 6 \cdot \cos(\Phi) \right] \cdot m_a + 2 \cdot \cos(\Phi) \cdot \sqrt{9 \cdot m_a^2 - 1} \end{aligned} \right\} \quad (5.54)$$

$$I_{D1A,rms2} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} &54 \cdot m_a \cdot \left[1 - 2 \cdot \cos(\Phi) + \cos(\Phi)^2 \right] + \\ &\left(-36 \cdot \sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[1 + \cos(\Phi)^2 \right] + 81 \cdot \pi + \\ &-54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) - 27 \cdot \left[\Phi - \sen(\Phi) \cdot \cos(\Phi) \right] + \\ &\frac{1}{m_a^2} \cdot \left\{ \left(\sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[4 \cdot \cos(\Phi)^2 - 2 \right] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.55)$$

Equacionamento para o caso 3

Os limites para os quais o equacionamento do caso 3 tem validade são:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A expressão que define o comportamento da razão cíclica do diodo “ D_{1A} ” é mostrada em (5.56).

$$d_{D1A}(\varphi) = \begin{cases} 1 - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) & ; 0 \leq \varphi \leq \pi \\ 1 & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.56)$$

Portanto, as integrais de corrente média e eficaz para o diodo “ D_{1A} ” são obtidas através das equações (5.57) e (5.58).

$$I_{D1A,avg3} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi} \left[1 - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ &\int_{\pi}^{\pi+\Phi} (1) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.57)$$

$$I_{D1A,rms3}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} &\int_{\Phi}^{\pi} \left[1 - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot \left[I_p \cdot \sen(\varphi - \Phi) \right]^2 d\varphi + \\ &\int_{\pi}^{\pi+\Phi} (1) \cdot \left[I_p \cdot \sen(\varphi - \Phi) \right]^2 d\varphi \end{aligned} \right\} \quad (5.58)$$

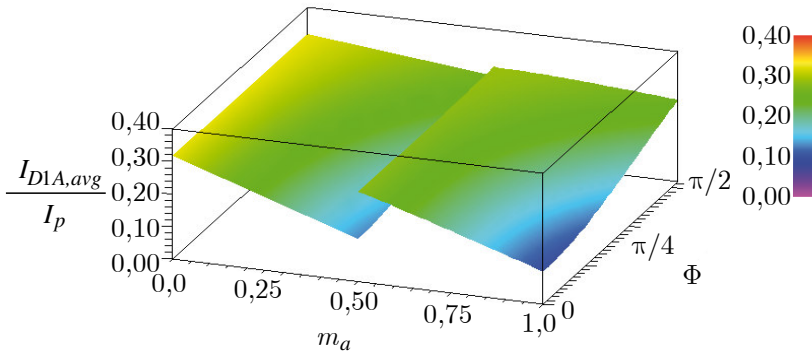
As expressões que definem a corrente média e a corrente eficaz do diodo “ D_{1A} ” para o caso 3 (três) são mostradas em (5.59) e (5.60).

$$I_{D1A,avg3} = \frac{-m_a \cdot I_p}{8 \cdot \pi} \cdot [3 \cdot \cos(\Phi) \cdot (\pi - \Phi) + 3 \cdot \sin(\Phi)] + \frac{I_p}{\pi} \quad (5.59)$$

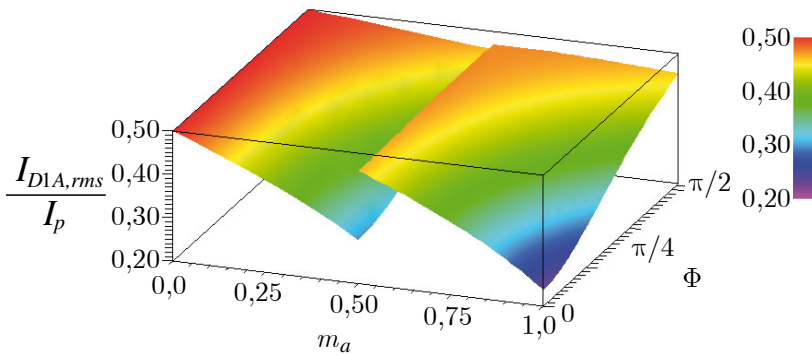
$$I_{D1A,rms3} = I_p \cdot \sqrt{\frac{1}{4} - \frac{m_a}{4 \cdot \pi} \cdot [1 + 2 \cdot \cos(\Phi) + \cos(\Phi)^2]} \quad (5.60)$$

Representação gráfica das correntes média e eficaz do diodo “D_{1A}”

A evolução das correntes média e eficaz em função do índice de modulação e do ângulo da corrente de carga para toda a faixa de operação pode ser visualizada na Fig. 5.12.



(a)



(b)

Fig. 5.12 – Evolução das correntes média (a) e eficaz (b) no diodo em função do índice de modulação e da razão cíclica.

5.1.5 Cálculo das Correntes Média e Eficaz para o Diodo D_{2A}

De forma análoga ao equacionamento do diodo “ D_{1A} ” é necessário efetuar o equacionamento das correntes do diodo “ D_{2A} ” em três casos.

Equacionamento para o caso 1

O equacionamento do caso 1 é válido para as seguintes regiões de operação:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A função que descreve o comportamento da razão cíclica do diodo “ D_{2A} ” pode ser conferida na equação (5.61).

$$d_{D_{2A}}(\varphi) = \begin{cases} \frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) & ; 0 \leq \varphi \leq \theta_M \\ 0 & ; \theta_M \leq \varphi \leq \pi - \theta_M \\ \frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) & ; \pi - \theta_M \leq \varphi \leq \pi \\ 0 & ; \pi \leq \varphi \leq \pi + \theta_M \\ \frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) & ; \pi + \theta_M \leq \varphi \leq 2 \cdot \pi - \theta_M \\ 0 & ; 2 \cdot \pi - \theta_M \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.61)$$

A corrente média e a corrente eficaz no diodo “ D_{2A} ” pode ser encontrada através as expressões (5.62) e (5.63).

$$I_{D2A,avg1} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \text{sen}(\varphi) \right] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} (0) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \text{sen}(\varphi) \right] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \\ & \int_{\pi}^{\pi + \Phi} (0) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.62)$$

$$I_{D2A,rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\theta_M} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \text{sen}(\varphi) \right] \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\theta_M}^{\pi - \theta_M} (0) \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \text{sen}(\varphi) \right] \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi}^{\pi + \Phi} (0) \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.63)$$

As equações que definem a corrente média e a corrente eficaz são apresentadas em (5.64) e (5.65).

$$I_{D2A,avg1} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & -9 \cdot m_a^2 \cdot \left[2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + \text{sen}(\Phi) \right] + \\ & 9 \cdot m_a^2 \cdot \cos(\Phi) \cdot \Phi + [6 + 6 \cdot \cos(\Phi)] \cdot m_a - \\ & -2 \cdot \cos(\Phi) \cdot \sqrt{9 \cdot m_a^2 - 1} \end{aligned} \right\} \quad (5.64)$$

$$I_{D2A,rms1} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & 54 \cdot m_a \cdot \left[-1 - 2 \cdot \cos(\Phi) - \cos(\Phi)^2 \right] + \\ & \left(36 \cdot \sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[1 + \cos(\Phi)^2 \right] + \\ & 54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) - 27 \cdot \left[\Phi - \sen(\Phi) \cdot \cos(\Phi) \right] + \\ & \frac{1}{m_a^2} \cdot \left\{ \left(\sqrt{9 \cdot m_a^2 - 1} \right) \cdot \left[-4 \cdot \cos(\Phi)^2 + 2 \right] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.65)$$

Equacionamento para o caso 2

O equacionamento do caso 2 é válido para a seguinte região de operação:

- $\arcsen\left(\frac{1}{3 \cdot m_a}\right) \leq \Phi \leq \pi$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A corrente média pode ser obtida através das integrais apresentadas em (5.66).

$$I_{D2A,avg2} = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi - \theta_M} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi - \theta_M}^{\pi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi + \theta_M}^{\pi} (0) \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi + \\ & \int_{\pi + \theta_M}^{\pi + \Phi} \left[-\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sen(\varphi) \right] \cdot I_p \cdot \sen(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (5.66)$$

A expressão que permite obter a corrente eficaz no diodo “ D_{2A} ” é mostrada na equação (5.67).

$$I_{D2A,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \begin{aligned} & \int_{\Phi}^{\pi-\theta_M} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi-\theta_M}^{\pi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi+\theta_M}^{\pi} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \\ & \int_{\pi+\theta_M}^{\pi+\Phi} \left[-\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\} \quad (5.67)$$

Efetuada-se as integrações apresentadas em (5.66) e (5.67) são obtidas as expressões de corrente média e corrente eficaz para o diodo “ D_{2A} ”. Estas expressões são apresentadas nas equações (5.68) e (5.69).

$$I_{D2A,avg} = \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ \begin{aligned} & 9 \cdot m_a^2 \cdot [\sin(\Phi) - \cos(\Phi) \cdot \Phi] + \\ & [-6 \cdot \cos(\Phi) - 6] \cdot m_a + 2 \cdot \sin(\Phi) \end{aligned} \right\} \quad (5.68)$$

$$I_{D2A,rms} = \frac{I_p}{216 \cdot \pi} \cdot \left\{ \begin{aligned} & -54 \cdot m_a \cdot [1 + 2 \cdot \cos(\Phi) + \cos(\Phi)^2] + \\ & (36 \cdot \sqrt{9 \cdot m_a^2 - 1}) \cdot [1 + \cos(\Phi)^2] + \\ & 54 \cdot \arcsin\left(\frac{1}{3 \cdot m_a}\right) - 27 \cdot [\Phi - \sin(\Phi) \cdot \cos(\Phi)] + \\ & \frac{1}{m_a^2} \cdot \left\{ (\sqrt{9 \cdot m_a^2 - 1}) \cdot [-4 \cdot \cos(\Phi)^2 + 2] \right\} \end{aligned} \right\}^{\frac{1}{2}} \quad (5.69)$$

Equacionamento para o caso 3

O equacionamento apresentado nesta seção é válido para os seguintes casos:

- $0 \leq \Phi \leq \frac{\pi}{2}$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A expressão que define o comportamento da razão cíclica do diodo “ D_{2A} ” é mostrada em (5.70).

$$d_{D2A}(\varphi) = \begin{cases} 0 & ; 0 \leq \varphi \leq \pi \\ -\frac{3}{2} \cdot m_a \cdot \sin(\varphi) & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.70)$$

Portanto, as integrais que representam a corrente média e a corrente eficaz para o diodo “ D_{2A} ” são obtidas através das equações (5.71) e (5.72).

$$I_{D2A,avg3} = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} \left[-\frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right\} \quad (5.71)$$

$$I_{D2A,rms3}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \int_{\pi}^{\pi+\Phi} \left[-\frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \right\} \quad (5.72)$$

As expressões da corrente média e da corrente eficaz do diodo “ D_{1A} ” para o caso 3 (três) são mostradas em (5.73) e (5.74), respectivamente.

$$I_{D2A,avg3} = \frac{-3 \cdot m_a \cdot I_p}{8 \cdot \pi} \cdot [\cos(\Phi) \cdot \Phi - \sin(\Phi)] \quad (5.73)$$

$$I_{D2A,rms3} = \frac{I_p \cdot \sqrt{2}}{4} \cdot \sqrt{\frac{m_a}{\pi} \cdot \{ [2 + \cos(\Phi)]^2 - 4 \cdot \cos(\Phi) \}} \quad (5.74)$$

Representação gráfica das correntes média e eficaz do diodo “ D_{2A} ”

O comportamento da corrente média e da corrente eficaz em função do índice de modulação e do ângulo da corrente de carga é mostrado na Fig. 5.13.

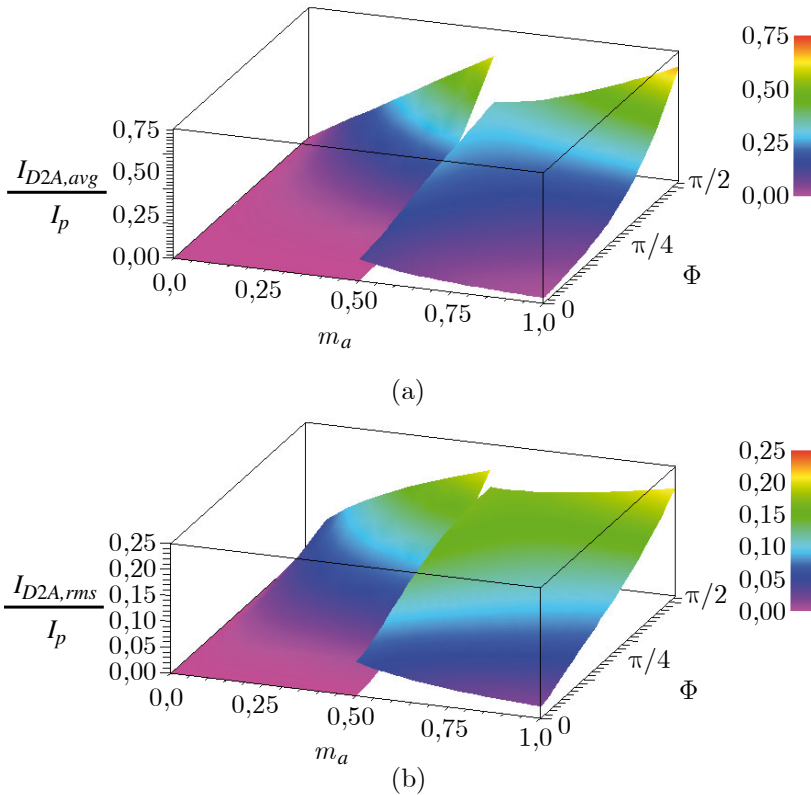


Fig. 5.13 – Evolução das correntes média (a) e eficaz (b) no diodo em função do índice de modulação e da razão cíclica.

5.1.6 Cálculo das Correntes Média e Eficaz Para o Diodo D_{3A}

Conforme já demonstrado na seção 5.1.3, o inversor trifásico de dois níveis ao qual são conectados os conversores meia-ponte possui uma função de razão cíclica baseada em constantes e apenas duas condições de operação. Portanto, o equacionamento das correntes do diodo “ D_{3A} ” é realizado em duas etapas.

Equacionamento para o caso 1

Neste caso os interruptores comutam na frequência do sinal fundamental, sendo assim a corrente no interruptor depende apenas da corrente de carga. Este modo de operação é válido para:

- $0 \leq \Phi \leq \pi/2$;
- $0,5 \leq m_a \leq 1,0$ (Modo I).

A razão cíclica do diodo “ D_{3A} ” é apresentada na equação (5.75).

$$d_{D_{3A}}(\varphi) = \begin{cases} 0 & ; 0 \leq \varphi \leq \pi \\ 1 & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.75)$$

Substituindo na equação de corrente média (5.5) e na equação de corrente eficaz (5.6) a expressão de corrente no interruptor (5.9) e a expressão que define a razão cíclica (5.75), são obtidas as relações que definem a corrente média e a corrente eficaz no diodo “ D_{3A} ”. Estas expressões podem ser observadas em (5.76) e (5.77), respectivamente.

$$I_{D_{3A},avg1} = \frac{1}{2 \cdot \pi} \cdot \left[\int_{\Phi}^{\pi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right] \quad (5.76)$$

$$I_{D_{3A},rms1}^2 = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} (0) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi + \int_{\pi}^{\pi+\Phi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \right\} \quad (5.77)$$

Após algumas manipulações matemáticas são obtidas as equações da corrente média (5.78) e da corrente eficaz (5.79) no diodo “ D_{3A} ”.

$$I_{D_{3A},avg1} = \frac{I_p}{2 \cdot \pi} \cdot [1 - \cos(\Phi)] \quad (5.78)$$

$$I_{D_{3A},rms1} = \frac{I_p}{2} \cdot \sqrt{\frac{-\cos(\Phi) \cdot \sin(\Phi) - \Phi}{\pi}} \quad (5.79)$$

Equacionamento para o caso 2

No caso 2 os interruptores não estão comutando e a corrente no diodo “ D_{3A} ” é igual à parcela negativa de corrente de carga. Este modo de operação é válido para:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 0,5$ (Modo II).

A razão cíclica do diodo “ D_{3A} ” para este modo de operação é mostrada na expressão (5.80).

$$d_{D_{3A}}(\varphi) = 1; \quad 0 \leq \varphi \leq 2 \cdot \pi \quad (5.80)$$

Novamente salienta-se que a corrente dos diodos foi deslocada de 180° (cento e oitenta graus) para facilitar a integração, portanto as funções que definem a corrente média e a corrente eficaz podem ser visualizadas nas equações (5.81) e (5.82), respectivamente.

$$I_{D_{3A},avg} = \frac{1}{2 \cdot \pi} \cdot \int_{\Phi}^{\pi+\Phi} (1) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \quad (5.81)$$

$$I_{D_{3A},rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_{\Phi}^{\pi+\Phi} (1) \cdot [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \quad (5.82)$$

Sendo assim,

$$I_{D_{3A},avg} = \frac{1}{\pi} \cdot I_p \quad (5.83)$$

$$I_{D_{3A},rms} = \frac{1}{2} \cdot I_p \quad (5.84)$$

Representação gráfica das correntes média e eficaz do interruptor “ D_{3A} ”

O comportamento das correntes média e eficaz para os casos 1 e 2 em função do ângulo da corrente de carga é representado na Fig. 5.11 (a) e Fig. 5.11 (b).

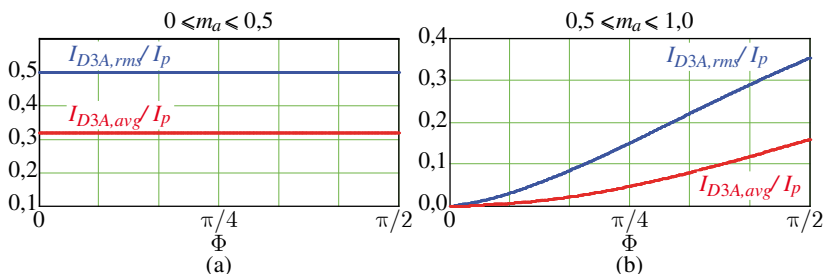


Fig. 5.14 – Correntes médias e eficaz para o caso 1 (a) e para o caso 2 (b) em função do ângulo da corrente de carga.

5.1.7 Equivalência Entre os Interruptores

O equacionamento da corrente eficaz e da corrente média apresentado é válido para os interruptores superiores de cada um dos braços. Os esforços dos interruptores inferiores são obtidos através de tabelas que representam a equivalência entre os interruptores. A Tabela 5.1 representa a equivalência entre os esforços de corrente nos interruptores para o “Modo I” de operação, situação onde o inversor trifásico comuta na frequência fundamental do sinal de saída.

Tabela 5.1 - Equivalência de interruptores para operação no “Modo I”.

Equivalência	
$I_{S1A'} = I_{S2A}$	$I_{D1A'} = I_{D2A}$
$I_{S2A'} = I_{S1A}$	$I_{D2A'} = I_{D1A}$
$I_{S3A'} = I_{S3A}$	$I_{D3A'} = I_{D3A}$

No “Modo II” de operação o inversor trifásico de dois níveis não está comutando. Esta peculiaridade modifica a equivalência das correntes para os interruptores do inversor trifásico, portanto para este modo de operação a equivalência das correntes é apresentada na Tabela 5.2.

Tabela 5.2 – Equivalência de interruptores para operação no “Modo II”.

Equivalência	
$I_{S1A'} = I_{S2A}$	$I_{D1A'} = I_{D2A}$
$I_{S2A'} = I_{S1A}$	$I_{D2A'} = I_{D1A}$
$I_{S3A'} = 0$	$I_{D3A'} = 0$

Empregando o equacionamento apresentado e as tabelas de equivalência é possível realizar o dimensionamento dos semicondutores do inversor trifásico com quatro níveis operando com a modulação híbrida proposta.

5.2 Estudo da Distribuição de Potência Entre as Fontes de Alimentação

O conceito de utilizar células em série com diferentes tensões de alimentação é conhecido, tanto no meio acadêmico [78, 79, 96-98] quanto pela indústria [99, 100]. Esta estratégia proporciona o aumento da quantidade de níveis sintetizados na saída do inversor em função do número de células conectadas em série. Um dos pontos negativos deste conceito reside no processamento de diferentes blocos de energia em cada uma das fontes associadas, onde geralmente as fontes de maior tensão são responsáveis por uma parcela maior da energia. Outra característica da associação em série de conversores é a possibilidade de circulação de energia reativa entre as fontes de alimentação. Esta circulação de energia pode ser observada em determinadas condições de operação, o que implica em retificadores que possuam capacidade bidirecional de fluxo de energia para as fontes de alimentação isoladas. Os retificadores bidirecionais elevam o custo e diminuem a confiabilidade dos conversores, o que limita a aplicação das estruturas que necessitam dos mesmos. Abaixo analisa-se o comportamento das potências nas fontes de corrente contínua isoladas para a estratégia de modulação proposta.

5.2.1 Equacionamento da Corrente Média das Fontes Isoladas dos Conversores Meia-Ponte

Nesta seção é apresentado o equacionamento da corrente média que circula nas fontes de alimentação que fornecem energia para os

conversores meia-ponte. Este equacionamento é apresentado apenas para a estratégia de modulação para elevado índice de modulação, ou seja, com o inversor trifásico operando na frequência fundamental de saída. Como não haverá alternância de estratégia de modulação do inversor proposto, observa-se que os limites do índice de modulação para esta seção são os limites matemáticos. Este limite é observado quando o sinal de referência não cruza mais com as portadoras 1 e 3, o que ocorre para índice de modulação menor que um terço ($m_a \leq \frac{1}{3}$).

Na seção 3.4.2 verificou-se através de simulação numérica que a modulação proposta, onde o inversor trifásico é comutado na frequência fundamental do sinal de saída, resulta em processamento bidirecional de energia pelas fontes de corrente contínua isoladas dos conversores meia-ponte. Este conceito pode ser confirmado teoricamente através do equacionamento da corrente da fonte de alimentação de um inversor meia-ponte. Para o inversor meia-ponte superior a corrente da fonte de alimentação pode ser representada pela subtração da corrente do interruptor “ S_{1A} ” e da corrente do diodo “ D_{1A} ”, conforme apresentado na Fig. 5.15.

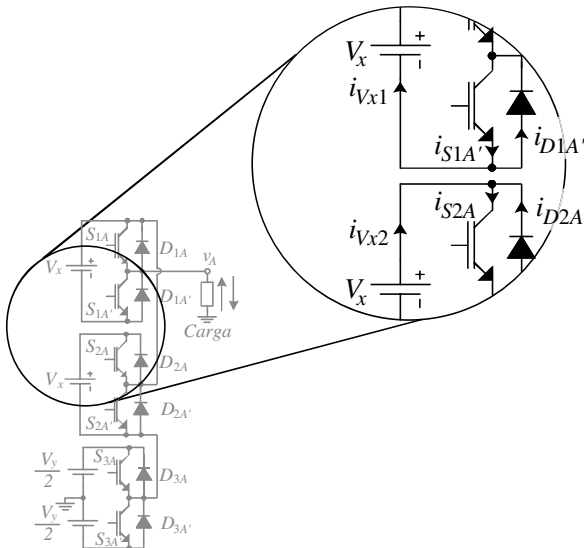


Fig. 5.15 – Detalhe da composição da corrente da fonte de alimentação do inversor meia-ponte superior da fase A.

Portanto, a equação que define a corrente da fonte de alimentação do conversor meia-ponte superior é mostrada em (5.85).

$$i_{Vx1} = i_{S1A'} - i_{D1A'} \quad (5.85)$$

A potência média da fonte de alimentação de tensão constante é dada pelo produto entre o valor da tensão e a corrente média da fonte. Este conceito é expresso na relação (5.86).

$$P_{\phi} = V_x \cdot I_{Vx1,avg} \quad (5.86)$$

A corrente média da fonte de alimentação do conversor meia-ponte superior é obtida através da expressão (5.87).

$$I_{Vx1,avg} = I_{S1A',avg} - I_{D1A',avg} \quad (5.87)$$

A corrente média da fonte de alimentação do conversor meia-ponte inferior é mostrada na expressão (5.88).

$$I_{Vx2,avg} = I_{S2A,avg} - I_{D2A,avg} \quad (5.88)$$

Empregando as equivalências apresentadas na seção 5.1.7, a equação que define a corrente média da fonte de alimentação do conversor meia-ponte inferior pode ser representada pela relação (5.89).

$$I_{Vx2,avg} = I_{S1A',avg} - I_{D1A',avg} \quad (5.89)$$

Através da equação (5.89) verifica-se que a corrente média das fontes de alimentação dos dois conversores meia-ponte são idênticas, confirmando que os conversores meia-ponte processam a mesma quantidade de energia.

Substituindo na equação (5.89) as expressões de corrente média do interruptor “ S_{2A} ” e do diodo “ D_{2A} ” é encontrada a corrente das fontes de alimentação. Para o “Modo I” de operação, onde o inversor comuta na frequência do sinal fundamental de saída, são obtidas três expressões de corrente média.

Equacionamento para o caso 1

Este equacionamento é válido para as seguintes regiões de operação:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $\frac{1}{3} < m_a \leq 1,0$ (Modo I).

Neste caso a corrente das fontes de alimentação é expressa pela relação (5.90).

$$I_{Vx,avg1} = I_{S2A,avg1} - I_{D2A,avg1} = \frac{I_p \cdot \cos(\Phi)}{8 \cdot \pi} \cdot (3 \cdot \pi \cdot m_a - 4) \quad (5.90)$$

Equacionamento para o caso 2

O caso 2 é restrito à seguinte região de operação:

- $\arcsen\left(\frac{1}{3 \cdot m_a}\right) \leq \Phi \leq \pi/2$;
- $1/3 < m_a \leq 1,0$ (Modo I).

Neste caso a corrente das fontes de alimentação é expressa pela relação (5.91).

$$I_{Vx,avg2} = I_{S2A,avg2} - I_{D2A,avg2} = \frac{I_p \cdot \cos(\Phi)}{8 \cdot \pi} \cdot (3 \cdot \pi \cdot m_a - 4) \quad (5.91)$$

Equacionamento para o caso 3

O equacionamento mostrado nesta seção é válido para as seguintes condições de operação:

- $0 \leq \Phi \leq \pi/2$;
- $0 \leq m_a \leq 1/3$ (Modo I).

A corrente média do interruptor “ S_{2A} ” pode ser obtida através da relação (5.92).

$$I_{S2A,avg4} = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} \left[\frac{1}{2} + \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right\} \quad (5.92)$$

Após algumas manipulações é obtida a equação que representa a corrente média no interruptor “ S_{2A} ”, conforme mostrado na expressão (5.93).

$$I_{S2A,avg4} = \frac{I_p}{8 \cdot \pi} \cdot \{ m_a \cdot [3 \cdot \cos(\Phi) \cdot \Phi - 3 \cdot \sin(\Phi)] + 2 \cdot [1 - \cos(\Phi)] \} \quad (5.93)$$

A corrente média do diodo “ D_{2A} ” é obtida através das integrais mostradas em (5.94).

$$I_{D2A,avg4} = \frac{1}{2 \cdot \pi} \cdot \left\{ \int_{\Phi}^{\pi} \left[\frac{1}{2} - \frac{3}{2} \cdot m_a \cdot \sin(\varphi) \right] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} (0) \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right\} \quad (5.94)$$

Solucionando as integrais encontra-se a expressão da corrente média do diodo “ D_{2A} ”, conforme apresentado em (5.95).

$$I_{D2A,avg4} = \frac{I_p}{8 \cdot \pi} \cdot \left\{ 3 \cdot m_a \cdot \cos(\Phi) \cdot (\Phi - \pi) - 3 \cdot m_a \cdot \sin(\Phi) + \right. \\ \left. + 2 \cdot [1 + \cos(\Phi)] \right\} \quad (5.95)$$

Portanto, a corrente média das fontes de alimentação dos inversores meia-ponte é encontrada através da expressão (5.96).

$$I_{Vx,avg3} = I_{S2A,avg4} - I_{D2A,avg4} = \frac{I_p}{8 \cdot \pi} \cdot [\cos(\Phi) \cdot (3 \cdot \pi \cdot m_a - 4)] \quad (5.96)$$

Representação Gráfica das Correntes nas Fontes de Alimentação dos Conversores Meia-Ponte

A corrente das fontes de alimentação dos conversores meia-ponte pode ser representada graficamente em função do ângulo da corrente de carga e do índice de modulação. Este gráfico é apresentado na Fig. 5.16.

Observa-se que, à medida que a carga se torna mais reativa, com ângulo próximo a 90° (noventa graus), a corrente média da fonte de alimentação se anula, indicando que não há potência ativa processada.

Por outro lado, quando o inversor está alimentando uma carga com característica com grande transferência de potência ativa ($\Phi \cong \sim 0$), verifica-se a necessidade de bidirecionalidade no fluxo de energia. Esta característica pode ser visualizada com maior clareza na Fig. 5.17.

Conforme já havia sido verificado através de simulação numérica na seção 3.4, para valores baixos de índice de modulação a corrente média das fontes de alimentação dos conversores meia-ponte se torna negativa. O valor exato do índice de modulação que resulta em uma corrente média nula é obtido igualando-se a expressão (5.96) a zero. Esta análise é mostrada em (5.97).

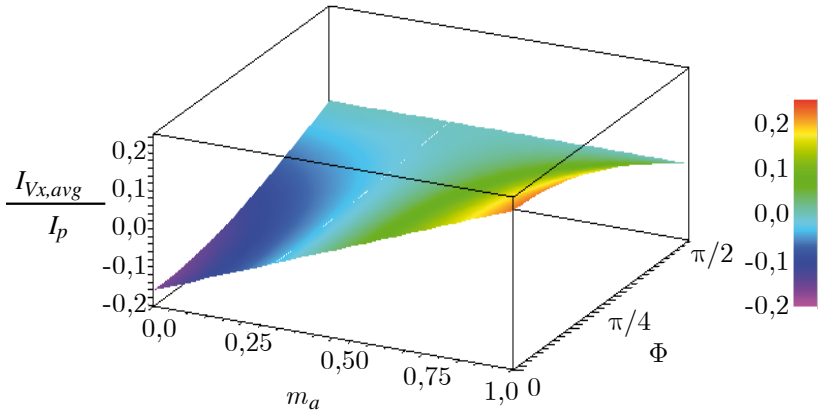


Fig. 5.16 – Corrente média nas fontes de alimentação dos conversores meia-ponte em função do índice de modulação e do ângulo da corrente de carga.

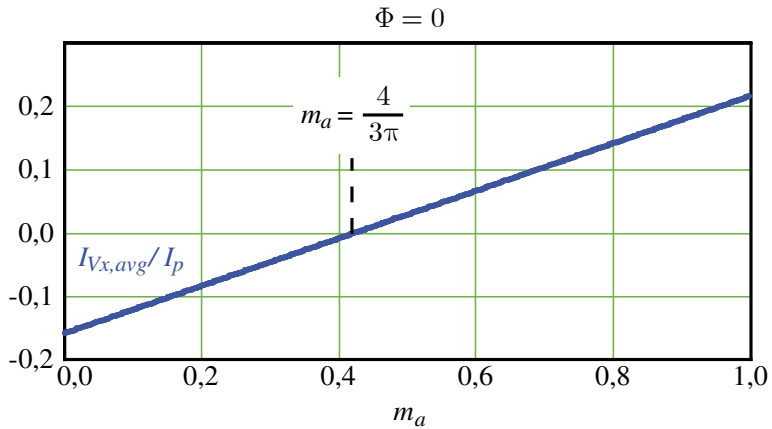


Fig. 5.17 – Corrente média nas fontes de alimentação dos conversores meia-ponte em função do índice de modulação.

$$\frac{I_p}{8 \cdot \pi} \cdot [\cos(\Phi) \cdot (3 \cdot m_a \cdot \pi - 4)] = 0 \quad (5.97)$$

$$m_a = \frac{4}{3 \cdot \pi}$$

Portanto, independente do ângulo da corrente de carga, é imprescindível que a mudança do modo de operação do inversor se

realize com índice de modulação maior que o valor apresentado em (5.97). Salienta-se que para cargas puramente indutivas não seria necessário realizar a alteração da estratégia de modulação.

5.2.2 Equacionamento da Corrente Média da Fonte do Inversor Trifásico de Dois Níveis

A corrente que circula pela fonte de alimentação do inversor trifásico de dois níveis é composta pelas correntes dos três braços do inversor. Porém, considerando que há simetria entre as correntes que circulam em cada fase, a corrente da fonte de alimentação do inversor trifásico pode ser obtida equacionando apenas uma das fases. A Fig. 5.18 apresenta um detalhe do inversor trifásico, destacando as correntes (em uma das fases) dos interruptores que compõem a corrente da fonte de alimentação do inversor trifásico de dois níveis.

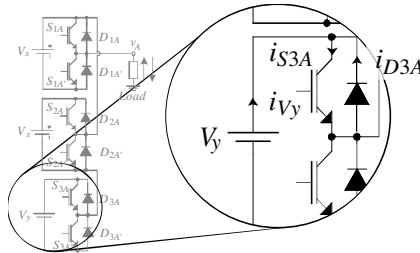


Fig. 5.18 – Detalhe da composição da corrente na fonte de alimentação do inversor trifásico de dois níveis.

Sendo assim, a equação que define a corrente da fonte de alimentação do inversor trifásico é mostrada em (5.98). Salienta-se que o fator três incluído na equação representa a participação das três fases na composição da corrente da fonte de alimentação.

$$i_{Vy} = 3 \cdot (i_{S3A} - i_{D3A}) \quad (5.98)$$

Substituindo na equação (5.98) as equações de corrente no interruptor (5.40) e do diodo (5.78) é obtida a expressão que define a corrente na fonte de alimentação do inversor trifásico. A expressão válida para o “Modo I” de operação é apresentada em (5.99).

$$I_{Vy,avg} = \frac{3 \cdot I_p}{\pi} \cdot \cos(\varphi) \quad (5.99)$$

Verifica-se que a corrente da fonte de alimentação do inversor trifásico é independente do índice de modulação, devido à operação em baixa frequência dos interruptores do inversor trifásico de dois níveis.

5.2.3 Distribuição de Potência nas Fontes de Alimentação

Empregando as equações de corrente média nas fontes de alimentação, são obtidas as relações que representam a potência na fonte de alimentação do inversor trifásico e nas fontes de alimentação dos conversores meia-ponte.

A expressão que demonstra a potência de cada uma das seis fontes isoladas dos conversores meia-ponte pode ser conferida em (5.100).

$$P_{1\phi} = \frac{V_x \cdot I_p}{8 \cdot \pi} \cdot [\cos(\Phi) \cdot (3 \cdot \pi \cdot m_a - 4)] \quad (5.100)$$

A expressão da potência entregue pela fonte do inversor trifásico de dois níveis é visualizada em (5.101).

$$P_{3\phi} = \frac{3 \cdot V_y \cdot I_p}{\pi} \cdot \cos(\phi) \quad (5.101)$$

Considerando que a potência de saída de uma das fases pode ser expressa pela relação (5.102), pode-se parametrizar as potências das fontes de alimentação em função da potência de saída.

$$P_o = \frac{3 \cdot m_a \cdot V_y \cdot I_p}{4} \cdot \cos(\phi) \quad (5.102)$$

Portanto, a expressão que demonstra a soma da potência das fontes de alimentação dos conversores meia-ponte parametrizada em função da potência de carga é mostrada em (5.103).

$$\overline{\sum P_{V1\phi}} = \frac{6 \cdot P_{1\phi}}{3 \cdot P_o} = \frac{3 \cdot m_a \cdot \pi - 4}{3 \cdot \pi \cdot m_a} \quad (5.103)$$

A potência da fonte de alimentação do inversor trifásico de dois níveis parametrizada em função da potência de carga é apresentada na expressão (5.104).

$$\overline{P_{3\phi}} = \frac{P_{3\phi}}{3 \cdot P_o} = \frac{4}{3 \cdot \pi \cdot m_a} \quad (5.104)$$

Na Fig. 5.19 são apresentadas as potências normalizadas das fontes de alimentação em função do índice de modulação. Observa-se que as curvas teóricas têm um comportamento muito semelhante aos resultados obtidos através de simulação (Fig. 3.20), comprovando a necessidade da estratégia de modulação adotada para índice de modulação menor que $0,43 \cong \frac{4}{3 \cdot \pi}$.

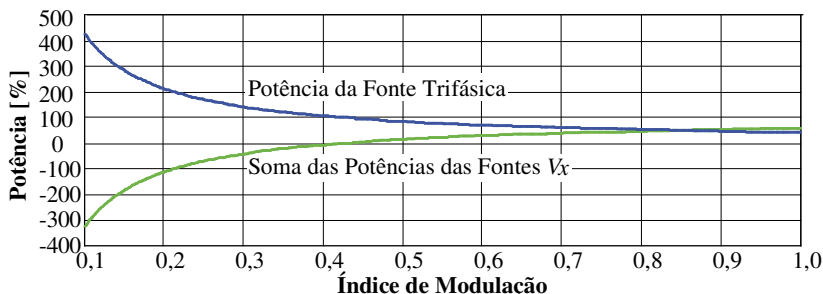


Fig. 5.19 – Distribuição de potência parametrizada entre as fontes de alimentação.

5.3 Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores Meia-ponte

O dimensionamento dos capacitores das fontes de alimentação dos conversores meia-ponte pode ser realizado em função da corrente eficaz nos capacitores e em relação à ondulação de tensão nos mesmos. O equacionamento que será apresentado permitirá o cálculo destas duas figuras de mérito, permitindo ao projetista a comparação dos parâmetros e a correta especificação. No equacionamento em questão serão adotadas as seguintes hipóteses simplificadoras:

- A corrente que carrega os capacitores é constante;
- A corrente de carga é senoidal e isenta de componentes harmônicos;
- A frequência de comutação dos interruptores é considerada muito maior que a frequência fundamental de saída;
- A modelagem será realizada para o “Modo I” de operação e com ângulo nulo de corrente de carga, pois esta condição é a que produz a maior ondulação na tensão do capacitor;

- As correntes de carga máximas são independentes do índice de modulação m_a .

Sendo assim, o circuito para a modelagem da tensão e da corrente no capacitor pode ser simplificado por uma fonte de corrente constante e uma fonte de corrente controlada, conforme apresentado na Fig. 5.20. A fonte de corrente constante representa a energia entregue pela rede para a carga do capacitor e a fonte de corrente controlada representa a corrente solicitada pelo inversor.

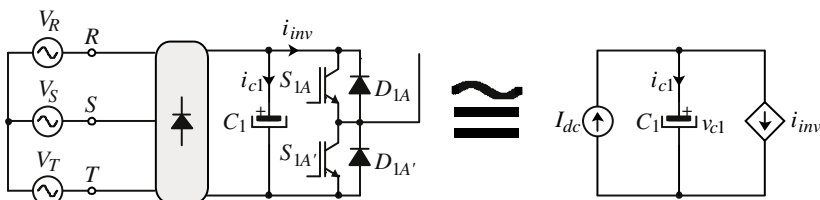


Fig. 5.20 – Esquema elétrico do circuito empregado na modelagem do capacitor.

A forma da corrente da fonte de corrente controlada pode ser obtida através da equação (5.105).

$$i_{inv}(\varphi) = i_{s1}(\varphi) - i_{d1}(\varphi) \quad (5.105)$$

Considerando que a corrente média quase-instantânea dos interruptores pode ser aproximada por uma função de razão cíclica que multiplica a corrente de carga, a corrente da fonte de corrente controlada é expressa pela relação (5.106).

$$\langle i_{inv}(\varphi) \rangle = \begin{cases} [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) & ; \theta_M \leq \varphi \leq \pi - \theta_M \\ [0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) & ; \pi \leq \varphi \leq \pi + \theta_M \\ [0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) & ; 2 \cdot \pi - \theta_M \leq \varphi \leq 2 \cdot \pi \\ 0 & ; \text{demais intervalos} \end{cases} \quad (5.106)$$

Onde,

$$\theta_M = \arcsen\left(\frac{1}{3 \cdot m_a}\right) \quad (5.107)$$

A corrente média quase-instantânea do inversor considerando um índice de modulação de amplitude de 0,9 ($m_a = 0,9$) e a corrente de pico

de carga de aproximadamente 70 A ($I_p = 50 \cdot \sqrt{2}$ A) é visualizada na Fig. 5.21.

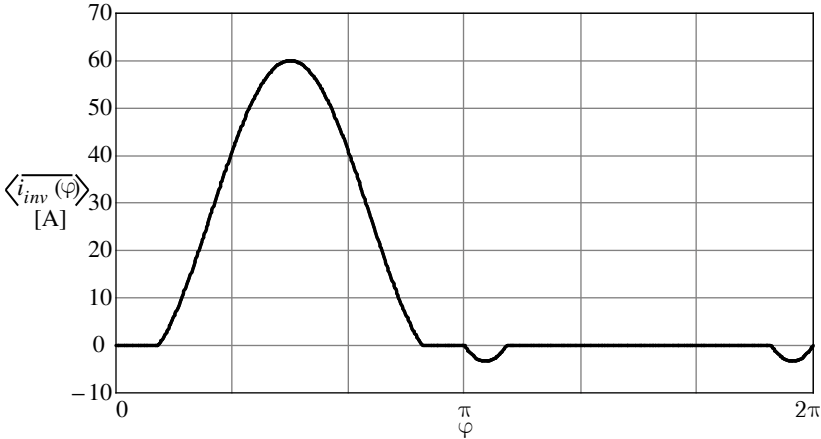


Fig. 5.21 – Corrente solicitada pelo inversor ao capacitor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9; I_p = 50 \cdot \sqrt{2}$ A).

A corrente fornecida pela fonte de alimentação “ I_{dc} ” é o valor médio da corrente solicitada pelo inversor. A expressão (5.108) apresenta o valor da corrente média da fonte de alimentação em função do índice de modulação.

$$I_{dc} = I_p \cdot \left(\frac{3}{8} \cdot m_a - \frac{1}{2 \cdot \pi} \right) \quad (5.108)$$

Analisando pelo método dos nós as correntes do circuito da Fig. 5.21 pode-se equacionar a corrente média quase-instantânea do capacitor conforme representado em (5.109).

$$\langle \overline{i_{c1}(\varphi)} \rangle = I_{dc} - \langle \overline{i_{inv}(\varphi)} \rangle \quad (5.109)$$

A corrente média quase-instantânea do capacitor da fonte de alimentação dos conversores meia-ponte pode ser observada na Fig. 5.22.

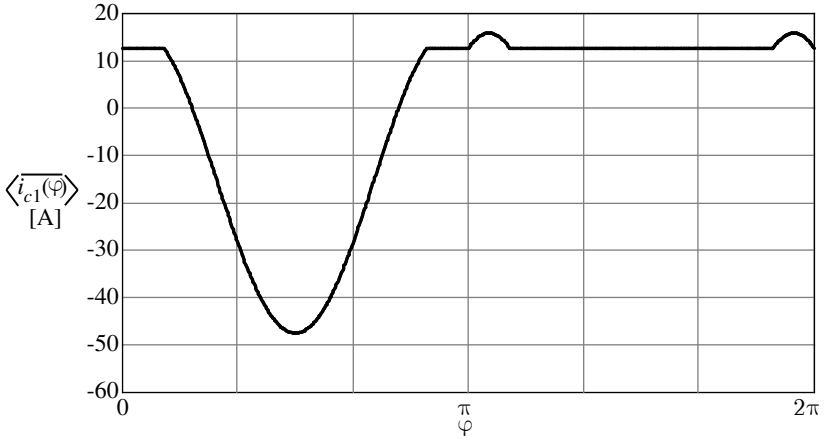


Fig. 5.22 – Corrente média quase-instantânea do capacitor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9$; $I_p = 50 \cdot \sqrt{2}$ A).

O cálculo da ondulação de tensão no capacitor da fonte de alimentação dos conversores meia-ponte será realizado no intervalo no qual o inversor solicita a maior corrente do capacitor, produzindo a maior ondulação de tensão ($\theta_M \leq \varphi \leq \pi - \theta_M$). Este cálculo pode ser realizado com o auxílio da expressão (5.110). O emprego da corrente média quase-instantânea para determinar a ondulação de tensão no capacitor é válido, pois, certamente, a ondulação de tensão no capacitor será dominada pelas harmônicas de baixa frequência, visto que a integração matemática é uma operação de filtro passa-baixas. Sendo assim, a relação entre a tensão e a corrente de um capacitor pode ser definida pela equação (5.110).

$$\langle i_{cl}(t) \rangle \cong C_1 \cdot \frac{dv_{cl}(t)}{dt} \quad (5.110)$$

Considerando que,

$$\varphi = \omega_o \cdot t, \quad (5.111)$$

a tensão do capacitor para o intervalo citado é dada por

$$v_{cl}(t) = \frac{1}{8} \cdot I_p \cdot \left[\frac{-3 \cdot m_a \cdot \pi \cdot t - 4 \cdot t}{C_1 \cdot \pi} - \frac{4 \cdot \pi \cdot \cos(\omega \cdot t)}{C_1 \cdot \pi \cdot \omega_o} \right] + \frac{1}{8} \cdot I_p \cdot \frac{3 \cdot m_a \cdot \pi \cdot \sin(2 \cdot \omega_o \cdot t)}{C_1 \cdot \pi \cdot \omega_o} + V_{cl}(0) + \frac{I_p}{2 \cdot C_1 \cdot \omega_o} \quad (5.112)$$

onde $V_{cl}(0)$ representa a condição inicial de tensão do capacitor.

Derivando a expressão (5.112) e igualando a zero pode-se encontrar os instantes de tempo onde a tensão do capacitor é mínima e máxima. Estes instantes de tempo, denominados “ t_1 ” e “ t_2 ”, são apresentados nas expressões (5.113) e (5.114).

$$t_1 = \frac{\arccos\left(\frac{1}{6} \cdot \sqrt{27 - \frac{2}{m_a^2} + \frac{12}{m_a \cdot \pi} - \frac{2 \cdot \sqrt{-12 \cdot m_a + \pi + 9 \cdot \pi \cdot m_a^2}}{m_a^2 \cdot \sqrt{\pi}}}\right)}{\omega_o} \quad (5.113)$$

$$t_2 = \frac{\pi - \arccos\left(\frac{1}{6} \cdot \sqrt{27 - \frac{2}{m_a^2} + \frac{12}{m_a \cdot \pi} - \frac{2 \cdot \sqrt{-12 \cdot m_a + \pi + 9 \cdot \pi \cdot m_a^2}}{m_a^2 \cdot \sqrt{\pi}}}\right)}{\omega_o} \quad (5.114)$$

Substituindo os instantes de tempo “ t_1 ” e “ t_2 ” na expressão de tensão no capacitor (5.112) são encontrados os valores de tensão máxima e mínima no capacitor, respectivamente. As expressões (5.115) e (5.116) demonstram as tensões máxima e mínima no capacitor.

$$V_{cl_max} = \frac{1}{24 \cdot \omega_o \cdot \pi \cdot C_1} \cdot \left\{ \begin{aligned} &9 \cdot I_p \cdot m_a \cdot \pi \cdot \sin\left[2 \cdot \arccos\left(\frac{1}{6} \cdot \rho\right)\right] + 12 \cdot I_p \cdot \pi - \\ &-\arccos\left(\frac{1}{6} \cdot \rho\right) \cdot (12 \cdot I_p + 9 \cdot I_p \cdot m_a \cdot \pi) - \\ &-2 \cdot I_p \cdot \sqrt{\pi} \cdot \rho + 24 \cdot V_{cl}(0) \cdot \omega_o \cdot \pi \cdot C_1 \end{aligned} \right\} \quad (5.115)$$

$$V_{c1_min} = \frac{1}{24 \cdot \omega_o \cdot \pi \cdot C_1} \cdot \left\{ \begin{aligned} &9 \cdot I_p \cdot m_a \cdot \pi \cdot \left[\arccos\left(\frac{1}{6} \cdot \rho\right) - \pi \right] + 2 \cdot I_p \cdot \sqrt{\pi} \cdot \rho + \\ &+ 12 \cdot I_p \cdot \arccos\left(\frac{1}{6} \cdot \rho\right) + 24 \cdot V_{c1}(0) \cdot \omega_o \cdot \pi \cdot C_1 - \\ &- 9 \cdot I_p \cdot m_a \cdot \pi \cdot \sin\left[2 \cdot \arccos\left(\frac{1}{6} \cdot \rho\right)\right] + \end{aligned} \right\} \quad (5.116)$$

A variável auxiliar “ ρ ” é definida na equação (5.117).

$$\rho = \sqrt{27 - \frac{2}{m_a^2} + \frac{12}{m_a \cdot \pi} - 2 \cdot \sqrt{\frac{-12}{m_a^3 \cdot \pi} + \frac{1}{m_a^4} + \frac{9}{m_a^2}}} \quad (5.117)$$

A ondulação de tensão no capacitor pode ser obtida através equação (5.118).

$$\Delta V_{c1} = V_{c1_max} - V_{c1_min} \quad (5.118)$$

Substituindo as expressões de tensão máxima e mínima no capacitor na equação (5.118) e, reorganizando a expressão resultante, é obtida uma expressão para o cálculo da capacitância. Esta expressão é apresentada em (5.119).

$$C_1 = \frac{I_p}{24 \cdot \omega_o \cdot \pi \cdot \Delta V_{c1}} \cdot \left\{ \begin{aligned} &-18 \cdot m_a \cdot \pi \cdot \arccos\left(\frac{1}{6} \cdot \rho\right) - 24 \cdot \arccos\left(\frac{1}{6} \cdot \rho\right) - \\ &-4 \cdot \pi \cdot \rho + 18 \cdot m_a \cdot \pi \cdot \sin\left[2 \cdot \arccos\left(\frac{1}{6} \cdot \rho\right)\right] + \\ &+ 12 \cdot \pi + 9 \cdot m_a \cdot \pi^2 \end{aligned} \right\} \quad (5.119)$$

A corrente eficaz do capacitor pode ser calculada integrando a expressão (5.109), conforme apresentado na equação (5.120).

$$I_{c1,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} [I_{dc} - i_{inv}(\varphi)]^2 d\varphi \quad (5.120)$$

Desenvolvendo a expressão (5.120), têm-se:

$$\begin{aligned} I_{c1,rms}^2 &= \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} [I_{dc}^2 - 2 \cdot I_{dc} \cdot i_{inv}(\varphi) + i_{inv}(\varphi)^2] d\varphi \\ &= \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} I_{dc}^2 d\varphi - 2 \cdot I_{dc} \cdot \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} i_{inv}(\varphi) d\varphi + \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} i_{inv}(\varphi)^2 d\varphi \end{aligned} \quad (5.121)$$

Sabendo que:

$$\frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} I_{dc}^2 d\varphi = I_{dc}^2 \quad (5.122)$$

E, conforme a definição apresentada em (5.108), a corrente média solicitada pelo inversor de tensão é “ I_{dc} ”. Sendo assim, a segunda integral da equação (5.121) pode ser reescrita como apresentado em (5.123).

$$\frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} i_{inv}(\varphi) d\varphi = I_{dc} \quad (5.123)$$

A corrente eficaz solicitada pelo inversor ao capacitor que alimenta os conversores meia-ponte é definida pela expressão (5.124).

$$I_{inv,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} i_{inv}(\varphi)^2 d\varphi \quad (5.124)$$

Substituindo as equações (5.122), (5.123) e (5.124) na expressão (5.121) é obtida a equação que define a corrente eficaz no capacitor. Esta equação é mostrada em (5.125).

$$I_{c1,rms} = \sqrt{I_{inv,rms}^2 - I_{dc}^2} \quad (5.125)$$

A corrente “ I_{dc} ” é conhecida, portanto, para o cálculo da corrente eficaz do capacitor é necessário definir a corrente eficaz quase-instantânea do inversor. A corrente que o inversor solicita é expressa na equação (5.106), entretanto, para facilitar os cálculos, a corrente que o inversor solicita do capacitor pode ser definida seguindo a expressão (5.126).

$$\langle i_{inv,rms}(\varphi) \rangle = \begin{cases} [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) & ; 0 \leq \varphi \leq \pi \\ 0 & ; \pi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (5.126)$$

O cálculo da corrente eficaz solicitada pelo inversor de tensão é realizado empregando o conceito de valores eficazes quase-instantâneos, através da expressão (5.127).

$$I_{inv,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot [I_p \cdot \sin(\varphi)]^2 d\varphi \quad (5.127)$$

Integrando a expressão (5.127) obtêm-se a corrente eficaz que o inversor meia-ponte solicita do capacitor. O resultado desta integração é apresentado na equação (5.128).

$$I_{inv,rms} = \frac{\sqrt{2} \cdot I_p}{4} \cdot \sqrt{\frac{8 \cdot m_a - \pi}{\pi}} \quad (5.128)$$

Substituindo as expressões da corrente média (5.108) e da corrente eficaz (5.128) do inversor meia-ponte na equação (5.125), é obtida a corrente eficaz do capacitor. Esta equação é apresentada em (5.129).

$$I_{c1,rms} = \frac{I_p}{8 \cdot \pi} \sqrt{-9 \cdot \pi^2 \cdot m_a^2 + 88 \cdot \pi \cdot m_a - 8 \cdot \pi^2 - 16} \quad (5.129)$$

5.3.1 Exemplo do Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores Meia-ponte

Para demonstrar as expressões deduzidas será apresentado um exemplo de projeto com as especificações da Tabela 5.3.

Tabela 5.3 – Parâmetros para exemplo da metodologia de cálculo do capacitor.

Parâmetro	Valor	Descrição
$V_{c1}(0)$	400 V	Tensão inicial do capacitor de alimentação dos conversores meia-ponte
I_p	70,711 A	Corrente de pico na carga
ΔV_{c1}	16 V	Ondulação de tensão do capacitor de alimentação dos conversores meia-ponte (aproximadamente 4 %)
m_a	0,9	Índice de modulação de amplitude
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência
f_o	50 Hz	Frequência fundamental da tensão de saída
ω	314,159 rad / s	Frequência angular fundamental da tensão de saída

Empregando os valores da Tabela 5.3 na expressão de cálculo da capacitância do capacitor de alimentação dos conversores meia-ponte (5.119) encontra-se valor da capacitância. A corrente eficaz do capacitor é obtida através da aplicação dos parâmetros de projeto na expressão (5.129). A especificação completa do capacitor é mostrada na Tabela 5.4.

Tabela 5.4 – Valores de capacitância e corrente eficaz do capacitor do retificador que alimenta os conversores meia-ponte.

Parâmetro	Valor	Descrição
C_1	10.820 μF	Capacitância do capacitor de alimentação dos conversores meia-ponte
$I_{c1,rms}$	25,463 A	Corrente eficaz do capacitor

Para validar o equacionamento apresentado foram efetuadas algumas simulações numéricas. O primeiro circuito simulado é apresentado na Fig. 5.23.

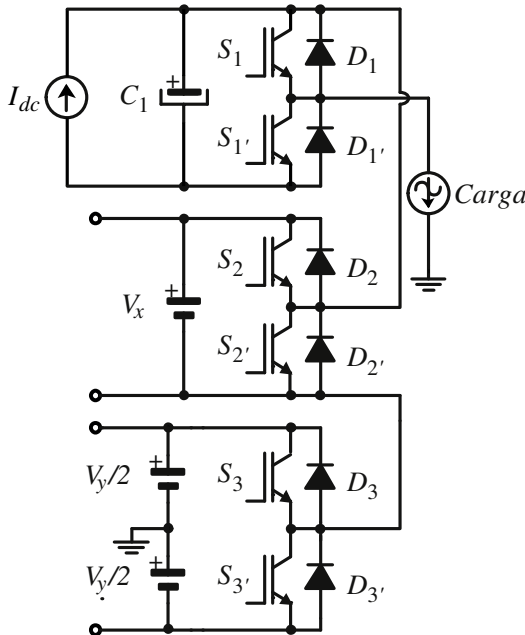


Fig. 5.23 – Circuito simulado para análise da ondulação de tensão e da corrente eficaz no capacitor “ C_1 ”.

Na Fig. 5.24 são apresentadas as formas de onda de tensão e corrente no capacitor “ C_1 ”.

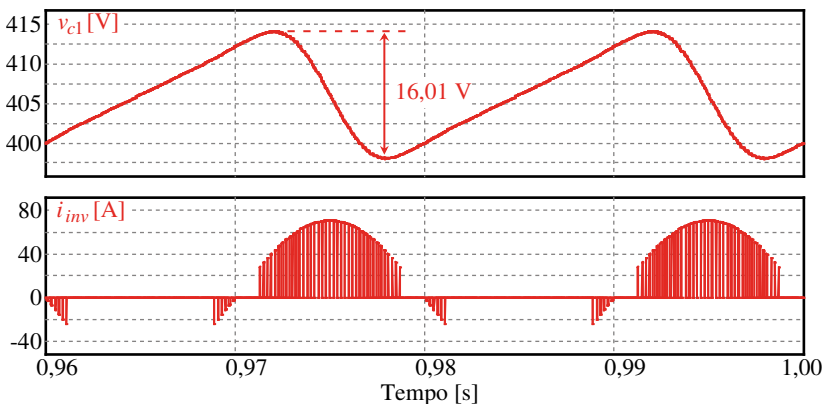


Fig. 5.24 – Forma de onda de tensão no capacitor “ C_1 ” e corrente solicitada pelo inversor de tensão.

Verifica-se que a ondulação de tensão no capacitor “ C_1 ” encontra-se com um valor muito próximo ao estabelecido no projeto, confirmando o equacionamento da capacitância.

A Fig. 5.25 apresenta as formas de onda de corrente no capacitor “ C_1 ” e da fonte de alimentação “ I_{dc} ”.

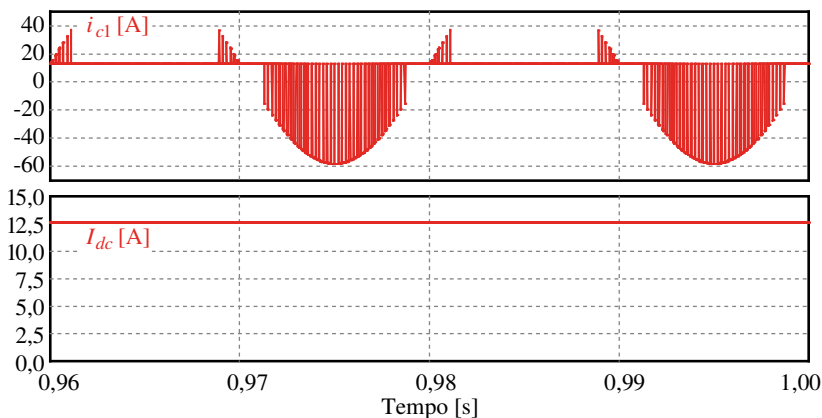


Fig. 5.25 – Forma de onda de corrente no capacitor C_1 e corrente fornecida pela fonte de alimentação.

Observa-se que a corrente no capacitor “ C_1 ” é uma composição das correntes “ I_{dc} ” e “ $i_{inv}(t)$ ” conforme análise teórica. O valor eficaz de corrente no capacitor “ C_1 ” obtido através da simulação numérica foi de “25,694 A”, confirmando o equacionamento apresentado.

O equacionamento demonstrado para o cálculo da capacitância e da corrente eficaz no elemento “ C_1 ” considera que a fonte de alimentação que fornece energia para o circuito possui uma corrente constante. Esta simplificação foi adotada para possibilitar a realização do equacionamento, pois a inclusão da fonte de alimentação e de sua respectiva impedância, aliado ao comportamento não-linear do retificador, elevaria a ordem e a complexidade do sistema equacionado, inviabilizando uma solução analítica.

Para verificar a influência de uma fonte de alimentação que ofereça uma corrente pulsada para a carga do capacitor “ C_1 ” no equacionamento desenvolvido, foram realizadas algumas simulações numéricas baseadas no circuito da Fig. 5.26.

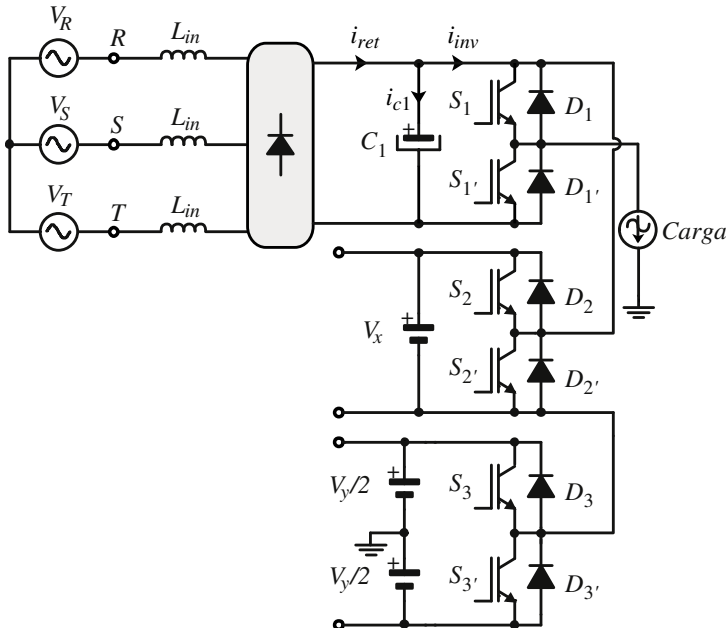


Fig. 5.26 – Circuito simulado para análise da influência do retificador de entrada no equacionamento apresentado para o capacitor “ C_1 ”.

A impedância de entrada empregada na simulação foi ajustada em 1 %, 2 % ou 5 % da impedância “por unidade” do conversor. Esta impedância “por unidade” pode ser obtida com o auxílio da expressão (5.130).

$$L_{pu} = \frac{V_{in,rms}}{2 \cdot \pi \cdot f_o \cdot I_{in,rms}} \quad (5.130)$$

Onde “ $V_{in,rms}$ ” e “ $I_{in,rms}$ ” são, respectivamente, os valores eficazes da tensão de fase e da corrente de fase do conversor.

Os parâmetros empregados nas simulações do conversor da Fig. 5.26 são apresentados na Tabela 5.5.

Tabela 5.5 – Parâmetros para exemplo da metodologia de cálculo do capacitor.

Parâmetro	Valor	Descrição
$V_{cl}(0)$	400 V	Tensão inicial do capacitor de alimentação dos conversores meia-ponte
I_p	70,711 A	Corrente de pico na carga
ΔV_{cl}	8 V; 16 V; 40 V	Ondulação de tensão do capacitor de alimentação dos conversores meia-ponte (aproximadamente 2%; 4 % e 10 %)
m_a	0,5; 0,7; 0,9	Índice de modulação de amplitude
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência
f_o	50 Hz	Frequência fundamental da tensão de saída
ω_o	314,159 rad / s	Frequência angular fundamental da tensão de saída
P_{in}	5 kW	Potência de entrada nominal (Considera-se que a potência nominal é obtida com $m_a = 0,9$)
$V_{in,rms}$	171,5 V	Tensão eficaz de uma fase (valor necessário para se obter 400 V de tensão média no capacitor “ C_1 ”)
L_{in}	1%; 2%; 5%	Indutância de entrada ($L_{in} = 562 \mu\text{H}; 1,123 \text{ mH}; 2,809 \text{ mH}$)

Na Fig. 5.27 são apresentadas as formas de onda de tensão no capacitor e de corrente solicitada pelo inversor de tensão. Neste exemplo foram empregados os seguintes parâmetros: $m_a = 0,9$; $L_{in} = 2,809$ mH; $C_1 = 10.820 \mu\text{F}$. Verifica-se que a ondulação de tensão é um pouco superior ao valor de projeto (16 V) e que a tensão média no capacitor é um pouco inferior aos 400 V, devido à presença da impedância na entrada do circuito.

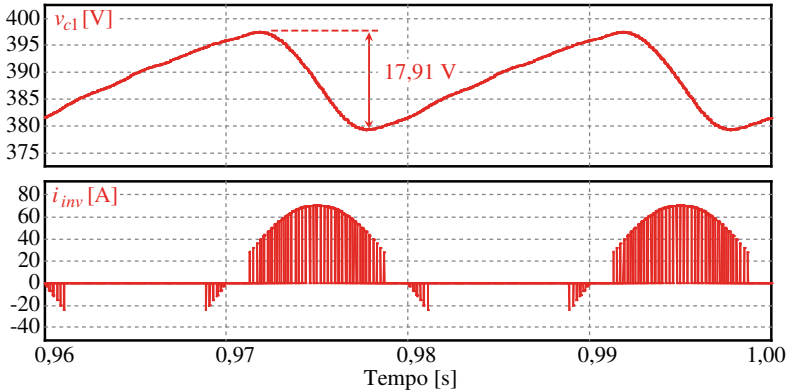


Fig. 5.27 – Forma de onda de tensão no capacitor “ C_1 ” e corrente solicitada pelo inversor de tensão.

A Fig. 5.28 apresenta as formas de onda de corrente no capacitor “ C_1 ” e corrente fornecida pelo retificador de entrada.

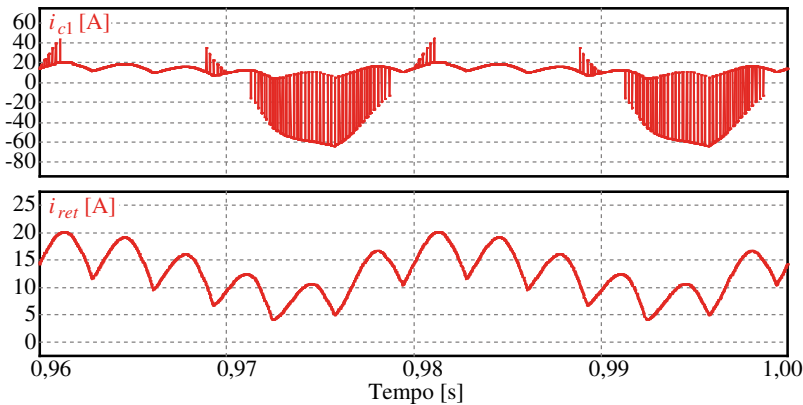


Fig. 5.28 – Forma de onda de corrente no capacitor C_1 e corrente fornecida pelo retificador trifásico.

Metodologia empregada para a comparação dos resultados:

- O valor de capacitância é calculado para cada novo valor de índice de modulação e ondulação de tensão;
- Os valores de impedância de entrada não dependem do índice de modulação;
- A corrente de saída é considerada uma fonte senoidal, isenta de harmônicas e seu valor eficaz não depende do índice de modulação.

Na Fig. 5.29 são apresentados os resultados obtidos das simulações numéricas para a ondulação de tensão no capacitor do retificador que alimenta os inversores meia-ponte. Os traços representam os valores calculados analiticamente de ondulação (8 V, 16 V e 40 V) e os símbolos demonstram os valores obtidos para impedâncias de entrada de 1 %, 2 % e 5 %. Verifica-se que a ondulação de tensão para o circuito alimentado por um retificador trifásico de seis pulsos é mais elevada do que a ondulação calculada analiticamente, a qual foi baseada na alimentação do capacitor através de uma corrente isenta de ondulações. A corrente fornecida pelo retificador de seis pulsos é pulsada e, seu valor de pico depende da impedância total presente no caminho entre a rede e o capacitor. Sendo assim é natural que ocorra um erro entre o valor projetado e o valor obtido na prática. Entretanto, verifica-se que para valores de projeto em torno de 2 % de ondulação de tensão, neste caso 8 V, o erro de projeto é pequeno e praticamente independe da impedância da rede. Isto permite a aplicação do equacionamento apresentado, onde se pode apenas, a critério do projetista, considerar um pequeno fator de correção no momento da escolha do capacitor a ser empregado.

De forma análoga, a corrente eficaz do capacitor também sofre uma elevação em seu valor devido ao aspecto pulsante da corrente fornecida pelo retificador de seis pulsos. Na Fig. 5.30 são apresentados os valores de corrente eficaz calculados para os índices de modulação de 0,5; 0,7 e 0,9 e os valores obtidos através da simulação. Os valores representados por uma linha correspondem aos valores calculados analiticamente e os valores representados pelos símbolos correspondem aos resultados das simulações.

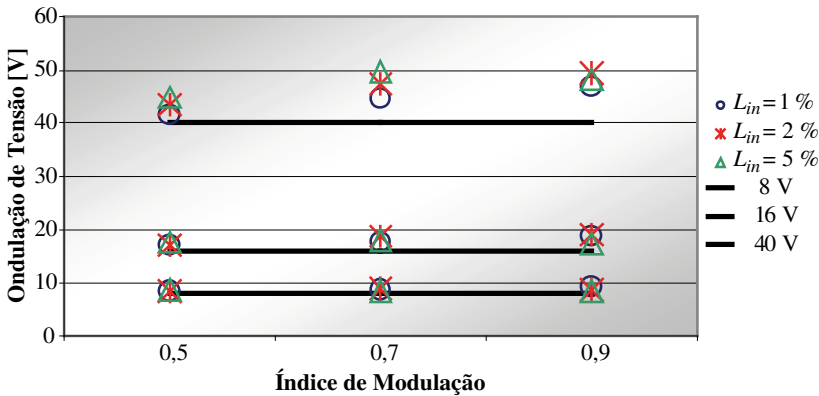


Fig. 5.29 – Ondulação de tensão no capacitor dos conversores meia-ponte em função da impedância de entrada e do índice de modulação.

Observa-se que o erro no projeto onde foram empregados valores reduzidos de ondulação de tensão no capacitor é menor e, neste caso, a variação da impedância de entrada tem menor influência no valor eficaz de corrente do capacitor. A maioria dos projetos irá priorizar um baixo valor de ondulação de tensão, permitindo ao projetista empregar o equacionamento apresentado.

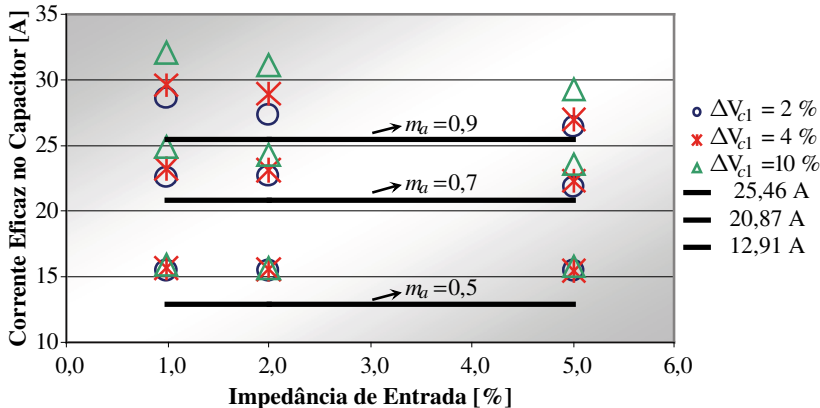


Fig. 5.30 – Corrente eficaz no capacitor dos conversores meia-ponte em função da impedância de entrada e da ondulação de tensão.

Os parâmetros empregados nas simulações numéricas e os valores obtidos são apresentados nas tabelas denominadas: Tabela 5.6 e Tabela 5.7. Nestas tabelas são demonstrados os valores de ondulação de

tensão, capacitância, índice de modulação, impedância de entrada e os valores de erro percentual de ondulação de tensão e corrente eficaz.

Tabela 5.6 – Valores ondulação de tensão do “ C_1 ” para vários valores de impedância de entrada, índice de modulação e capacitância.

m_a	C_1 [μF]	L_{in}	ΔV_{cl} [V] Teoria	ΔV_{cl} [V] Simulação	Erro ΔV_{cl} [%]
0,9	21.640	1 %	2 % = 8	8,73 V	+9,12
0,9	21.640	2 %	2 % = 8	9,18 V	+14,75
0,9	21.640	5 %	2 % = 8	8,42 V	+5,25
0,9	10.820	1 %	4 % = 16	18,12 V	+13,25
0,9	10.820	2 %	4 % = 16	19,05 V	+19,06
0,9	10.820	5 %	4 % = 16	17,94 V	+12,12
0,9	4.328	1 %	10 % = 40	44,55 V	+11,37
0,9	4.328	2 %	10 % = 40	47,49 V	+18,73
0,9	4.328	5 %	10 % = 40	50,35 V	+25,87
0,7	13.700	1 %	2 % = 8	8,56 V	+7,00
0,7	13.700	2 %	2 % = 8	8,79 V	+9,87
0,7	13.700	5 %	2 % = 8	8,82 V	+10,25
0,7	6.851	1 %	4 % = 16	17,31 V	+8,19
0,7	6.851	2 %	4 % = 16	18,11 V	+13,19
0,7	6.851	5 %	4 % = 16	18,94 V	+18,37
0,7	2.741	1 %	10 % = 40	42,81 V	+7,02
0,7	2.741	2 %	10 % = 40	45,15 V	+12,87
0,7	2.741	5 %	10 % = 40	48,35 V	+20,87
0,5	5.980	1 %	2 % = 8	8,37 V	+4,63
0,5	5.980	2 %	2 % = 8	8,43 V	+5,37
0,5	5.980	5 %	2 % = 8	8,44 V	+5,50
0,5	2.990	1 %	4 % = 16	17,07 V	+6,69
0,5	2.990	2 %	4 % = 16	17,17 V	+7,31
0,5	2.990	5 %	4 % = 16	17,53 V	+9,56
0,5	1.196	1 %	10 % = 40	41,39 V	+3,47
0,5	1.196	2 %	10 % = 40	43,38 V	+8,45
0,5	1.196	5 %	10 % = 40	44,91 V	+12,27

Tabela 5.7 – Valores de corrente eficaz do capacitor “ C_1 ” para vários valores de impedância de entrada, índice de modulação e capacitância.

m_a	C_1 [μF]	L_{in}	$I_{c1,rms}$ [A] Teoria	$I_{c1,rms}$ [A] Simulação	Erro $I_{c1,rms}$ [%]
0,9	21.640	1 %	25,46 A	28,34 A	+11,31
0,9	21.640	2 %	25,46 A	28,44 A	+11,70
0,9	21.640	5 %	25,46 A	26,74 A	+5,03
0,9	10.820	1 %	25,46 A	29,57 A	+16,14
0,9	10.820	2 %	25,46 A	29,62 A	+16,34
0,9	10.820	5 %	25,46 A	27,82 A	+9,27
0,9	4.328	1 %	25,46 A	32,62 A	+28,12
0,9	4.328	2 %	25,46 A	31,84 A	+25,06
0,9	4.328	5 %	25,46 A	30,61 A	+20,23
0,7	13.700	1 %	20,87 A	22,72 A	+8,86
0,7	13.700	2 %	20,87 A	22,54 A	+8,00
0,7	13.700	5 %	20,87 A	22,18 A	+6,28
0,7	6.851	1 %	20,87 A	23,27 A	+11,50
0,7	6.851	2 %	20,87 A	23,19 A	+11,12
0,7	6.851	5 %	20,87 A	23,00 A	+10,21
0,7	2.741	1 %	20,87 A	25,22 A	+20,84
0,7	2.741	2 %	20,87 A	24,75 A	+18,59
0,7	2.741	5 %	20,87 A	24,00 A	+15,00
0,5	5.980	1 %	12,91 A	15,47 A	+19,83
0,5	5.980	2 %	12,91 A	15,38 A	+19,13
0,5	5.980	5 %	12,91 A	15,31 A	+18,59
0,5	2.990	1 %	12,91 A	15,75 A	+22,00
0,5	2.990	2 %	12,91 A	15,54 A	+20,37
0,5	2.990	5 %	12,91 A	15,51 A	+20,14
0,5	1.196	1 %	12,91 A	15,88 A	+23,01
0,5	1.196	2 %	12,91 A	15,75 A	+22,00
0,5	1.196	5 %	12,91 A	15,78 A	+22,23

Analisando os valores de erro percentual para índice de modulação maior ou igual a 0,7 e ondulação de tensão menor ou igual a 4 % confirma-se que os mesmos não ultrapassam 20 %, confirmando a possibilidade de empregar o equacionamento de projeto apresentado em aplicações onde tais erros sejam aceitáveis, apenas considerando esse coeficiente no momento da escolha do capacitor.

5.4 Cálculo das Perdas de Condução do Inversor

A potência dissipada nos interruptores é geralmente dividida em duas categorias: a perda devido à resistência não nula do interruptor à passagem de corrente, conhecida como perda de condução, e a perda devido à transição entre o estado de condução e o de bloqueio, conhecida como perda de comutação.

A perda de condução pode ser calculada através da expressão (5.131).

$$P_{cond, S/Djo} = V_{To} \cdot I_{S/Djo, avg} + r_T \cdot I_{S/Djo, rms}^2 \quad (5.131)$$

Onde,

- S / D Representa qual componente está sendo calculado, um interruptor ou um diodo;
- $j = 1, 2, 3$ Representa qual interruptor está sendo equacionado;
- $o = A, B, C$ Representa a fase a qual o interruptor pertence;
- V_{To} Variável que caracteriza a parcela constante da oposição à passagem de corrente no semicondutor;
- r_T Variável que caracteriza um aumento linear em função da corrente da oposição à passagem de corrente no semicondutor.

As variáveis que representam as características do semicondutor devem ser obtidas diretamente do catálogo do fabricante, através de análise das curvas de queda de tensão em função da corrente fornecidas pelo fabricante ou através de ensaios realizados em laboratório na temperatura de operação estimada.

5.4.1 Cálculo da Perda de Condução Para os Interruptores Controlados

A perda de condução para o interruptor “ S_{1A} ” é obtida substituindo-se na equação (5.131) as expressões de corrente média e corrente eficaz deduzidas previamente. São necessárias três expressões diferentes para equacionar a corrente de um interruptor em toda a região de operação de índice de modulação e ângulo da corrente de carga. Entretanto, a metodologia de cálculo é a mesma. Sendo assim serão apresentadas as expressões para o cálculo na região onde se concentra a maior dissipação de energia.

Para a região denominada “caso 1 (um)” a equação de perdas é representada pela relação (5.132). Esta equação é válida para a região de operação compreendida entre:

- $0 \leq \Phi \leq \arcsen\left(\frac{1}{3 \cdot m_a}\right)$;
- $\frac{1}{2} < m_a \leq 1,0$ (Modo I).

Para as demais regiões de operação bem como os demais interruptores, o equacionamento pode ser realizado de maneira análoga, apenas empregando as expressões adequadas de corrente média e corrente eficaz.

$$P_{cond,S1A} = V_{To} \cdot \frac{I_p}{24 \cdot \pi \cdot m_a} \cdot \left\{ 18 \cdot m_a^2 \cdot \cos(\Phi) \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + 9 \cdot m_a^2 \cdot [\sin(\Phi) - \Phi \cdot \cos(\Phi)] + 18 \cdot m_a + 2 \cdot \cos(\Phi) \cdot (-3 \cdot m_a + \sqrt{9 \cdot m_a^2 - 1}) \right\} +$$

$$+ r_T \cdot \frac{I_p^2}{216^2 \cdot \pi^2} \cdot \left\{ 54 \cdot m_a \cdot [1 + 2 \cdot \cos(\Phi) + \cos(\Phi)^2] + (-36 \cdot \sqrt{9 \cdot m_a^2 - 1}) \cdot [1 + \cos(\Phi)^2] + 54 \cdot \pi + 54 \cdot \arcsen\left(\frac{1}{3 \cdot m_a}\right) + 27 \cdot [\Phi - \sin(\Phi) \cdot \cos(\Phi)] + \frac{1}{m_a^2} \cdot \left\{ (\sqrt{9 \cdot m_a^2 - 1}) \cdot [4 \cdot \cos(\Phi)^2 - 2] \right\} \right\} \quad (5.132)$$

Para exemplificar o emprego das equações deduzidas, escolheu-se o interruptor do tipo IGBT (*Insulated Gate Bipolar Transistor*) modelo SKM 75BG063D fabricado pela empresa Semikron. Os parâmetros que representam a oposição à passagem de corrente deste interruptor foram obtidos através da curva que demonstra a queda de tensão instantânea do componente em função da corrente direta instantânea. Estas curvas fornecidas pelo fabricante e a curva linearizada em função dos parâmetros obtidos são apresentadas na Fig. 5.31. A curva linearizada foi obtida para a condição de quinze volts de tensão de comando e visando uma maior precisão, na região de vinte âmpères a cem âmpères.

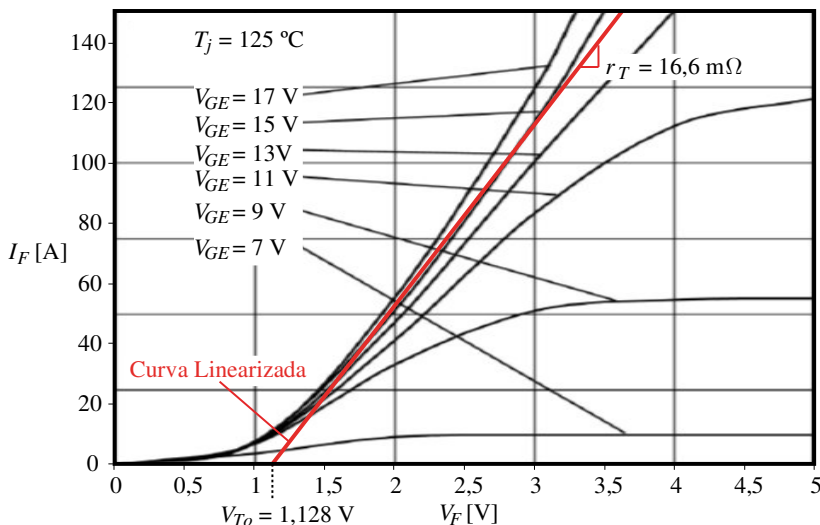


Fig. 5.31 – Curvas tensão versus corrente fornecidas pelo fabricante do “IGBT” SKM 75GB063D e a linearização para a temperatura de operação de 125°C.

Considerando-se os parâmetros de projeto apresentados na Tabela 5.8 e a metodologia de cálculo de perdas de condução demonstrada pode-se obter a potência dissipada em todos os interruptores controlados do inversor.

Tabela 5.8 – Parâmetros de projeto.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão de alimentação dos conversores meia-ponte
V_y	400 V	Tensão de alimentação do inversor trifásico
I_p	70,711 A	Corrente de pico na carga
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência

A Tabela 5.9 apresenta os valores de corrente média, corrente eficaz e potência dissipada durante a condução para todos os interruptores. Esta tabela é válida para ângulo da corrente igual a zero e

para o “Modo II” de operação, onde o inversor trifásico não está comutando.

Tabela 5.9 – Corrente média, corrente eficaz e potência dissipada na condução dos interruptores controlados operando no “Modo II”.

m_a	$I_{S1,avg}$ [A]	$I_{S1,rms}$ [A]	$P_{cond,S1}$ [W]	$I_{S2,avg}$ [A]	$I_{S2,rms}$ [A]	$P_{cond,S2}$ [W]	$I_{S3,avg}$ [A]	$I_{S3,rms}$ [A]	$P_{cond,S3}$ [W]
0,1	22,508	35,355	46,155	2,622	12,523	5,563	22,508	35,355	46,155
0,2	22,508	35,355	46,155	5,334	17,899	11,340	22,508	35,355	46,155
0,3	22,508	35,355	46,155	7,987	21,901	16,978	22,508	35,355	46,155
0,4	22,508	35,355	46,155	10,569	25,173	22,450	22,508	35,355	46,155
0,5	22,508	35,355	46,155	13,245	28,193	28,146	22,508	35,355	46,155
0,6	22,508	35,355	46,155	15,936	30,928	33,868	22,508	35,355	46,155

Para o “Modo I” de operação, onde o inversor trifásico opera com frequência de comutação igual à frequência fundamental da saída, os valores de corrente média, corrente eficaz e potência dissipada nos semicondutores são apresentados na Tabela 5.10.

Tabela 5.10 – Corrente média, corrente eficaz e potência dissipada na condução dos interruptores controlados operando no “Modo I”.

m_a	$I_{S1,avg}$ [A]	$I_{S1,rms}$ [A]	$P_{cond,S1}$ [W]	$I_{S2,avg}$ [A]	$I_{S2,rms}$ [A]	$P_{cond,S2}$ [W]	$I_{S3,avg}$ [A]	$I_{S3,rms}$ [A]	$P_{cond,S3}$ [W]
0,5	21,597	35,038	44,758	2,905	13,878	6,476	22,508	35,355	46,155
0,6	21,895	35,179	45,257	5,310	18,581	11,726	22,508	35,355	46,155
0,7	22,057	35,244	45,517	7,835	22,413	17,184	22,508	35,355	46,155
0,8	22,168	35,283	45,686	10,330	25,621	22,563	22,508	35,355	46,155
0,9	22,234	35,302	45,784	12,889	28,495	28,028	22,508	35,355	46,155
1,0	22,291	35,318	45,867	15,336	30,973	33,237	22,508	35,355	46,155

5.4.2 Perda de Condução Para os Diodos

A perda de condução dos diodos pode ser obtida empregando-se a mesma equação apresentada para os interruptores controlados, entretanto, novos parâmetros relacionados à oposição a passagem de corrente devem ser obtidos. A Fig. 5.32 apresenta a queda de tensão instantânea do diodo em função da corrente do diodo para diferentes temperaturas de junção e a curva linearizada com os parâmetros empregados nos cálculos de perdas. Optou-se pela curva com os valores típicos a uma temperatura de junção de 125 °C para realizar a linearização.

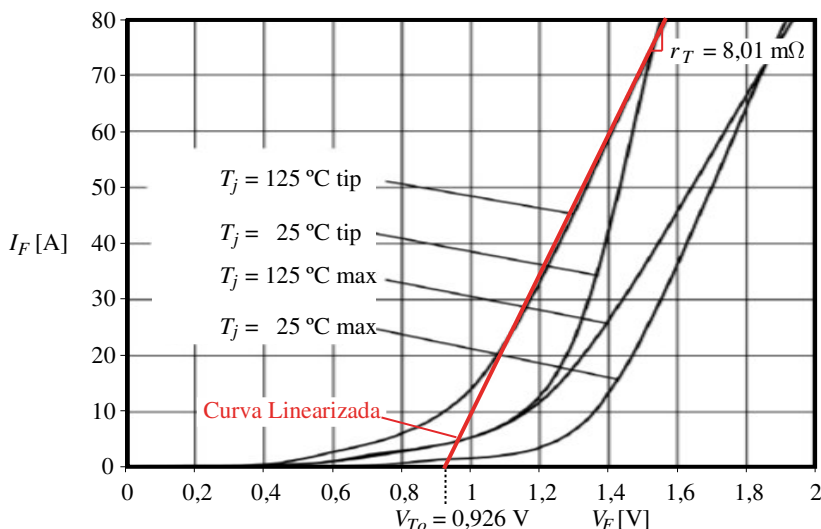


Fig. 5.32 – Curvas tensão versus corrente fornecidas pelo fabricante do diodo do “IGBT” SKM 75BG063D e a linearização para uma temperatura de operação de 125°C.

Fazendo uso das expressões apresentadas para o cálculo das correntes média e eficaz dos diodos, da expressão do cálculo de perdas de condução (5.131) e dos parâmetros da curva linearizada da Fig. 5.32 pode-se efetuar os cálculos das perdas.

A Tabela 5.11 apresenta os valores de corrente média, corrente eficaz e potência dissipada nos diodos do inversor para o “Modo II” de operação.

Tabela 5.11 – Corrente média, corrente eficaz e potência dissipada na condução dos diodos operando no “Modo II”.

m_a	$I_{D1,avg}$ [A]	$I_{D1,rms}$ [A]	$P_{cond,D1}$ [W]	$I_{D2,avg}$ [A]	$I_{D2,rms}$ [A]	$P_{cond,D2}$ [W]	$I_{D3,avg}$ [A]	$I_{D3,rms}$ [A]	$P_{cond,D3}$ [W]
0,1	19,887	33,062	27,175	–	–	–	22,508	35,355	30,859
0,2	17,175	30,489	23,354	–	–	–	22,508	35,355	30,859
0,3	14,517	27,747	19,613	–	–	–	22,508	35,355	30,859
0,4	11,942	24,829	15,998	–	–	–	22,508	35,355	30,859
0,5	9,271	21,343	12,235	–	–	–	22,508	35,355	30,859
0,6	6,598	17,166	8,471	–	–	–	22,508	35,355	30,859

Para o “Modo I” de operação, onde o inversor trifásico está comutando, os valores de corrente nos diodos e os valores de potência dissipada devido à condução são mostrados na Tabela 5.12.

Tabela 5.12 – Corrente média, corrente eficaz e potência dissipada na condução nos diodos operando no “Modo I”.

m_a	$I_{D1,avg}$ [A]	$I_{D1,rms}$ [A]	$P_{cond,D1}$ [W]	$I_{D2,avg}$ [A]	$I_{D2,rms}$ [A]	$P_{cond,D2}$ [W]	$I_{D3,avg}$ [A]	$I_{D3,rms}$ [A]	$P_{cond,D3}$ [W]
0,5	19,576	32,489	26,586	0,907	4,701	1,017	–	–	–
0,6	17,283	30,183	23,305	0,620	3,535	0,674	–	–	–
0,7	14,774	27,466	19,726	0,448	2,782	0,477	–	–	–
0,8	12,202	24,414	16,076	0,336	2,240	0,352	–	–	–
0,9	9,640	20,961	12,448	0,260	1,851	0,269	–	–	–
1,0	7,457	17,520	9,366	0,220	1,632	0,225	–	–	–

5.5 Cálculo das Perdas de Comutação do Inversor

Os interruptores, no momento da comutação, dissipam energia devido à presença simultânea de tensão e corrente em seus terminais. Essa energia pode ser calculada tanto para a entrada em condução quanto para o bloqueio. Uma metodologia para o cálculo dessa potência dissipada baseia-se na integração de equações polinomiais que representam a energia dissipada. Seguindo a metodologia apresentada

por Drofenik e Kolar [101], a energia dissipada na comutação para um dado nível de tensão de alimentação é aproximada por um polinômio de segunda ordem. Esta simplificação permite que a energia dissipada na comutação dos interruptores seja representada apenas por três coeficientes, k_0 , k_1 e k_2 .

A equação de energia em função da corrente que circula pelo semicondutor é apresentada em (5.133).

$$W(i_{S/Djo}) = k_{0_on/off/rr} + k_{1_on/off/rr} \cdot i_{S/Djo} + k_{2_on/off/rr} \cdot i_{S/Djo}^2 \quad (5.133)$$

Onde,

- k_0, k_1, k_2 Coeficientes que definem o polinômio, os quais podem ser obtidos através de ensaios do componente ou das curvas fornecidas pelo fabricante;
- $on/off/rr$ Define se o coeficiente está relacionado com a entrada em condução “on”, com o bloqueio “off” ou com a recuperação reversa do diodo “rr”;
- $i_{S/Djo}$ Corrente instantânea do interruptor / diodo que está sendo equacionado.

A potência dissipada na comutação de um interruptor é obtida integrando as expressões de energia dissipada na entrada em condução, no bloqueio e de recuperação reversa do diodo em função da frequência de comutação. Esta potência é apresentada na expressão (5.134).

$$P_{S/Djo_on/off/rr} = \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} f_c \cdot W(i_{S/Djo}) d\omega \quad (5.134)$$

As curvas fornecidas pelo fabricante que representam a energia dissipada na entrada em condução e no bloqueio do interruptor SKM 75BG063D são apresentadas na Fig. 5.33. Estas curvas fornecem o valor de energia dissipada a cada comutação do interruptor. Observa-se que as curvas originadas através dos polinômios de segunda ordem são muito próximas às curvas fornecidas pelo fabricante. Observa-se que a escolha de polinômios de segunda ordem é adequada para representar as curvas de energia dissipada na entrada em condução e no bloqueio.

Os coeficientes dos polinômios que reproduzem as características das curvas do fabricante foram obtidos através de regressão polinomial e podem ser visualizados na Tabela 5.13.

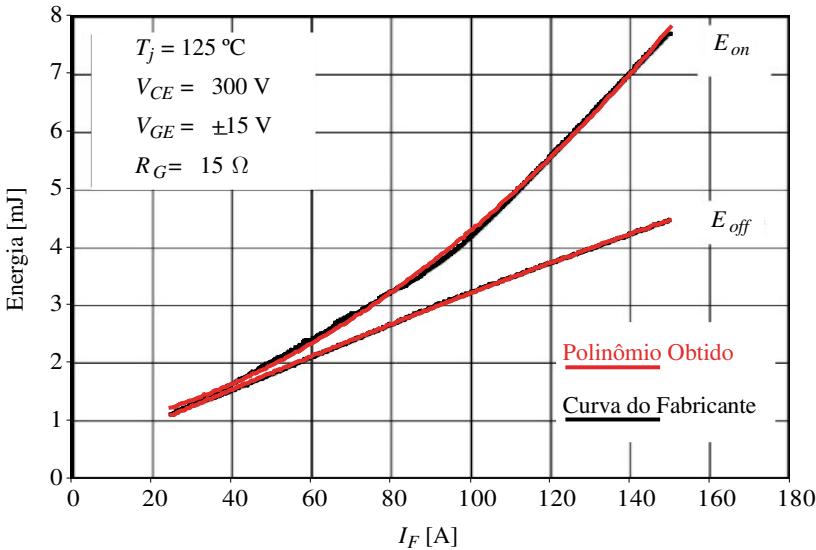


Fig. 5.33 – Curvas do fabricante e polinômios obtidos da energia de entrada em condução e bloqueio em função da corrente direta no interruptor para uma tensão de alimentação de 300V.

A Tabela 5.14 adiciona novos parâmetros ao projeto, possibilitando o cálculo da potência dissipada na entrada em condução dos interruptores, no bloqueio dos interruptores e na recuperação reversa dos diodos.

Tabela 5.13 – Coeficientes dos polinômios de segunda ordem que representam a energia dissipada na entrada em condução e no bloqueio do interruptor SKM 75BG063D em função da corrente.

Coeficiente	Valor
k_{0_on}	$0,7879426940 \cdot 10^{-3}\text{ J}$
k_{1_on}	$0,0112965745 \cdot 10^{-3}\text{ J/A}$
k_{2_on}	$0,0002349147 \cdot 10^{-3}\text{ J/A}^2$
k_{0_off}	$0,3148336311 \cdot 10^{-3}\text{ J}$
k_{1_off}	$0,0310033703 \cdot 10^{-3}\text{ J/A}$
k_{2_off}	$-0,000225103 \cdot 10^{-3}\text{ J/A}^2$

Tabela 5.14 – Parâmetros adicionais de projeto.

Parâmetro	Valor	Descrição
f_c	20 kHz	Frequência de comutação dos conversores meia-ponte
f_o	50 Hz	Frequência fundamental de saída

A potência dissipada na entrada em condução e no bloqueio dos interruptores para o inversor operando no “Modo II” é apresentada na Tabela 5.15. Neste modo de operação o inversor trifásico não está comutando, portanto a potência dissipada por comutação em seus componentes é nula.

Tabela 5.15 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo II”.

m_a	P_{S1_on} [W]	P_{S1_off} [W]	$P_{com,S1}$ [W]	P_{S2_on} [W]	P_{S2_off} [W]	$P_{com,S2}$ [W]	P_{S3_on} [W]	P_{S3_off} [W]	$P_{com,S3}$ [W]
0,1	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–
0,2	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–
0,3	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–
0,4	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–
0,5	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–
0,6	0,041	0,016	0,057	18,838	16,543	35,381	–	–	–

Para o inversor operando no “Modo I”, onde o inversor trifásico comuta na frequência de saída, têm-se os valores de potência dissipada na entrada em condução e no bloqueio dos interruptores da Tabela 5.16.

O cálculo da energia dissipada durante a recuperação reversa dos diodos segue a mesma metodologia apresentada para o cálculo da energia dissipada na comutação dos interruptores. Porém, o cálculo dos coeficientes do polinômio de segundo grau segue o conceito apresentado por Casanellas em [102]. Segundo Casanellas, a equação mostrada em (5.135) representa a energia de recuperação reversa dos diodos em função da corrente direta.

Tabela 5.16 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo P”.

m_a	P_{S1_on} [W]	P_{S1_off} [W]	$P_{com,S1}$ [W]	P_{S2_on} [W]	P_{S2_off} [W]	$P_{com,S2}$ [W]	P_{S3_on} [W]	P_{S3_off} [W]	$P_{com,S3}$ [W]
0,5	5,874	4,957	10,830	13,096	11,688	24,784	0,041	0,017	0,058
0,6	4,327	3,503	7,830	14,631	13,130	27,761	0,041	0,017	0,058
0,7	3,419	2,654	6,073	15,387	13,838	29,225	0,041	0,017	0,058
0,8	2,867	2,145	5,013	16,077	14,474	30,551	0,041	0,017	0,058
0,9	2,480	1,795	4,275	16,460	14,819	31,280	0,041	0,017	0,058
1,0	2,115	1,472	3,587	16,704	15,034	31,738	0,041	0,017	0,058

$$W_{rr}(i_D) = \frac{V_{cc}}{2} \cdot \left(0,8 + \frac{0,2 \cdot i_D}{I_o} \right) \cdot t_{rr} \cdot \left(0,35 \cdot I_{rr} + 0,15 \cdot \frac{I_{rr}}{I_o} \cdot i_D + i_D \right) \quad (5.135)$$

Onde,

- V_{cc} Representa a tensão de barramento;
- I_o Corrente nominal do diodo;
- t_{rr} Tempo de recuperação reversa;
- I_{rr} Corrente de recuperação reversa.

Portanto, os coeficientes que compõem o polinômio de segunda ordem que representa a energia de recuperação reversa de um diodo podem ser obtidos através das expressões (5.136), (5.137) e (5.138).

$$k_{0_rr} = 0,14 \cdot V_{cc} \cdot t_{rr} \cdot I_{rr} \quad (5.136)$$

$$k_{1_rr} = \frac{V_{cc}}{2} \cdot t_{rr} \cdot \left[0,8 \cdot \left(0,15 \cdot \frac{I_{rr}}{I_o} + 1 \right) + \frac{0,2}{I_o} \cdot 0,35 \cdot I_{rr} \right] \quad (5.137)$$

$$k_{2_rr} = \frac{0,1 \cdot V_{cc}}{I_o} \cdot t_{rr} \cdot \left(0,15 \cdot \frac{I_{rr}}{I_o} + 1 \right) \quad (5.138)$$

Os dados fornecidos pelo fabricante do diodo estão demonstrados na Tabela 5.17.

Tabela 5.17 – Dados fornecidos no catálogo do diodo do SKM 75BG063D para temperatura de operação de 25°C.

Parâmetro	Valor
t_{rr}	250 ns
I_{rr}	30 A
I_o	75 A

Substituindo nas expressões (5.136) a (5.138) os parâmetros de projeto da Tabela 5.8 e os dados do diodo da Tabela 5.17 são calculados os coeficientes do polinômio. Este conceito é mostrado na expressão (5.139).

$$\begin{aligned}
 k_{0_rr} &= 0,42 \cdot 10^{-3} \text{ J} \\
 k_{1_rr} &= 4,38 \cdot 10^{-4} \text{ J/A} \\
 k_{2_rr} &= 1,413 \cdot 10^{-7} \text{ J/A}^2
 \end{aligned} \tag{5.139}$$

A Fig. 5.34 apresenta a energia de recuperação do diodo do interruptor SKM 75BG063D em função da corrente que atravessa o diodo. Esta curva foi obtida substituindo os coeficientes apresentados em (5.139) na equação (5.133).

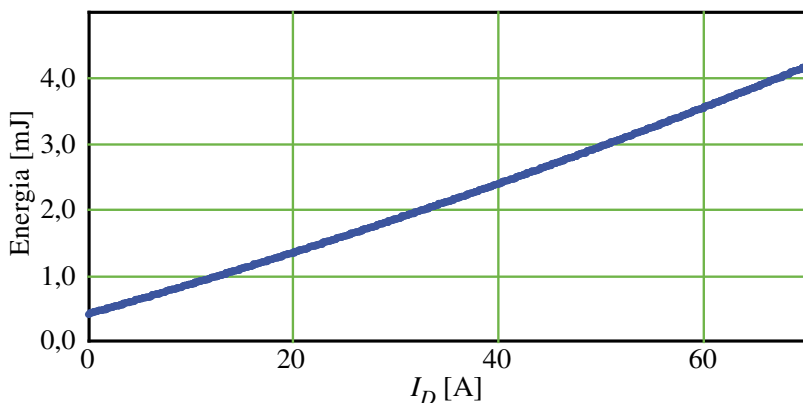


Fig. 5.34 – Curva que representa a energia de recuperação reversa do diodo em função da corrente do diodo.

A potência dissipada em cada diodo durante a recuperação reversa é apresentada na Tabela 5.18. Salienta-se que o inversor opera no “Modo II” com os parâmetros de projeto apresentados.

Tabela 5.18 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo II”.

Índice de Modulação	P_{D1_rr} [W]	P_{D2_rr} [W]	$P_{D3,rr}$ [W]
0,1	27,450	–	–
0,2	27,450	–	–
0,3	27,450	–	–
0,4	27,450	–	–
0,5	27,450	–	–
0,6	27,450	–	–

A potência dissipada em cada um dos diodos durante a operação no “Modo I” pode ser visualizada na Tabela 5.19.

Tabela 5.19 – Potência dissipada na entrada em condução, no bloqueio dos interruptores e potência total de comutação operando no “Modo I”.

Índice de Modulação	P_{D1_rr} [W]	P_{D2_rr} [W]	$P_{D3,rr}$ [W]
0,5	19,963	7,368	0,021
0,6	22,287	5,067	0,021
0,7	23,610	3,964	0,021
0,8	24,389	2,991	0,021
0,9	24,917	2,471	0,021
1,0	25,398	2,150	0,021

5.6 Comparação das Perdas com a Modulação Proposta e com as Modulações PS e PD

Nas seções 5.4 e 5.5 foram apresentados os cálculos de perdas para os interruptores controlados e para os diodos. Os cálculos demonstrados, juntamente com as equivalências entre os interruptores (seção 5.1.7), permitem a avaliação das perdas totais no inversor proposto.

Para verificar as reais potencialidades da modulação proposta, foram realizados três projetos para o inversor da Fig. 5.1. O primeiro dimensionamento considerou o inversor utilizando a modulação com as portadoras dispostas em fase, o segundo empregou a modulação com as portadoras defasadas e, no terceiro projeto, o inversor emprega a modulação proposta no Capítulo 3. Os projetos foram efetuados com as mesmas especificações, as quais são apresentadas na Tabela 5.20. Observa-se que a corrente de carga é considerada constante independentemente do índice de modulação.

Tabela 5.20 – Parâmetros de projeto

Parâmetro	Valor	Descrição
V_x	400 V	Tensão de barramento dos conversores meia-ponte
V_y	400 V	Tensão de barramento do inversor trifásico
I_p	70,711 A	Corrente de pico na carga
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência
f_c	20 kHz	Frequência de comutação dos conversores meia-ponte
f_o	50 Hz	Frequência fundamental de saída
SKM 75GB063D		Interruptor empregado

A potência apresentada para cada um dos braços do conversor inclui as perdas de condução e de comutação dos interruptores e as perdas de condução e da recuperação reversa dos diodos. As colunas à esquerda apresentam as perdas para o inversor operando com a modulação com as portadoras defasadas (PS), as colunas centrais apresentam as perdas para o inversor operando com a modulação com as portadoras dispostas em fase (PD) e as colunas à direita reproduzem as perdas do inversor com a modulação proposta. Salienta-se que o projeto do conversor empregando a modulação com as portadoras defasadas foi realizado com uma frequência de comutação reduzida $\left(\frac{f_s}{3}\right)$, desta forma, é obtida na saída uma mesma frequência de comutação, independente da modulação escolhida. Na modulação proposta, para índice de modulação entre 0,1 e 0,4 o inversor opera no “Modo II” e, para índice de modulação de 0,5 a 0,9, o inversor opera no “Modo I”.

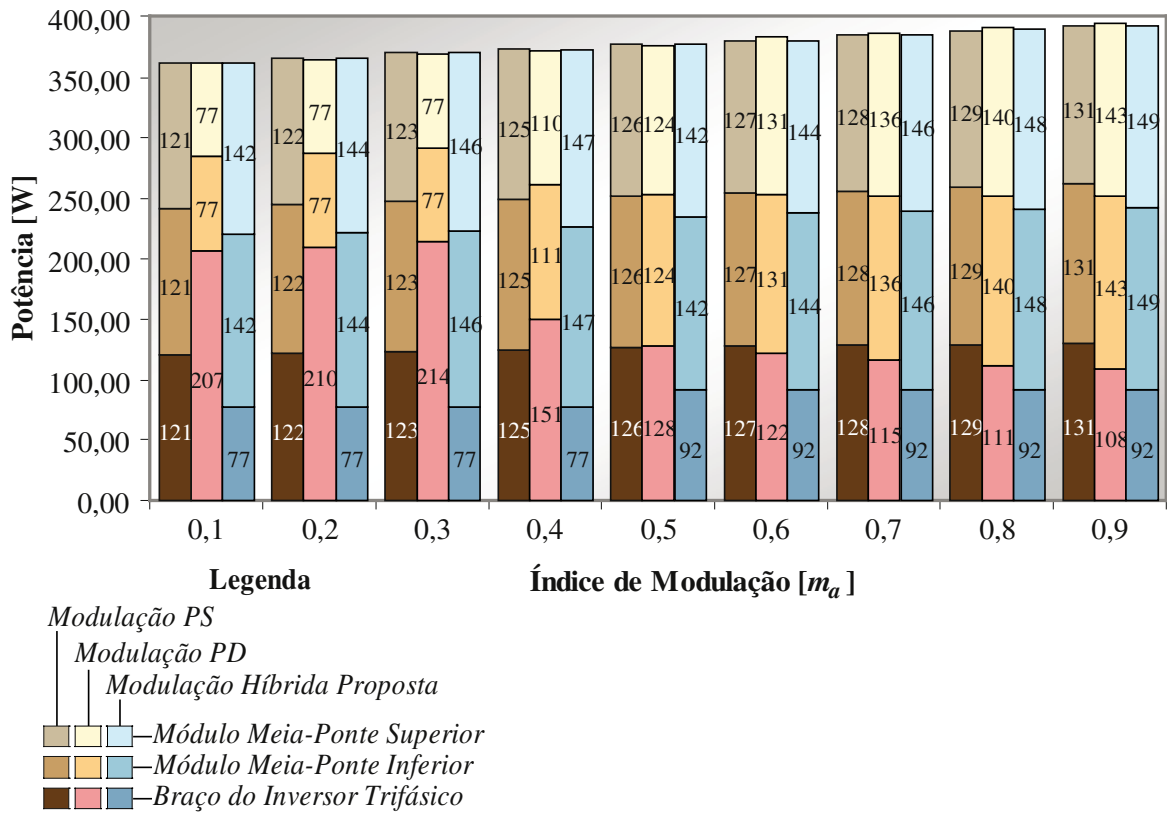


Fig. 5.35 – Potência dissipada de cada braço de uma fase do inversor operando com modulação PS, PD e com a modulação híbrida proposta.

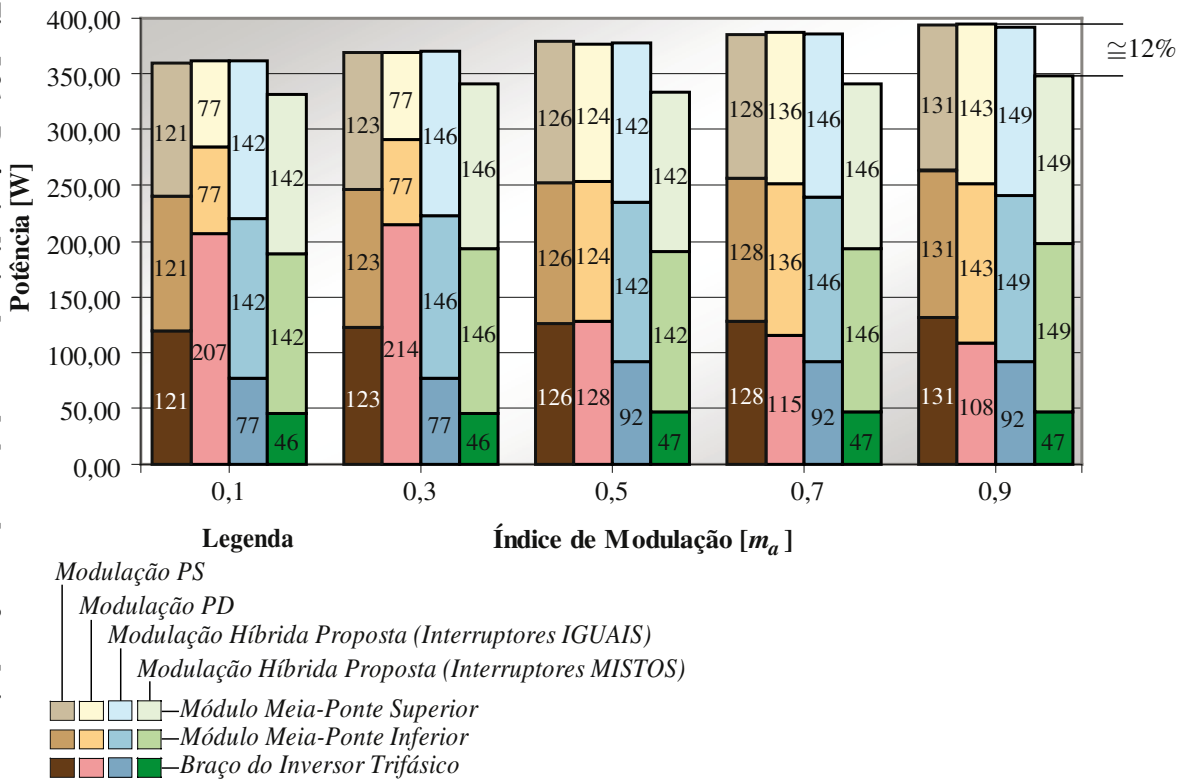
Analisando a Fig. 5.35 verifica-se que a modulação proposta não proporciona uma mudança considerável no rendimento, apesar de comutar o inversor trifásico em baixa frequência. Porém, observa-se que a distribuição de perdas entre os módulos de meia-ponte do inversor com a modulação proposta é mais equilibrada quando comparada com a modulação com as portadoras dispostas em fase. Na modulação PD, onde todos os interruptores comutam em alta frequência, a potência dissipada em cada um dos braços do inversor varia com o índice de modulação. Esta variação de potência é de aproximadamente 100% ao longo da excursão do índice de modulação.

O inversor operando com a modulação PS apresenta uma distribuição equilibrada de potência entre os módulos dos conversores meia-ponte e do conversor trifásico. Entretanto, a distorção harmônica total da tensão de linha é mais elevada que a obtida pelas outras duas modulações. Para índice de modulação 0,9, por exemplo, a distorção harmônica da tensão de linha com a modulação PS é de aproximadamente 37 %, enquanto as outras modulações apresentam distorção de 23 % nesta mesma condição de operação.

Na modulação proposta por sua vez, os braços dos conversores dissipam um valor de potência praticamente constante, independente do índice de modulação. Esta característica torna o projeto de dissipadores de calor e do sistema de refrigeração mais simples e reduz a concentração de perdas em poucos componentes.

Realizando-se um quarto projeto do inversor, onde os interruptores do inversor trifásico são substituídos por interruptores com menor perda de condução e maior perda de comutação verifica-se uma melhora no rendimento da estrutura. A opção de empregar interruptores distintos visa aproveitar melhor as características da modulação proposta, pois geralmente, os interruptores mais lentos tipicamente possuem menor perda de condução e menor custo. O projeto com interruptores mistos, bem como os dois previamente apresentados, podem ser conferidos na Fig. 5.36.

Verifica-se que com o interruptor modelo SKM 145GB066D no inversor trifásico, ocorre uma significativa redução das perdas totais. Essa redução é da ordem de 12% em toda a faixa de variação do índice de modulação, conforme apresentado na Fig. 5.36. Além destes fatores, vale observar que o interruptor SKM 145GB066D apresenta um custo menor que o interruptor SKM 75GB063D.



5.7 Comparação do Conversor Proposto com a Estrutura Empregando Cascata de Inversores em Ponte Completa

Nesta seção é realizada uma comparação entre a topologia proposta (cascata de um inversor trifásico com células de conversores meia-ponte) e a topologia que realiza a cascata entre um inversor trifásico e conversores em ponte completa. Esta topologia que emprega as células de conversores em ponte completa é mostrada na Fig. 5.37.

A Tabela 5.21 apresenta uma comparação de vários parâmetros entre o inversor proposto na sua configuração com quatro níveis na tensão de fase e o inversor empregando células de conversores ponte completa também com quatro níveis na tensão de fase.

Tabela 5.21 – Comparação entre a topologia proposta e a topologia empregando conversores em ponte completa.

Parâmetro	Inversor Proposto (Empregando células de conversores meia-ponte)	Inversor empregando células de conversores em ponte completa
Número de Semicondutores controlados (Interruptores)	6 por fase	6 por fase
Número de Semicondutores não controlados (Diodos)	6 por fase	6 por fase
Número de fontes isoladas (exceto inversor trifásico)	6	3
Potência de cada fonte isolada (exceto inversor trifásico)	8,80 % da potência total processada ($m_a = 0,9$)	17,60 % da potência total processada ($m_a = 0,9$)
Número de capacitores de barramento (exceto inversor trifásico)	6	3
Número de níveis na tensão de fase	4, 5 ou 6	4, 5 ou 6
Número de níveis na tensão de linha	7, 9 ou 11	7, 9 ou 11
Distorção harmônica total da tensão de fase / linha	44 % / 22 % ($m_a = 0,9$)	44 % / 22 % ($m_a = 0,9$)
Possibilidade de empregar a modulação híbrida proposta	Sim	Sim
Esforços de corrente e tensão nos semicondutores	Similar	Similar
Perdas nos semicondutores	Similar	Similar

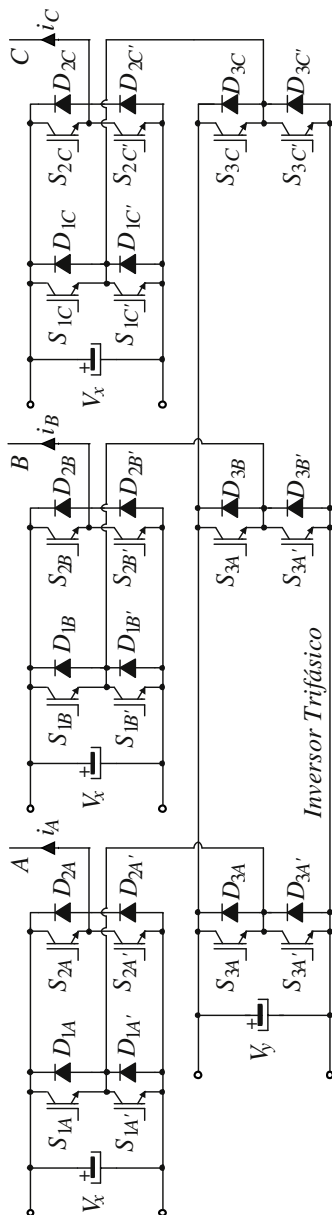


Fig. 5.37 – Inversor multiníveis híbrido empregando um inversor trifásico e células de conversores em ponte completa.

Verifica-se que as topologias comparadas têm características semelhantes em desempenho (quantidade de níveis sintetizados e distorção harmônica total nas tensões de fase e linha), perdas e quantidade de semicondutores. As diferenças entre as topologias encontram-se na quantidade de fontes isoladas e na potência processadas pelas fontes isoladas. Nestes quesitos não se observa clara vantagem para alguma das topologias, pois a topologia proposta emprega o dobro de fontes isoladas e cada fonte isolada deve processar apenas metade da potência processada pelas fontes da topologia concorrente, resultando, a grosso modo, no mesmo volume de fontes de alimentação isoladas e na mesma área de silício para os diodos dos retificadores. A comparação quanto ao número e ao volume de capacitores necessita de estudo mais detalhado, o qual é realizado na seção seguinte.

5.7.1 Dimensionamento dos Capacitores das Fontes de Alimentação dos Conversores em Ponte Completa

O dimensionamento dos capacitores das fontes de alimentação dos conversores em ponte completa pode ser efetuado empregando a mesma metodologia de cálculo apresentada na seção 5.3. Portanto, será considerada a equivalência de circuitos demonstrada na Fig. 5.38 e que o inversor opera com a modulação proposta “Modo I”.

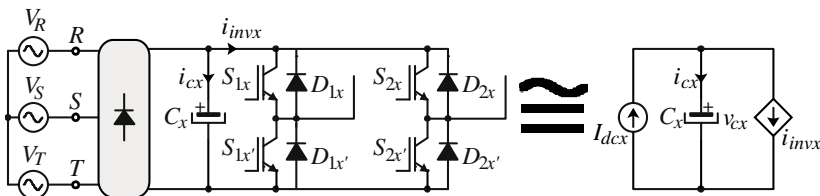


Fig. 5.38 – Circuito equivalente para a modelagem do capacitor.

Para o inversor em ponte completa a forma de corrente média quase-instantânea solicitada pelo inversor ao capacitor da fonte de alimentação é semelhante à forma solicitada pelo inversor meia-ponte, porém, no inversor em ponte completa, não há períodos de corrente nula e a frequência é o dobro da frequência fundamental de saída, conforme representado na equação (5.140).

$$\overline{\langle i_{invx}(\varphi) \rangle} = [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) \quad ; 0 \leq \varphi \leq \pi \quad (5.140)$$

A corrente média quase-instantânea solicitada ao capacitor pelo inversor em ponte completa, considerando um índice de modulação de

amplitude de 0,9 ($m_a = 0,9$) e considerando que a corrente de pico de carga é de aproximadamente 70 A ($I_p = 50 \cdot \sqrt{2}$ A), é visualizada na Fig. 5.39.

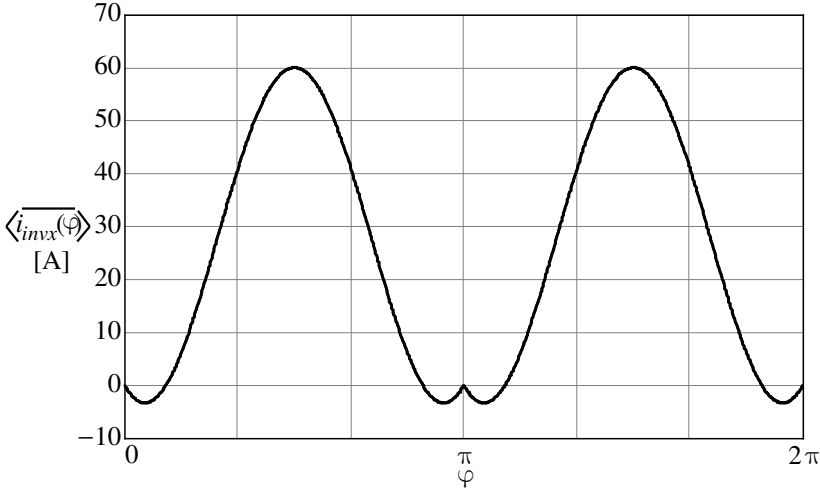


Fig. 5.39 – Corrente solicitada pelo inversor da fonte de alimentação dos conversores meia-ponte ($m_a = 0,9$; $I_p = 50 \cdot \sqrt{2}$ A).

O valor de corrente fornecido pela fonte de alimentação “ I_{dcx} ” é assumido como o valor médio da corrente solicitada pelo inversor. A expressão (5.141) apresenta o valor da corrente média da fonte de alimentação em função do índice de modulação.

$$I_{dcx} = I_p \cdot \left(\frac{3}{4} \cdot m_a - \frac{1}{\pi} \right) \quad (5.141)$$

A corrente do capacitor da fonte de alimentação dos conversores ponte completa é então aproximada pela expressão (5.142) e pode ser observada na Fig. 5.40.

$$\langle \overline{i_{cx}(\varphi)} \rangle \cong I_p \cdot \left(\frac{3}{4} \cdot m_a - \frac{1}{\pi} \right) - [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi) \quad (5.142)$$

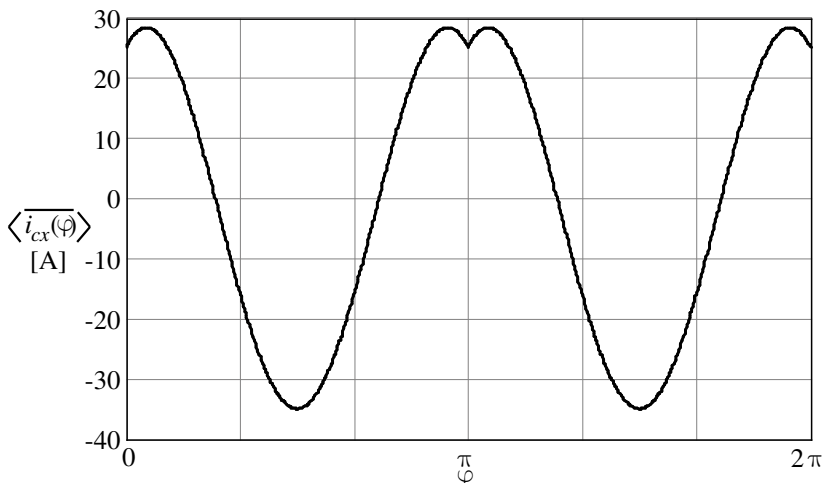


Fig. 5.40 – Corrente do capacitor da fonte de alimentação dos conversores ponte completa ($m_a = 0,9$; $I_p = 50 \cdot \sqrt{2}$ A).

Integrando a corrente do capacitor, representada na equação (5.142), e dividindo pela capacitância “ C_x ” têm-se a expressão (5.143) que define a tensão do capacitor.

$$v_{cx}(t) = -\frac{1}{4} \cdot I_p \cdot \left[-4 \cdot t - \frac{2 \cdot \pi \cdot \cos(\omega \cdot t)}{\omega} + \frac{3 \cdot \pi \cdot m_a \cdot \sin(2 \cdot \omega \cdot t)}{2 \cdot \omega} \right] + \quad (5.143)$$

$$+V_{cx}(0) - \frac{I_p}{2 \cdot \omega \cdot C_x}$$

Derivando a expressão de tensão no capacitor e igualando a zero são obtidos os instantes de tempo onde a tensão no capacitor atinge o valor mínimo e o valor máximo. Estes instantes de tempo, denominados “ t_{1x} ” e “ t_{2x} ”, são apresentados nas equações (5.144) e (5.145).

$$t_{1x} = \frac{\arcsen \left(\frac{2 \cdot \pi + 2 \cdot \sqrt{18 \cdot \pi^2 \cdot m_a - 24 \cdot m_a \cdot \pi + \pi^2}}{12 \cdot \pi \cdot m_a} \right)}{\omega} \quad (5.144)$$

$$t_{2x} = \frac{\pi}{\omega} - t_{1x} \quad (5.145)$$

O valor mínimo e o valor máximo de tensão no capacitor “ C_x ” são obtidos substituindo as expressões de “ t_{1x} ” (5.144) e “ t_{2x} ” (5.145) na expressão de tensão no capacitor “ C_x ” (5.143). As expressões que demonstram o valor mínimo e máximo de tensão são apresentadas nas equações (5.146) e (5.147), respectivamente.

$$V_{cx_min} = -\frac{1}{4} \cdot I_p \cdot \left\{ -4 \cdot \frac{\arcsen(\rho_x)}{\omega} - \frac{2 \cdot \pi \cdot \cos[\arcsen(\rho_x)]}{\omega} + \frac{3 \cdot \pi \cdot m_a \cdot \sen[2 \cdot \arcsen(\rho_x)]}{2 \cdot \omega} \right\} + \quad (5.146)$$

$$+V_{cx}(0) - \frac{I_p}{2 \cdot \omega \cdot C_x}$$

$$V_{cx_max} = -\frac{1}{4} \cdot I_p \cdot \left\{ -4 \cdot \frac{\pi - \arcsen(\rho_x)}{\omega} - \frac{2 \cdot \pi \cdot \cos[\pi - \arcsen(\rho_x)]}{\omega} + \frac{3 \cdot \pi \cdot m_a \cdot \sen\{2 \cdot [\pi - \arcsen(\rho_x)]\}}{2 \cdot \omega} \right\} \quad (5.147)$$

$$+V_{cx}(0) - \frac{I_p}{2 \cdot \omega \cdot C_x}$$

Onde,

$$\rho_x = \frac{\pi + \sqrt{18 \cdot \pi^2 \cdot m_a^2 - 24 \cdot m_a \cdot \pi + \pi^2}}{6 \cdot \pi \cdot m_a} \quad (5.148)$$

Calculando a diferença entre a tensão máxima e a tensão mínima do capacitor e isolando a variável “ C_x ”, é obtida a expressão que define a capacitância da fonte de alimentação do conversor em ponte completa em função da ondulação de tensão no capacitor. Esta equação é apresentada em (5.149).

$$C_x = \frac{I_p}{12 \cdot \omega_o \cdot \pi \cdot \Delta V_{cx}} \cdot \left\{ 9 \cdot \pi \cdot m_a \cdot \sen[2 \cdot \arcsen(\rho_x)] - 24 \cdot \arcsen(\rho_x) + \sqrt{18 \cdot \pi^2 + \frac{24 \cdot \pi - 12 \cdot \pi^2 \cdot \rho_x}{m_a}} \right\} \quad (5.149)$$

A corrente eficaz do capacitor pode ser calculada de forma análoga a realizada para o conversor meia-ponte, empregando a expressão (5.150).

$$I_{cx,rms} = \sqrt{I_{invx,rms}^2 - I_{dcx}^2} \quad (5.150)$$

A corrente “ $I_{invx,rms}$ ” é obtida empregando a mesma expressão usada no cálculo da corrente eficaz solicitada pelo inversor meia-ponte, alterando apenas a constante à frente da integral. Esta expressão é apresentada em (5.151).

$$I_{invx,rms}^2 = \frac{1}{\pi} \cdot \int_0^{\pi} [-0,5 + 1,5 \cdot m_a \cdot \sin(\varphi)] \cdot [I_p \cdot \sin(\varphi)]^2 d\varphi \quad (5.151)$$

Integrando a expressão (5.151), obtêm-se a equação (5.152) que representa a corrente eficaz que o inversor ponte completa solicita do capacitor.

$$I_{invx,rms} = \frac{I_p}{2} \cdot \sqrt{\frac{8 \cdot m_a - \pi}{\pi}} \quad (5.152)$$

Substituindo as expressões da corrente média (5.141) e da corrente eficaz (5.152) que o inversor ponte completa solicita do capacitor na equação (5.150), é obtida a equação que define a corrente eficaz do capacitor. Esta expressão de corrente eficaz é apresentada em (5.153).

$$I_{cx,rms} = \frac{I_p}{4 \cdot \pi} \cdot \sqrt{-9 \cdot \pi^2 \cdot m_a^2 + 56 \cdot \pi \cdot m_a - 4 \cdot \pi^2 - 16} \quad (5.153)$$

No intuito de validar o equacionamento apresentado é efetuado um exemplo de projeto utilizando como parâmetros os valores da Tabela 5.22.

Tabela 5.22 – Parâmetros para exemplo da metodologia de cálculo do capacitor.

Parâmetro	Valor	Descrição
$V_{cx}(0)$	400 V	Tensão inicial do capacitor de alimentação dos conversores ponte completa
I_p	70,711 A	Corrente de pico na carga
ΔV_{cx}	8 V; 16 V; 40 V	Ondulação de tensão do capacitor de alimentação dos conversores ponte completa (aproximadamente 2%; 4 % e 10 %)
m_a	0,5; 0,7; 0,9	Índice de modulação de amplitude
Φ	0°	Ângulo entre a corrente de carga e a tensão de referência
f_o	50 Hz	Frequência fundamental da tensão de saída

ω_o	314,159 rad / s	Frequência angular fundamental da tensão de saída
P_{in}	10kW	Potência de entrada nominal (Considera-se que a potência nominal é obtida com $m_a = 0,9$)
$V_{in,rms}$	171,5 V	Tensão eficaz de uma fase (valor necessário para se obter 400 V de tensão média no capacitor “ C_1 ”)
L_{in}	1%; 2%; 5 %	Impedância de entrada ($L_{in} = 281 \mu\text{H}; 562 \mu\text{H}; 1,404 \text{ mH}$)

O circuito cujo esquemático pode ser visualizado na Fig. 5.41 foi empregado para averiguar através de simulação numérica a influência do retificador e da impedância de entrada no equacionamento do capacitor “ C_x ”.

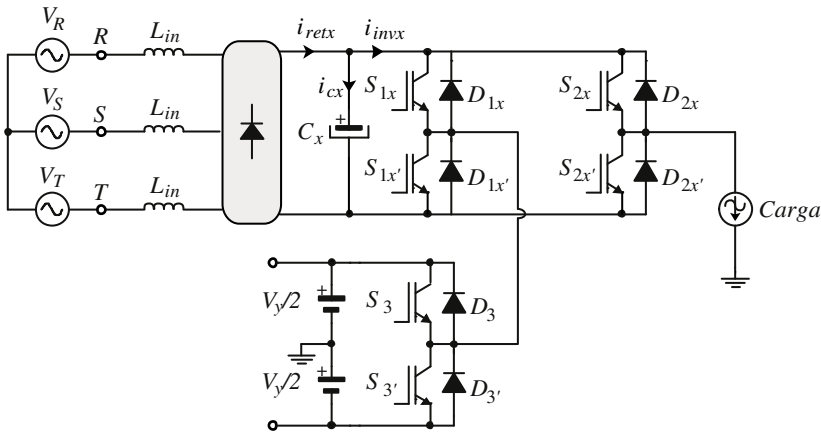


Fig. 5.41 – Circuito simulado para análise da influência do retificador de entrada no equacionamento apresentado para o capacitor “ C_x ”.

Os valores resultantes do projeto e os resultados de simulação são mostrados na Tabela 5.23. Analisando os resultados da Tabela 5.23 observa-se que o equacionamento apresentado para o capacitor do inversor em ponte completa não atinge resultados tão precisos quando empregado um retificador trifásico para alimentar o circuito no lugar da fonte de corrente contínua. Este resultado é compreensível, visto que no modelo empregado, a corrente contínua que alimenta o circuito “ I_{dcx} ” possui o dobro do valor que a corrente contínua que alimenta o conversor meia-ponte “ I_{dc} ”, resultando em um valor de corrente no capacitor com picos menores. No entanto, devido à característica

pulsada da corrente de entrada, a corrente de pico do capacitor é bem mais elevada que no modelo, resultando em maiores valores de ondulação de tensão e corrente eficaz no capacitor.

Tabela 5.23 – Valores ondulação de tensão e corrente eficaz do capacitor “ C_x ” para vários valores de impedância de entrada, índice de modulação e capacitância.

m_a	C_x [μF]	L_{inx}	ΔV_{cx} [V] Teoria	ΔV_{cx} [V] Simulação	Erro ΔV_{cx} [%]	$I_{cx,rms}$ [A] Teoria	$I_{cx,rms}$ [A] Simulação	Erro $I_{cx,rms}$ [%]
0,9	13.200	1 %	2 % = 8	11,57	+44,63	31,82	40,09	+25,99
0,9	13.200	2 %	2 % = 8	10,41	+30,13	31,82	36,84	+15,78
0,9	13.200	5 %	2 % = 8	9,03	+12,88	31,82	33,44	+5,08
0,9	6.600	1 %	4 % = 16	25,82	+61,38	31,82	43,76	+37,52
0,9	6.600	2 %	4 % = 16	25,55	+59,69	31,82	42,37	+33,16
0,9	6.600	5 %	4 % = 16	19,55	+22,19	31,82	35,14	+10,43
0,7	8.994	1 %	2 % = 8	13,54	+69,25	27,65	32,59	+17,87
0,7	8.994	2 %	2 % = 8	11,10	+38,75	27,65	32,12	+16,17
0,7	8.994	5 %	2 % = 8	9,47	+18,37	27,65	29,79	+7,74
0,7	4.497	1 %	4 % = 16	23,20	+45,00	27,65	34,96	+26,44
0,7	4.497	2 %	4 % = 16	24,92	+55,75	27,65	33,94	+22,75
0,7	4.497	5 %	4 % = 16	21,12	+32,00	27,65	31,22	+12,91

No intuito de comparar o volume necessário de capacitores no barramento do conversor em ponte completa com o dos conversores meia-ponte, apresenta-se na Fig. 5.42 a capacitância de ambos os conversores, parametrizada em função da frequência da rede de alimentação, da ondulação de tensão nos capacitores e da corrente de pico na carga. Observa-se que a capacitância necessária para um conversor meia-ponte é superior a capacitância necessária para o conversor em ponte completa. Deve-se ainda, levar em consideração que são empregados dois conversores meia-ponte para sintetizar a mesma tensão do conversor em ponte completa, sendo assim, o volume de capacitores exigido pelo conversor em ponte completa é muito menor quando comparado aos conversores meia-ponte.

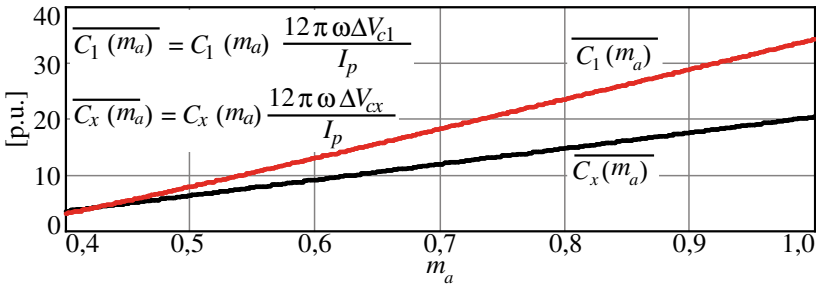


Fig. 5.42 – Capacitâncias do conversor meia-ponte e do conversor em ponte completa parametrizadas em função da frequência, da ondulação de tensão nos capacitores e da corrente de pico na carga.

Uma figura de mérito que permite realizar este tipo de comparação é a constante de inércia [103], a qual é apresentada na equação (5.154).

$$H_{1,x} = \frac{\frac{1}{2} \cdot C_{1,x} \cdot V_{cl,x}^2}{S_{1,x}} \quad (5.154)$$

A constante de inércia representa a relação entre a energia armazenada no capacitor do barramento de corrente contínua do conversor dividida pela potência aparente processada por este mesmo conversor. Realizando este cálculo para os conversores meia-ponte e ponte completa, conforme as especificações da Tabela 5.5 e da Tabela 5.22, são obtidas as constantes de inércia dos dois conversores. Estes parâmetros são apresentados de forma comparativa na Fig. 5.43.

Verifica-se que o conversor meia-ponte, dependendo do índice de modulação nominal empregado para o projeto do conversor, apresenta uma constante de inércia três vezes maior que a constante de inércia do conversor ponte completa. Esta relação entre as constantes de inércia demonstra novamente que o conversor em ponte completa necessita de um volume muito menor de capacitores quando comparado com o conversor meia-ponte.

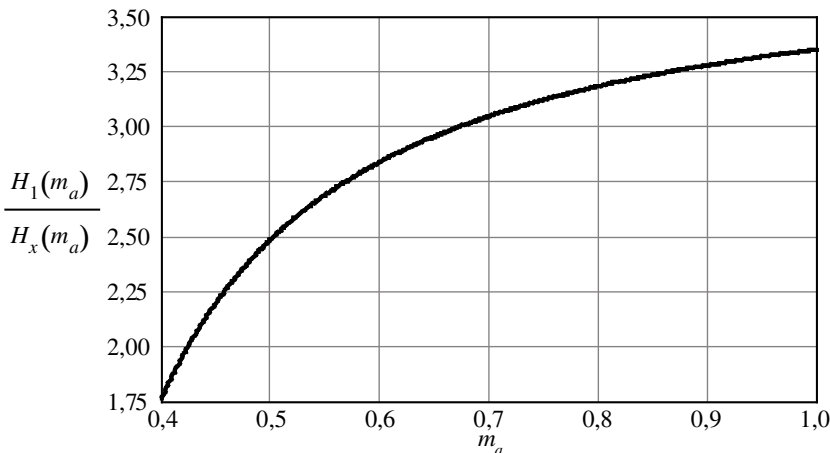


Fig. 5.43 – Relação entre a constante de inércia do conversor meia-ponte e a constante de inércia do conversor ponte completa.

Entretanto, é freqüente que a especificação de capacitores de fontes de alimentação seja limitada pela corrente eficaz nestes capacitores, devido à potência dissipada nos capacitores. Para ilustrar esta característica apresenta-se na Fig. 5.44 (a) a corrente eficaz parametrizada dos capacitores dos conversores em ponte completa e do conversor meia-ponte. Na Fig. 5.44 (b) é apresentada a relação entre o quadrado da corrente eficaz dos capacitores do conversor meia-ponte e do conversor em ponte completa. As curvas parametrizadas foram obtidas através do equacionamento apresentado, enquanto os símbolos da Fig. 5.44 (b) representam os valores obtidos através de simulação. Verifica-se que a corrente eficaz circulante no capacitor do conversor em ponte completa é superior a que circula no conversor meia-ponte.

Sabendo que a potência dissipada em um capacitor está relacionada com a sua resistência série equivalente e a corrente eficaz através da expressão (5.155).

$$P_{cap} = r_{se} \cdot I_{c,rms}^2 \quad (5.155)$$

E, analisando a relação quadrática destas correntes eficazes, observa-se que o quadrado da corrente eficaz que circula no capacitor do conversor em ponte completa, dependendo do índice de modulação, pode ser o dobro do quadrado desta mesma corrente no conversor meia-ponte. Desta forma, se a especificação destes capacitores estiver limitada pela potência que estes capacitores suportam, os conversores

em ponte completa e em meia-ponte, apresentam o mesmo volume total de capacitor nas fontes de alimentação isoladas.

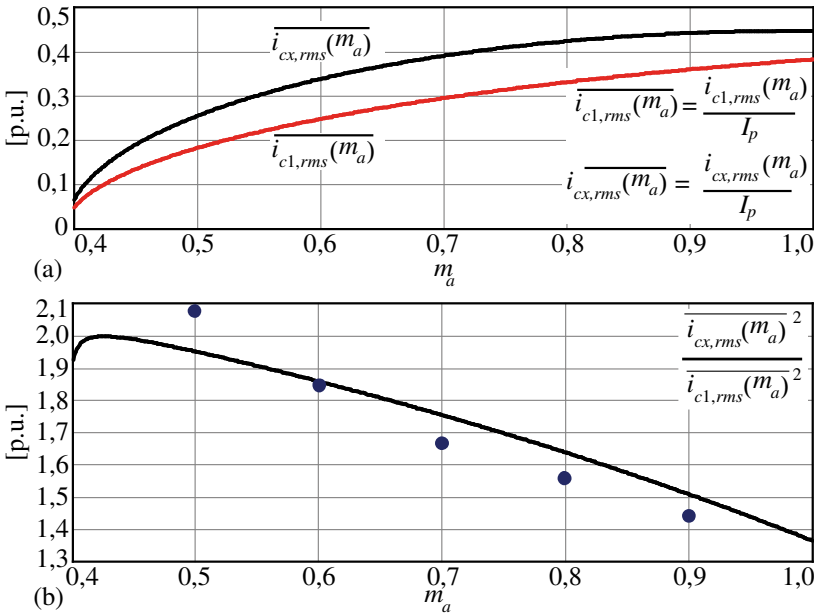


Fig. 5.44 – (a) Corrente eficaz parametrizada do capacitor de um conversor meia-ponte e a corrente eficaz parametrizada do conversor ponte completa. (b) Relação entre o quadrado da corrente eficaz parametrizada dos capacitores de um conversor meia-ponte e do conversor em ponte completa.

Outra comparação em termos de volume entre os capacitores dos conversores meia-ponte e ponte completa foi realizada efetuando-se novas simulações do conversor ponte completa da Fig. 5.41. Nestas simulações, ao invés de utilizar os valores calculados para o conversor em ponte completa, foram empregados os valores de capacitância calculados para o conversor meia-ponte. Estes resultados permitem comparar qual o ganho do conversor ponte completa em relação ao conversor meia-ponte quando ambos possuem a mesma capacitância. Vale ressaltar que, nesta situação, o conversor meia-ponte emprega o dobro de volume de capacitores em relação ao conversor em ponte completa, pois são necessários dois conversores meia-ponte para se obter tensão média nula na fase. A Tabela 5.24 apresenta os resultados

das simulações do conversor ponte completa e as comparações do conversor meia-ponte em relação ao conversor ponte completa.

Tabela 5.24 – Valores de ondulação de tensão e corrente eficaz dos capacitores “ C_1 ” e “ C_x ” para vários valores de impedância de entrada, índice de modulação e capacitância.

m_a	$C_1 = C_x$ [μ F]	L_{in}	ΔV_{c1} [V]	ΔV_{cx} [V]	Comp. $\frac{\Delta V_{c1} - \Delta V_{cx}}{\Delta V_{c1}}$	$I_{c1,rms}$ [A]	$I_{cx,rms}$ [A]	Comp. $\frac{I_{c1,rms} - I_{cx,rms}}{I_{c1,rms}}$
0,9	21.640	1 %	8,73	6,57	-24,74 %	28,34	38,53	-35,96 %
0,9	21.640	2 %	9,18	5,96	-35,08 %	28,44	35,30	-24,12 %
0,9	21.640	5 %	8,42	5,41	-35,75 %	26,74	32,88	-22,96 %
0,9	10.820	1 %	18,12	14,62	-19,32 %	29,57	40,97	-38,55 %
0,9	10.820	2 %	19,05	13,46	-29,34 %	29,62	37,90	-27,95 %
0,9	10.820	5 %	17,94	11,39	-36,51 %	27,82	33,81	-21,53 %
0,7	13.700	1 %	8,56	6,79	-20,68 %	22,72	32,02	-40,93 %
0,7	13.700	2 %	8,79	6,89	-21,62 %	22,54	31,46	-39,57 %
0,7	13.700	5 %	8,82	5,98	-32,20 %	22,18	29,42	-32,64 %
0,7	6.851	1 %	17,31	14,69	-15,14 %	23,27	33,25	-42,89 %
0,7	6.851	2 %	18,11	15,35	-15,24 %	23,19	32,74	-41,18 %
0,7	6.851	5 %	18,94	12,82	-32,31 %	23,00	30,23	-31,43 %

Analisando os resultados apresentados na Tabela 5.24, observa-se que empregando o mesmo valor de capacitância nos conversores meia-ponte e ponte completa, o conversor ponte completa apresenta uma redução na ondulação de tensão em torno de 26 %. A corrente eficaz circulante no capacitor do conversor ponte completa é em torno de 33,33 % superior a corrente eficaz no capacitor do conversor meia-ponte. Lembrando que a potência dissipada depende do quadrado da corrente eficaz, nesta mesma situação, a potência dissipada no capacitor do conversor em ponte completa é aproximadamente 80 % maior que no conversor em meia-ponte.

Portanto, verifica-se que se a escolha do capacitor estiver limitada à capacitância há uma vantagem do conversor ponte completa. Nesta situação o conversor em ponte completa, mesmo empregando apenas um capacitor, apresentaria ondulação de tensão menor que os conversores meia-ponte. Porém, se a limitação tecnológica para a escolha física do capacitor estiver associada à corrente eficaz circulante, a vantagem do conversor ponte completa é reduzida, pois será necessário empregar um capacitor (ou uma associação de capacitores)

com capacidade de corrente superior ao de um capacitor do conversor meia-ponte. E, dependendo das condições de projeto, o volume final de capacitores nos conversores meia-ponte pode ser o mesmo do conversor ponte completa.

5.8 Conclusão

Este capítulo apresentou o equacionamento completo das correntes médias e eficazes em todos os interruptores (controlados e não controlados) para o inversor multiníveis proposto, operando com alimentação simétrica e empregando a modulação híbrida. Foi demonstrado o equacionamento para as duas estratégias de modulação (“Modo I” e “Modo II”). Este equacionamento é de fundamental importância para o dimensionamento dos semicondutores e dos sistemas de dissipação de calor.

Na sequência foi apresentado um estudo teórico da distribuição de potência nas fontes de alimentação. Neste estudo foram confirmados os resultados demonstrados através de simulação numérica no Capítulo 3, validando a estratégia de modulação proposta para evitar o fluxo bidirecional de energia nas fontes de alimentação dos conversores meia-ponte. O estudo prosseguiu com o equacionamento do capacitor de barramento das fontes que fornecem energia aos conversores meia-ponte. Neste estudo verificou-se a influência da impedância na entrada do retificador, da ondulação de barramento e do índice de modulação nos valores de capacitor de barramento e na corrente eficaz neste mesmo capacitor. Um equacionamento que considere todos os parâmetros envolvidos é complexo, devido à ordem do sistema. Portanto, foi proposto um modelo onde a corrente que o retificador fornece ao capacitor de barramento é constante. Este modelo, embora simplificado, apresentou resultados satisfatórios para o projeto da capacitância e da corrente eficaz no capacitor, resultando em erros de até 20 % para as situações mais empregadas.

O cálculo das perdas de condução e comutação em todos os interruptores foi apresentado. Também foi apresentada uma comparação entre as perdas nos semicondutores para o conversor proposto operando com a modulação com as portadoras dispostas em fase (*Phase Disposition* – PD), para o conversor operando com a modulação com as portadoras defasadas (*Phase Shifted* – PS) e para o mesmo conversor com a modulação híbrida proposta. Observou-se que o conversor operando com a modulação híbrida proposta apresenta os mesmos valores de perdas obtidos para operação com as modulações PD e PS.

No entanto, a distribuição das perdas com a modulação híbrida é muito mais equilibrada que a PD, não sobrecarregando os módulos do inversor trifásico com índice de modulação reduzido. Esta característica permite que os sistemas de dissipação de calor sejam otimizados, assim como o projeto mecânico do conversor, representando um avanço em relação à operação com a modulação PD. Em comparação a modulação PS, observou-se que a modulação proposta apresenta menor distorção harmônica na tensão de linha. Verificou-se ainda que o deslocamento das perdas de comutação para os módulos dos conversores meia-ponte permite empregar interruptores com menores perdas de condução no inversor trifásico. Esta configuração também foi analisada e demonstrou, no exemplo apresentado, uma redução de até 12 % nas perdas nos semicondutores. Este ganho adicional representa outro aprimoramento que pode ser obtido com a modulação híbrida proposta.

Também foi efetuada uma comparação entre a estrutura proposta neste trabalho e o inversor multiníveis híbrido baseado na cascata de um inversor trifásico com módulos de conversores em ponte completa. Verifica-se que as duas propostas de conversores multiníveis híbridos apresentam o mesmo desempenho quando operados com as mesmas condições. Empregando a alimentação simétrica e a modulação híbrida proposta em ambos os conversores obteve-se valores idênticos das seguintes figuras de mérito: quantidade de níveis de tensão na carga, distorção harmônica total das tensões de fase e de linha, correntes médias e eficazes nos semicondutores e perdas nos semicondutores. As diferenças entre essas topologias encontram-se na quantidade de fontes de alimentação isoladas (seis na estrutura proposta e três no conversor baseado em ponte completa) e na potência processada por cada uma dessas fontes. O conversor proposto necessita de uma quantidade maior de fontes isoladas, porém cada uma destas fontes processa apenas metade da potência processada por cada fonte que fornece energia ao conversor em ponte completa.

Portanto, para uma comparação mais precisa destes conversores, realizou-se o dimensionamento dos capacitores da estrutura baseada na cascata do inversor trifásico de dois níveis com conversores em ponte completa. Verificou-se que quando as duas estruturas empregam o mesmo capacitor de barramento, a ondulação de tensão na estrutura baseada em conversores ponte completa é menor (26 % menor). Porém, nesta mesma condição, a corrente neste capacitor do conversor em ponte completa é 33 % superior a corrente circulante nos capacitores do conversor proposto. Sabendo que a potência dissipada no capacitor é

proporcional ao quadrado da corrente eficaz, verifica-se que, apesar do conversor proposto necessitar mais capacitores (pois são necessários dois conversores meia-ponte para se obter a mesma tensão do conversor em ponte completa), dependendo das condições de projeto, o volume total de capacitores pode ser equivalente em ambos os conversores. Salienta-se que o conversor proposto apresenta ainda as seguintes vantagens: para uma mesma tecnologia de retificadores (diodos, capacitores, circuitos de partida, entre outros componentes) é possível obter um conversor multinível com potência mais elevada e a estrutura baseada no conversor em ponte completa é uma tecnologia proprietária [104-106].

Capítulo 6 Estudo Experimental do Inversor Trifásico Híbrido Proposto

Para comprovar o estudo teórico realizado do inversor e sua modulação híbrida foi construído um protótipo de laboratório do inversor proposto. O protótipo construído foi baseado nas especificações da Tabela 6.1.

Tabela 6.1 – Especificações do protótipo.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão de barramento dos conversores meia-ponte
V_y	400 V	Tensão de barramento do inversor trifásico
P_o	2.500 VA	Potência aparente máxima de saída
f_c	4,080 kHz	Frequência de comutação dos conversores meia-ponte
f_o	60 Hz	Frequência fundamental de saída

Com base nas especificações de projeto foi construído um protótipo com os componentes disponíveis no laboratório. A lista com os principais componentes empregados é apresentada na Tabela 6.2. Vale salientar que alguns componentes do circuito estão superdimensionados devido à disponibilidade de componentes no laboratório.

A Fig. 6.1 apresenta um diagrama do inversor trifásico implementado. Verifica-se a presença de um transformador na alimentação do inversor trifásico, totalizando quatro transformadores na estrutura. Este transformador tem a função de adaptar a tensão da rede para o nível adequado ao conversor. Verifica-se ainda a presença de um divisor de tensão resistivo, cuja finalidade é prover uma referência para as tensões de fase conforme a referência empregada no estudo teórico.

Tabela 6.2 – Principais componentes empregados no protótipo.

Parâmetro	Descrição	Fabricante (Modelo)	Características
T_{jo}	Transformadores Trifásicos	Blutrafos	Primário em Delta 380 V Secundário 1 em Estrela 285 V Secundário 2 em Delta 285 V
L_{in}	Indutores de entrada	Blutrafos	4 mH / 22 A
L_{dc}	Indutor de interfase	Blutrafos	2 x 9 mH / 30 A
Pd_{jo}	Pontes de Diodo	Semikron (SKD 25/12)	$I_D = 12 \text{ A @ } 45^\circ\text{C}$ $V_D = 1.200 \text{ V}$
C_{jo}	Capacitores de Barramento	EPCOS (B43586-S6338-M2)	$C = 3.300 \mu\text{F}$ $V_C = 500 \text{ V}$
S_{jo} / D_{jo}	Interruptores e Diodos	Semikron (SKM 75GB063D)	$I_{CE} = 75 \text{ A @ } 75^\circ\text{C}$ $V_{CE} = 600 \text{ V}$
–	Dissipadores	2 x P16 / 400 mm	Ventilação Natural
–	Circuito de comando	Texas Instruments (DSP TMS2812)	Processador Digital de Sinais 150MFlops, Ponto Fixo
–	Drivers	Semikron (SKHI 20 opA)	Driver duplo, isolado com optoacoplador, proteção sobrecorrente

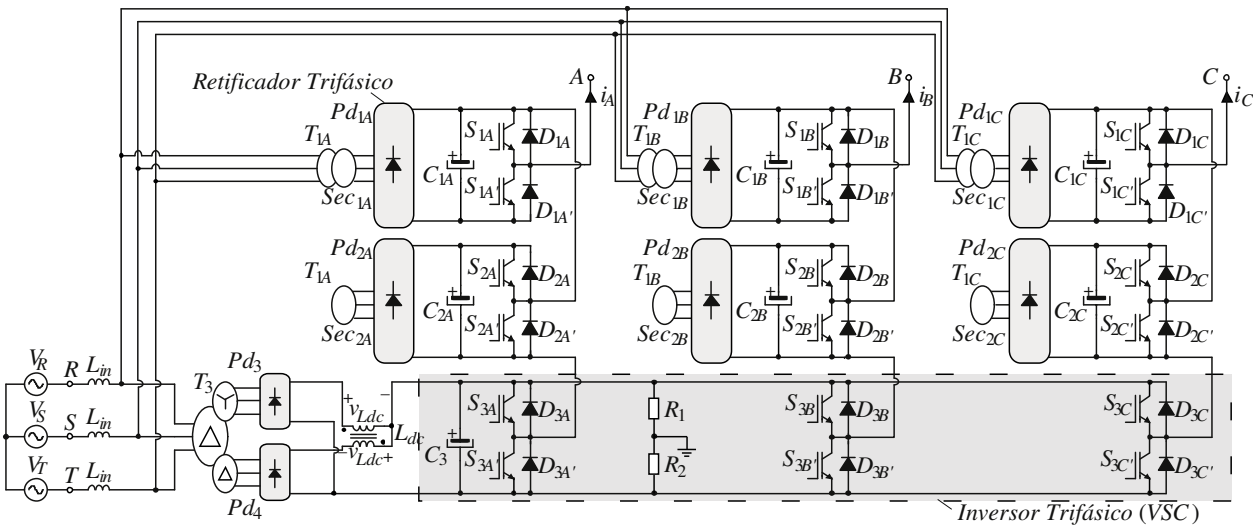
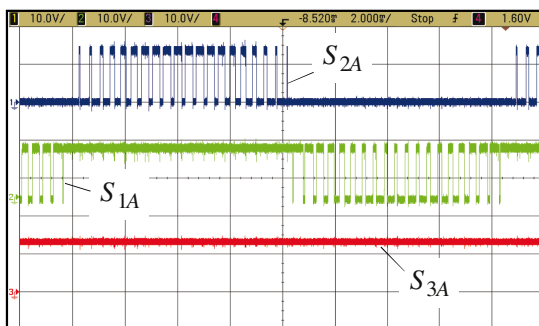


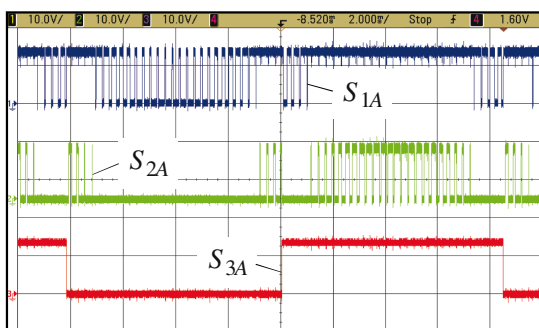
Fig. 6.1 – Inversor trifásico implementado em laboratório.

6.1 Resultados Experimentais

Na Fig. 6.2 são apresentados os pulsos de comando de uma das fases do inversor trifásico. Na Fig. 6.2 (a) são mostrados os sinais de comando para a operação no “Modo II”, onde o pulso de comando destinado ao interruptor do inversor trifásico é constante, caracterizando que o inversor trifásico não fornece energia para a carga. Na Fig. 6.2 (b) observa-se que o sinal de comando do interruptor do inversor trifásico comuta em baixa frequência, caracterizando a operação no “Modo I”. Salienta-se que a frequência de comutação dos conversores meia-ponte foi reduzida nesta aquisição para facilitar a visualização dos pulsos de comando.



(a)



(b)

Fig. 6.2 – (a) Pulsos de comando dos interruptores para o “Modo II” de operação e (b) pulsos de comando dos interruptores para o “Modo I” de operação.

A Fig. 6.3 (a – d) apresenta as tensões das três fases, a tensão de linha entre as fases “A” e “B” e a corrente de carga para um índice de modulação de 0,5 e com o conversor operando no “Modo II”.

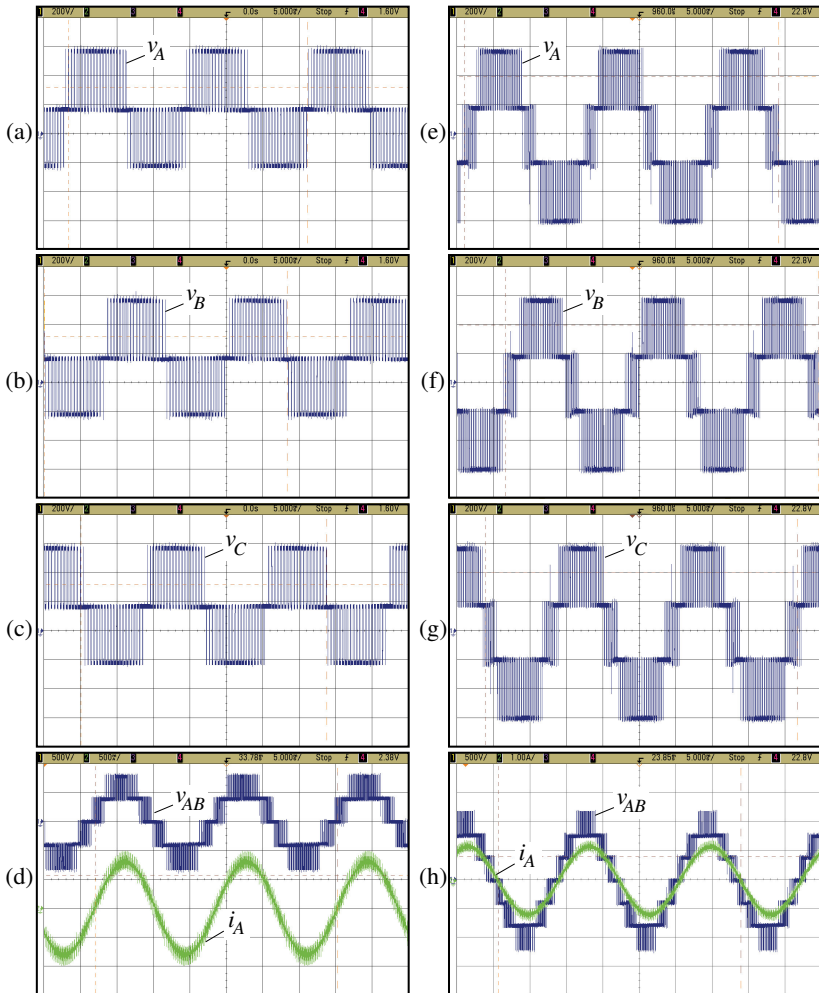


Fig. 6.3 – (a, b, c) Tensão das fases A, B e C (200 V / div), (d) tensão de linha (500 V / div) e corrente de carga (0,5 A / div) para o “Modo II” de operação e (e, f, g) tensão das fases A, B e C (200 V / div), (h) tensão de linha (500 V / div) e corrente de carga (1,0 A / div) para o “Modo I” com ângulo de carga de aproximadamente 4 graus.

As tensões de fase apresentam nível médio em relação à referência. A tensão de linha entre as fases “A” e “B” é sintetizada com cinco níveis e não apresenta o nível médio das tensões de fase. A corrente de carga apresenta baixa ondulação e distorção, mesmo para uma carga pouco indutiva ($\Phi \cong 3,5^\circ$).

Na Fig. 6.3 (e – h) são apresentadas as tensões das fases “A”, “B” e “C”, a tensão de linha entre as fases “A” e “B” e a corrente de carga para o inversor operando no “Modo I” e com índice de modulação de 0,9 (zero vírgula nove). Verifica-se que as tensões de fase não apresentam nível médio e que as mesmas são sintetizadas com quatro níveis. A tensão de linha reproduz o sinal de referência com sete níveis, confirmando os estudos teóricos. A corrente de carga segue demonstrando que com uma carga indutiva, é possível filtrar os componentes harmônicos presentes na tensão e, reproduzir o sinal senoidal de referência com baixa distorção.

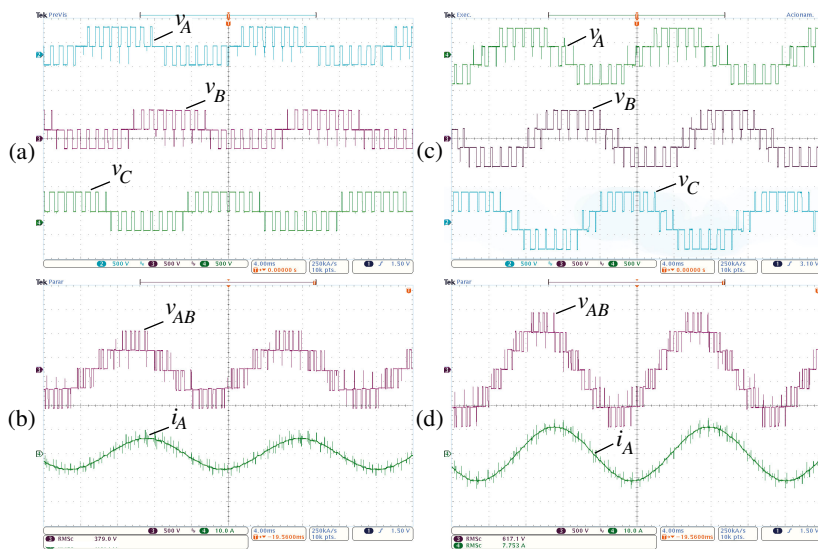


Fig. 6.4 – Formas de onda para o Modo II: (a) tensão de fase (500 V/div), (b) tensão de linha (500 V/div) e corrente de carga (10 A/div). Formas de onda para o Modo I: (a) tensão de fase (500 V/div), (b) tensão de linha (500 V/div) e corrente de carga (10 A/div).

Resultados experimentais adicionais foram realizados com uma frequência de comutação reduzida para $f_c = 1.020$ Hz e com maior corrente de carga ($R = 60 \Omega$, $L = 111$ mH). Observou-se que a redução da frequência de comutação e a elevação da corrente praticamente não alteraram o desempenho do conversor. As formas de onda de tensão de fase, tensão de linha e corrente na carga, para ambos os modos de operação, são apresentadas na Fig. 6.4.

O espectro harmônico da tensão de fase para o inversor operando no “Modo I”, com índice de modulação $m_a = 0,9$ é apresentado na Fig. 6.5.

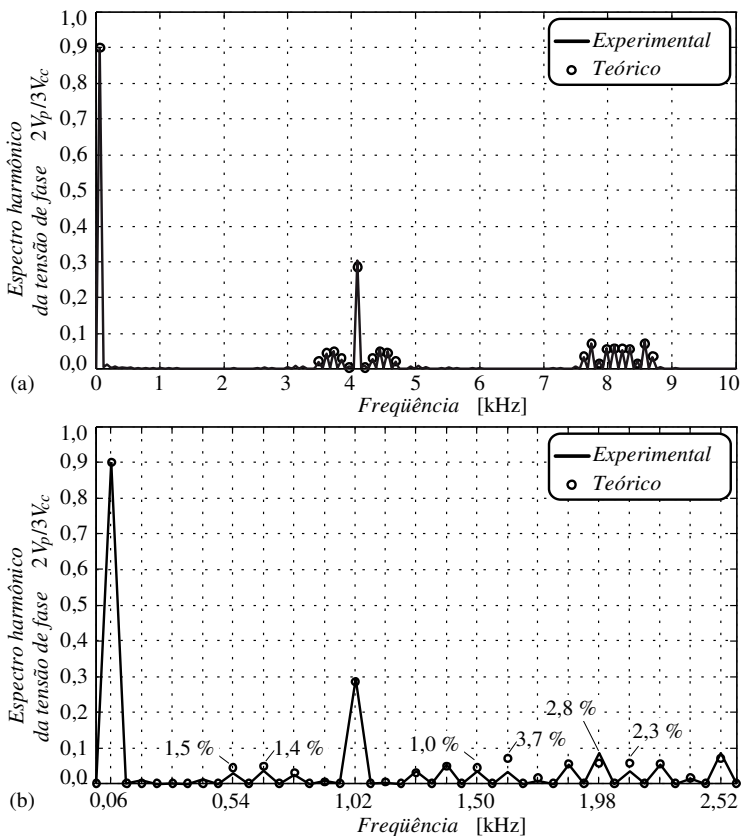


Fig. 6.5 – Componentes harmônicas da tensão de fase do inversor proposto para duas frequências de comutação: (a) $f_c = 4.080$ Hz e (b) $f_c = 1.020$ Hz.

Na Fig. 6.5 (a) o inversor opera com frequência de comutação de $f_c = 4,08$ kHz e na Fig. 6.5 (b) a frequência de comutação é de $f_c = 1,02$ kHz. Observa-se que, em ambas as condições de operação, os resultados experimentais confirmam os resultados teóricos obtidos no Capítulo 4.

A Fig. 6.6 (a) apresenta a evolução da distorção harmônica total das tensões de fase e de linha em função do índice de modulação. As linhas representam os resultados obtidos através de simulação numérica enquanto os símbolos demonstram os resultados obtidos na prática. Verifica-se que, em ambos os modos de operação, a distorção harmônica prevista foi alcançada.

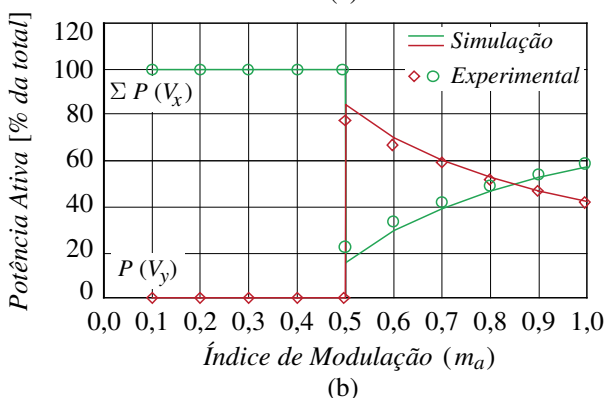
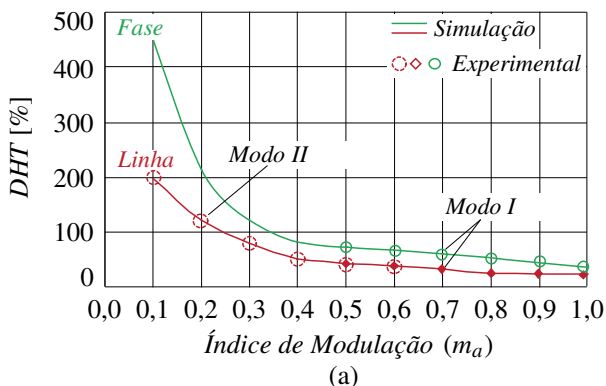


Fig. 6.6 – (a) Distorção harmônica total das tensões de fase e de linha em função do índice de modulação, (b) somatório da potência das fontes de alimentação em função do índice de modulação.

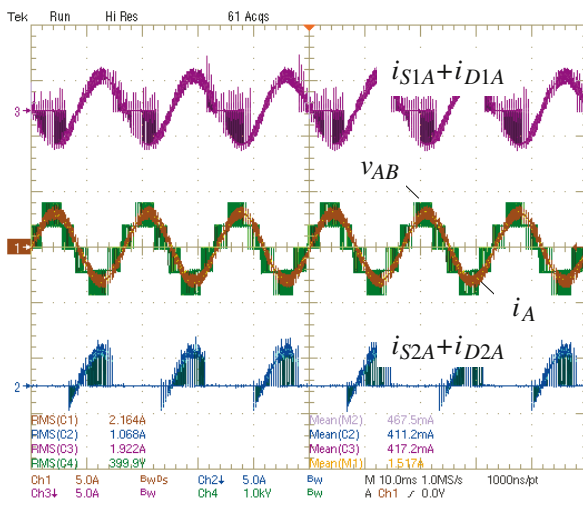
A distribuição de potência ativa entre as fontes de alimentação do inversor é apresentada na Fig. 6.6 (b). Verifica-se que os resultados obtidos em laboratório, representados por símbolos, se aproximam bastante dos resultados de simulação, representados por linhas. A diferença apresentada pode ser justificada pela queda de tensão do transformador do inversor trifásico e da ponte de diodos, que era maior do que a queda de tensão dos transformadores e dos retificadores dos conversores meia-ponte, devido à maior potência processada pelo inversor trifásico. Esta diferença resultou em uma potência processada pelo inversor trifásico um pouco inferior à prevista teoricamente. Salienta-se que o objetivo de empregar retificadores unidirecionais em todos os conversores foi alcançado, em função do bom desempenho do sistema híbrido de modulação proposto.

As formas de onda de corrente nos interruptores e a tensão e a corrente na carga são apresentadas na Fig. 6.7. Na Fig. 6.7 (a) o inversor opera no “Modo II” e com índice de modulação de 0,5, enquanto na Fig. 6.7 (b) o inversor é comandado com índice de modulação de 0,9 e com o “Modo I” de operação. Observa-se que são apresentadas as correntes dos interruptores somadas às correntes de seus respectivos diodos em antiparalelo, devido à configuração do módulo de potência empregado (SKM 75GB063D). Portanto, a comparação dos resultados teóricos com os práticos é realizada considerando esta limitação.

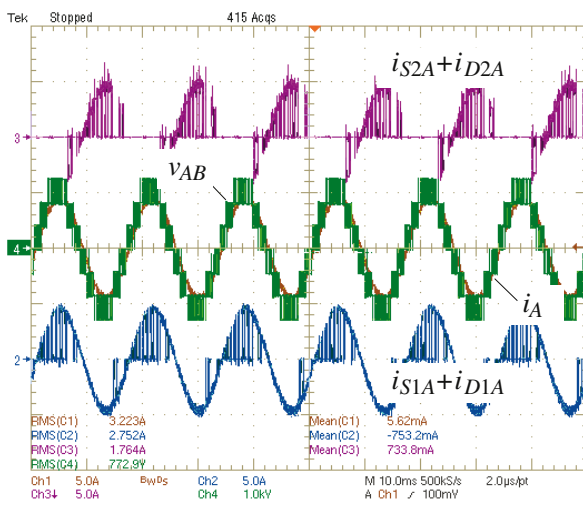
As Fig. 6.8 e Fig. 6.9 apresentam várias curvas de corrente parametrizada dos interruptores dos conversores meia-ponte e da corrente de saída. Adotou-se como parâmetro de parametrização a própria corrente eficaz de saída. As linhas representam os valores dos cálculos teóricos, obtidos com as expressões demonstradas no Capítulo 5 e os círculos caracterizam os valores de corrente medidos em laboratório.

Na Fig. 6.8 são apresentadas: a corrente média do interruptor “ S_1 ” menos a corrente média do diodo “ D_1 ”, a corrente média do interruptor “ S_2 ” menos a corrente média do diodo “ D_2 ”, o valor eficaz soma da corrente do interruptor “ S_1 ” e do diodo “ D_1 ”, o valor eficaz soma da corrente do interruptor “ S_2 ” e do diodo “ D_2 ” e o valor eficaz da corrente de carga para o conversor operando no “Modo II” com ângulo de carga de 10° (dez graus).

A Fig. 6.8 (b) exibe as mesmas variáveis da Fig. 6.8 (a) com o inversor operando no “Modo II”, alterando apenas o ângulo de carga para 45° .



(a)



(b)

Fig. 6.7 – Formas de onda da tensão e da corrente na carga e correntes nos interruptores para o “Modo II” de operação (a) e para o “Modo I” de operação.

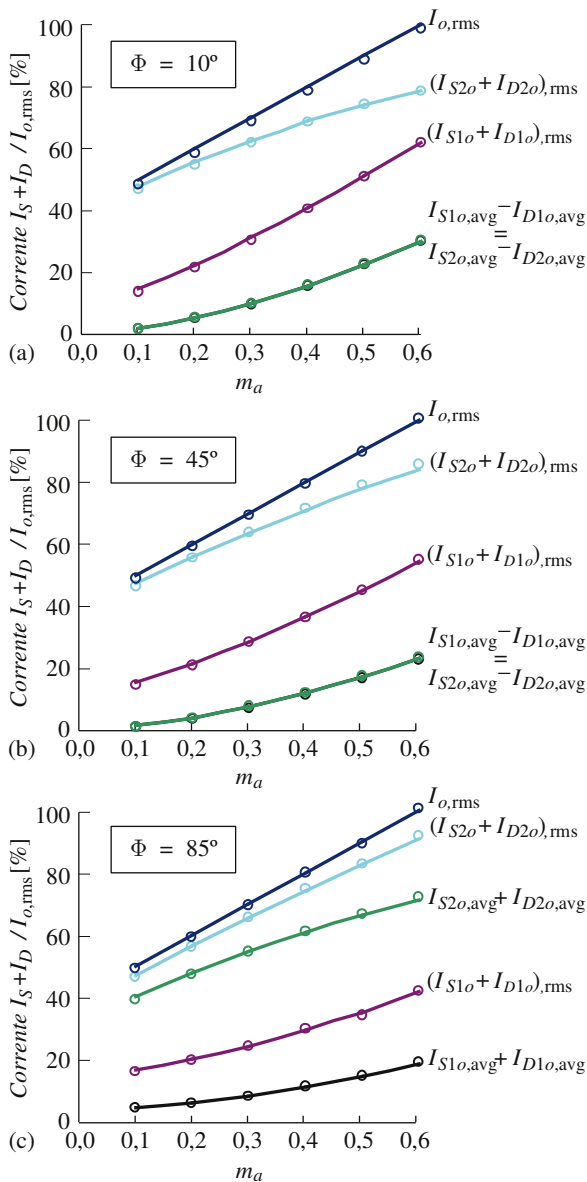


Fig. 6.8 – Correntes médias e eficazes dos interruptores para o “Modo II” de operação e para três condições de ângulo de carga.

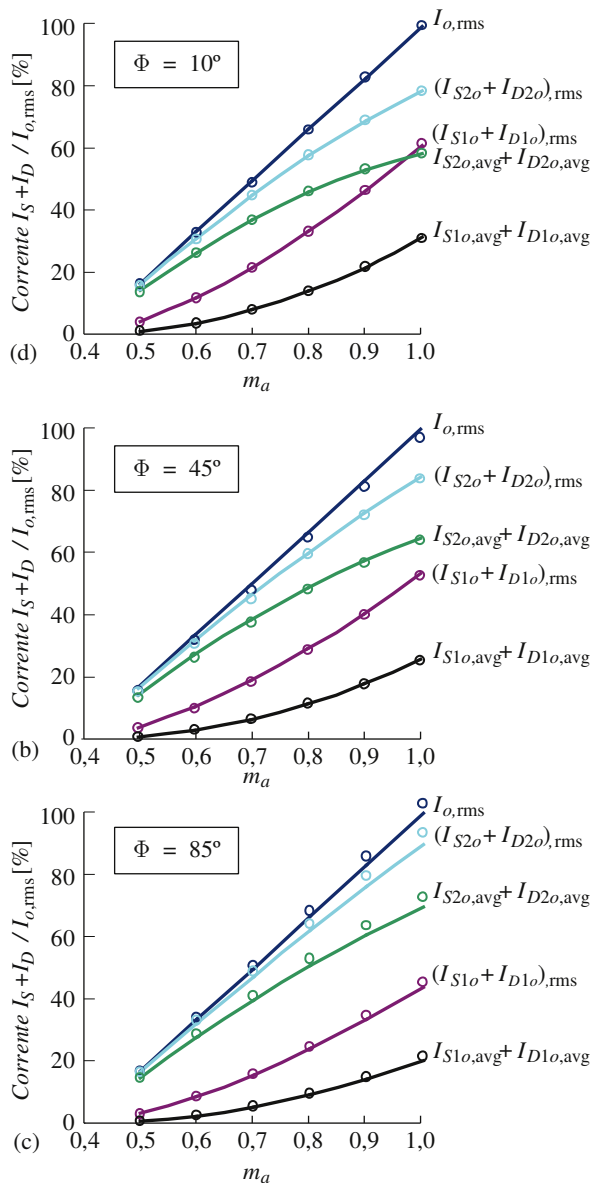


Fig. 6.9 – Correntes médias e eficazes dos interruptores para o “Modo I” de operação e para três condições de ângulo de carga.

Verifica-se que para todas as condições de operação (“Modos I e II”), todos os ângulos de carga e índices de modulação, os resultados de corrente média e eficaz nos interruptores obtidos na experimentação se aproximaram dos cálculos teóricos, comprovando o estudo realizado.

6.1.1 Resultados de Transitórios de Estratégia de Modulação

Foram realizados alguns experimentos efetuando-se a alteração da estratégia de modulação. A Fig. 6.10 apresenta uma transição do “Modo I” para o “Modo II” e o retorno para o “Modo I”. O sinal do canal “2” (azul) do osciloscópio controla esta alteração da estratégia de operação, quando este sinal encontra-se em nível lógico “1” o conversor opera com estratégia de modulação denominada “Modo I” e para nível lógico “0” a estratégia de modulação aplicada é a denominada “Modo II”. As formas de onda dos canais “3” (lilás) e “4” (verde) apresentam a tensão de linha e a corrente de fase, respectivamente. Verifica-se que a tensão e a corrente não sofrem alterações significativas com a transição da estratégia de operação. Este resultado comprova que é possível aplicar a estratégia de modulação híbrida proposta sem prejuízos para a carga.

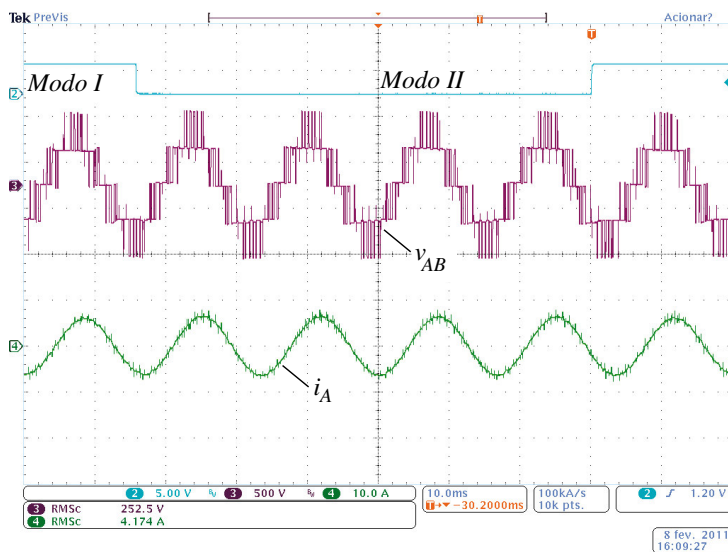


Fig. 6.10 – Tensão de linha, corrente na carga e a variável de controle do modo de operação do conversor (Escala – Tensão 500 V/div, corrente 10 A/div).

Salienta-se que o experimento apresentado na Fig. 6.10 possui algumas configurações que diferem das que foram empregadas nos ensaios anteriores:

- índice de modulação $m_a = 0,5$;
- frequência de comutação $f_c = 1.020$ Hz ;
- Carga RL – $R = 60 \Omega$, $L = 111$ mH .

Observa-se que a alteração realizada na frequência de comutação não interfere no experimento. A alteração de carga permitiu elevar a corrente circulante, facilitando a visualização de possíveis imperfeições devido à transição da modulação.

6.1.2 Retificador de Entrada

Foram efetuados alguns ensaios do retificador de entrada de 12 pulsos apresentado na Fig. 6.1. Para o inversor operando com índice de modulação $m_a = 0,9$ e potência nominal foram adquiridas as formas de onda de tensão e de corrente de entrada apresentadas na Fig. 6.11. Verificou-se um bom desempenho do retificador de entrada, apresentado uma distorção harmônica total em torno de 10 % para a corrente. Este valor de distorção harmônica é um pouco mais elevado que o valor obtido por simulação (aproximadamente 7 %). Analisando a decomposição em série de Fourier de cada uma das três fases observa-se a presença de algumas componentes harmônicas que contribuíram para que a distorção harmônica total fosse mais elevada. Verifica-se a presença de harmônicas de ordem três e suas múltiplas. Estas componentes se devem ao desequilíbrio das tensões que, embora pequeno (aproximadamente 3 %), está presente na rede de alimentação, além de distorção harmônica nas tensões da rede. Também se verifica que a presença das harmônicas de ordem cinco e sete, as quais não deveriam estar presentes no circuito devido à configuração do retificador de 12 pulsos. Porém, na prática, conferiu-se um desequilíbrio entre os enrolamentos em delta e os enrolamentos em estrela da ordem de 5 %. Este desequilíbrio faz com que a potência processada por estes retificadores seja desigual, gerando uma deficiência no cancelamento destas componentes harmônicas. A Fig. 6.12 apresenta a análise harmônica das correntes de entrada. Os valores das componentes são parametrizados em função da componente fundamental e o valor da distorção harmônica total de cada uma das fases é indicado na figura.

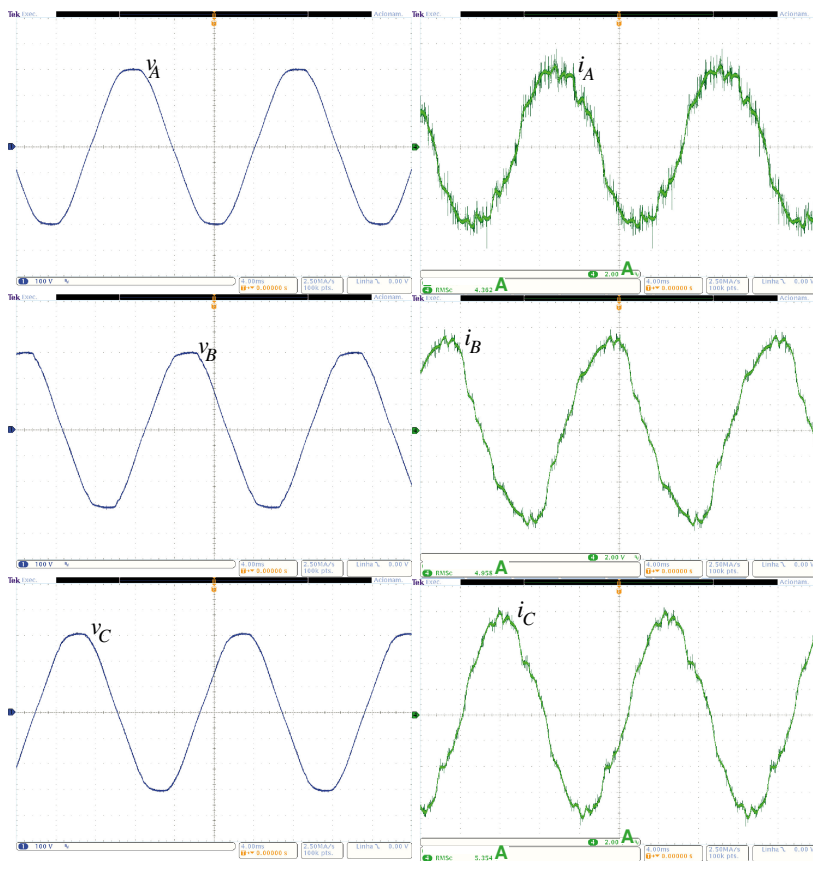


Fig. 6.11 – Formas de onda de tensão e corrente de entrada do protótipo implementado. Escala de 100 V/div e 2 A/div.

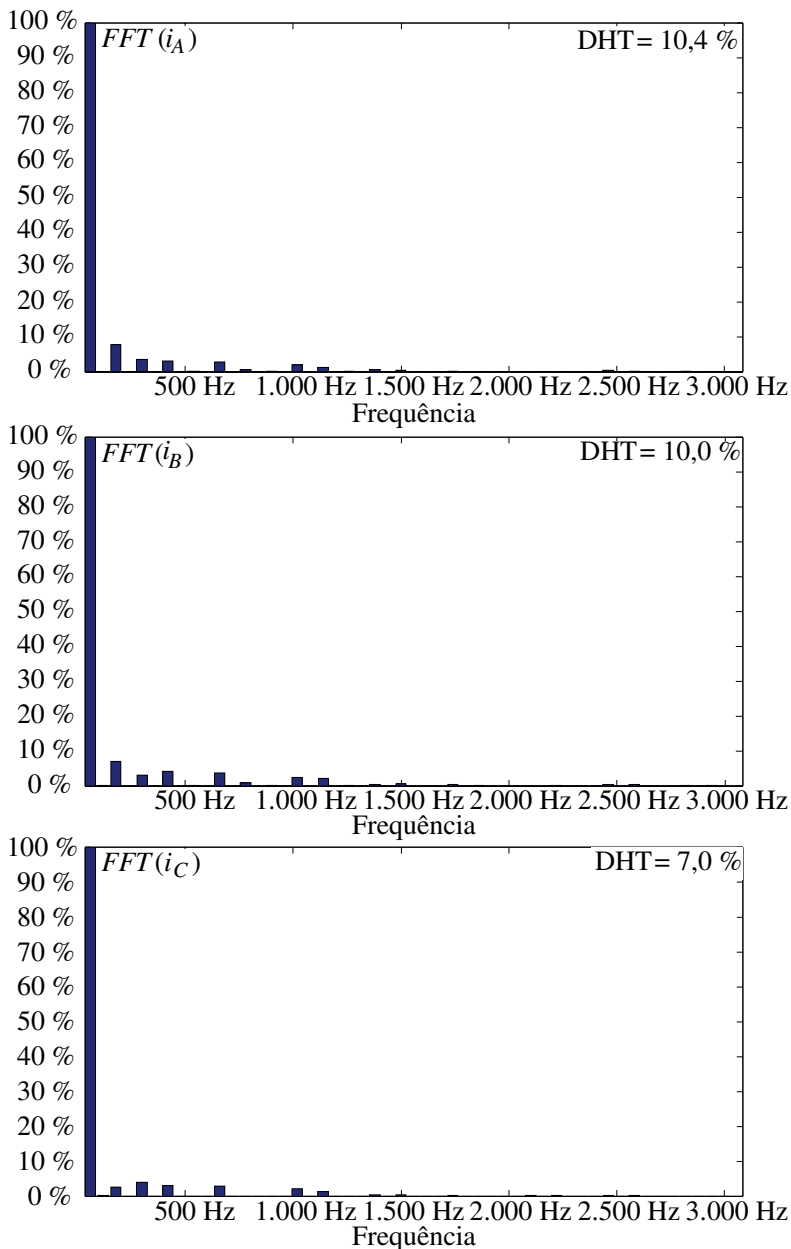


Fig. 6.12 – Análise harmônica das correntes de entrada do retificador multipulsos.

6.2 Conclusão

Este capítulo apresentou os resultados obtidos em laboratório para o inversor proposto operando com a modulação híbrida desenvolvida. Os ensaios, realizados para os dois modos de modulação, apresentaram formas de onda de tensão e corrente que confirmaram o estudo teórico apresentado. Ensaios do conversor visando a medição da distorção harmônica total e da distribuição de potência entre as fontes de alimentação também foram realizados. Estas figuras de mérito apresentaram um comportamento satisfatório, confirmando as análises teóricas e de simulação realizadas nos capítulos anteriores.

Os valores de corrente média e de corrente eficaz nos semicondutores de potência foram medidos para vários valores de índice de modulação, de ângulos de corrente de carga e para as duas estratégias de modulação. Estes resultados novamente confirmaram o estudo teórico apresentado no Capítulo 5.

Foi realizado um ensaio efetuando-se a transição entre os dois modos de operação. Neste ensaio efetuou-se a transição entre os modos de operação por diversas vezes e de forma não sincronizada. Observou-se que praticamente não há alteração na corrente fornecida a carga em virtude da transição do modo de operação. Portanto, mesmo que em alguma aplicação do conversor não seja empregado um sistema com histerese para controlar a transição do modo de operação, o conversor e a carga não serão danificados.

O retificador multipulsos baseado em uma estrutura passiva de 12 pulsos também foi implementado. Verificou-se a presença de componentes harmônicas indesejadas, devido ao desequilíbrio e distorção das tensões de entrada e desbalanços dos enrolamentos secundários dos transformadores delta-delta-estrela. Entretanto, mesmo com a presença de componentes harmônicas que não eram previstas, a distorção harmônica total das correntes de entrada e a amplitude das componentes harmônicas apresentaram valores satisfatórios.

Capítulo 7 Conclusões

Neste trabalho, realizou-se uma revisão bibliográfica das principais aplicações de conversores multiníveis, verificou-se um vasto campo de aplicações e de pesquisa, neste ramo, já não tão novo, da eletrônica de potência. Foram apresentadas algumas aplicações de conversores multiníveis e a aplicabilidade do conversor proposto em cada uma dessas aplicações. Destaca-se o acionamento de motores de média tensão, especialmente quando o conversor não necessita ser empregado para regenerar energia, como uma das áreas onde o conversor proposto pode ser aplicado.

No Capítulo 2 apresentou-se uma revisão das topologias de conversores multiníveis em tensão mais conhecidas na indústria e no meio acadêmico. Deste estudo resultou um novo conversor multinível híbrido, baseado na associação de um inversor trifásico e de conversores meia-ponte. Ainda neste capítulo, fez-se uma revisão das principais modulações por largura de pulso aplicáveis aos conversores multiníveis. Este estudo incluiu a comparação de desempenho das modulações considerando as seguintes figuras de mérito: a Distorção Harmônica Total (DHT) das tensões de fase e de linha, a Distorção Harmônica Total de Primeira Ordem (*Weighted Total Harmonic Distortion* – WTHD) e as perdas de comutação. Através de simulações numéricas pode-se concluir que a modulação senoidal com as portadoras dispostas em fases é a que apresenta o melhor compromisso entre as figuras de mérito avaliadas, sendo esta a modulação adotada para as demais comparações.

No Capítulo 3 foi apresentado o inversor híbrido proposto, suas etapas de operação e um detalhamento sobre a influência da variação da relação entre as tensões das fontes de alimentação do inversor trifásico e dos conversores meia-ponte. Também foi proposta uma nova modulação senoidal por largura de pulso, baseada na modulação com as portadoras dispostas em fases, porém, com a característica marcante do comando do inversor trifásico ser em baixa frequência. A análise realizada neste capítulo demonstrou que a operação do inversor híbrido com a modulação proposta pode ser vantajosa quando se empregar os mesmos valores de tensão de alimentação em todos os conversores. Nesta situação, o inversor proposto sintetiza até quatro níveis na tensão de fase e até sete níveis na tensão de linha, conferindo uma baixa distorção harmônica da tensão de saída. A análise vetorial demonstrou a existência de estados de operação redundantes, os quais são

aproveitados pela modulação proposta. A modulação híbrida proposta foi elaborada com a premissa de evitar dois estados de operação, os quais elevariam as perdas nas fontes de alimentação, portanto, o estudo realizado possibilitou a otimização da operação do conversor através da modulação.

A modulação proposta no Capítulo 3, operando o inversor trifásico na frequência fundamental de saída, demonstrou bom desempenho quanto à qualidade da tensão sintetizada na saída. Porém, esta estratégia de modulação exige a presença de retificadores com capacidade de devolver energia para a rede de alimentação, ou seja, retificadores com fluxo de energia bidirecional. Para permitir o emprego de retificadores unidirecionais, mais simples e robustos, foi proposta uma nova estratégia de modulação. Esta nova estratégia, denominada “Modo II”, altera a lógica de comando dos conversores e, atuando em conjunto com a modulação denominada “Modo I”, permite a utilização de retificadores unidirecionais em toda a faixa de variação do índice de modulação. As análises demonstraram que a transição entre os dois modos de operação pode ser realizada de forma suave, sem prejuízo para a carga. Também se verificou a existência de uma ampla faixa de índice de modulação onde as duas modulações se equivalem, possibilitando a criação de uma faixa de histerese, onde a transição entre os modos de operação pode ser realizada sem a geração de transitórios para a carga.

Ainda no Capítulo 3 foi apresentado um retificador capaz de fornecer energia para os módulos de conversores meia-ponte e para o inversor trifásico. O retificador escolhido foi um retificador passivo de 12 pulsos. Foi demonstrada uma metodologia de projeto para o retificador e seus componentes e verificou-se que o desempenho do retificador praticamente atende a norma IEEE519, sendo que, com o auxílio de filtros sintonizados, é possível atender a norma na íntegra.

No Capítulo 4 foi apresentada a decomposição do sinal de saída empregando a integral dupla de Fourier. O desenvolvimento realizado permitiu obter a célula unitária que representa o comportamento do inversor trifásico e as equações que delimitam a região de operação para a modulação proposta. Com base no equacionamento apresentado, o espectro harmônico do inversor operando com a modulação proposta pôde ser obtido, bem como a Distorção Harmônica Total. Este estudo validou os resultados obtidos através de simulação numérica, e permitiu a análise do comportamento do espectro harmônico em função do índice de modulação, da frequência fundamental de saída e da frequência de comutação.

No Capítulo 5, realizou-se o equacionamento das correntes médias e eficazes nos semicondutores e o equacionamento da corrente média das fontes de alimentação. Através deste estudo obteve-se o valor exato do índice de modulação que caracteriza a necessidade de fontes de alimentação com fluxo bidirecional de energia para o “Modo I” de operação. Este conceito é relevante no momento de definir quais valores de índice de modulação serão adotados para realizar a transição do modo de operação do conversor. O equacionamento das correntes médias e eficazes nos interruptores, juntamente com o cálculo da potência dissipada na condução e na comutação, permitiu o dimensionamento do inversor trifásico proposto. Para averiguar as vantagens e desvantagens da modulação proposta, foi elaborado um comparativo das perdas do inversor híbrido com duas estratégias de modulação: a modulação por largura de pulso senoidal com as portadoras dispostas em fase (PD) e a modulação com as portadoras defasadas (PS). Pôde-se conferir que a modulação proposta proporciona uma melhor distribuição de perdas, facilitando o projeto dos sistemas de dissipação de calor e otimizando os semicondutores. Outra característica observada é a possibilidade de redução das perdas totais com a modulação proposta, quando no inversor trifásico são empregados semicondutores com menores perdas de condução e tempos de comutação mais elevados. O conceito de empregar semicondutores diferentes em um mesmo conversor não é bem aceito na indústria, principalmente se forem adotados semicondutores que exijam circuitos de comando distintos. Porém, a redução de energia dissipada obtida no exemplo apresentado (em torno de 12%), demonstra que a estratégia proposta pode ser vantajosa em aplicações de alta potência.

Ainda no Capítulo 5 apresentou-se uma metodologia para dimensionamento dos capacitores de barramento dos conversores meia-ponte. Este mesmo equacionamento foi realizado para o inversor em ponte completa e permitiu a comparação entre o conversor proposto e o conversor baseado na cascata do inversor trifásico de dois níveis com módulos de conversores em ponte completa. Verificou-se que as duas topologias apresentam desempenhos semelhantes em várias figuras de mérito: DHT, número de níveis da tensão de fase e de linha, correntes nos semicondutores e perdas nos semicondutores. Observou-se ainda que o conversor proposto trata-se de uma estrutura que permite, para uma mesma tecnologia de fabricação de retificadores, atingir um maior nível de potência processada. Verificou-se ainda que o único critério em que o inversor proposto leva desvantagem é na ondulação das tensões das

fontes de alimentação dos retificadores. Porém, em aplicações de alta potência, o critério preponderante para a especificação dos capacitores é o valor eficaz de sua corrente. Neste critério, há pouca vantagem para o conversor em ponte completa.

No Capítulo 6 foram apresentados os resultados experimentais obtidos através de um protótipo construído em laboratório. Foram apresentadas várias formas de onda que comprovaram, na prática, a validade do estudo teórico realizado. Os ensaios confirmaram os valores reduzidos de Distorção Harmônica Total das tensões de fase e de linha. A modulação proposta foi testada em seus dois modos de operação, com ampla variação de carga e de índice de modulação. Estes testes comprovaram que a técnica de modulação proposta viabiliza o emprego de retificadores unidirecionais em todos os módulos, simplificando a construção dos retificadores, reduzindo o custo e agregando robustez ao projeto. Foram ainda comprovados os valores médios e eficazes de corrente nos semicondutores para diversos índices de modulação e ângulos de carga. Os ensaios de transitório, efetuando sucessivas alterações na estratégia de modulação empregada, também comprovaram a aplicabilidade do conversor e da modulação híbrida proposta.

Portanto, em relação à topologia proposta, pode-se sumarizar algumas conclusões deste trabalho:

- O conversor proposto pode ser aplicado em todas as situações onde não é necessário regenerar energia para a fonte de entrada, destacando os acionamentos motrizes e a geração de energia elétrica a partir de painéis fotovoltaicos;
- A faixa de potência onde este conversor proposto encontra sua maior aplicabilidade é com potências superiores a 1 MW. Nesta ordem de potência, devido às limitações tecnológicas, a construção dos retificadores das fontes de alimentação isoladas desta estrutura é simplificada, em virtude da menor potência processada por cada retificador.
- O conversor proposto pode ser empregado em todas as aplicações onde se empregaria o conversor baseado na cascata do inversor trifásico de dois níveis com células de conversores em ponte completa [73, 74, 104, 106], sendo que o conversor proposto apresenta desempenho semelhante ao conversor citado, além disso, seu pedido patente está associado à Universidade Federal de Santa Catarina e não a uma empresa multinacional.

7.1 Propostas de Trabalhos Futuros

Durante o estudo e o desenvolvimento do trabalho apresentado nesta tese foi verificada a possibilidade de realizar uma continuidade do presente trabalho abordando os seguintes aspectos:

- Estudo e implementação de uma modulação vetorial a qual pode ser utilizada para aprimorar a distorção harmônica total, o número de comutações, a tensão de modo comum, etc;
- Realizar uma comparação do desempenho deste conversor com a modulação proposta com a modulação vetorial;
- Estudo dos mecanismos de geração de ruído eletromagnético, em especial a tensão de modo comum;
- Modelagem orientada ao controle do conversor e aplicação do mesmo a um sistema de acionamento motriz;
- Estudo detalhado do conversor proposto no Apêndice I;
- Estudo detalhado do conversor proposto no Apêndice III.

Bibliografia

- [1] FRANQUELO, L. G.; RODRIGUEZ, J.; LEON, J. I. *et al.*, The Age of Multilevel Converters Arrives, *Industrial Electronics Magazine, IEEE*, vol. 2, pp. 28-39, June 2008.
- [2] GRAHAM, J. J. B. M., R.S., The Garabi 2000 MW Interconnection Back-to-Back HVDC to Connect Weak AC Systems, in: *On Present And Future Trends In Transmission And Convergence*, vol. 1, Dec. 4-6, 2002.
- [3] MICHAEL BAHRMAN, P. E., *Increasing Role of HVDC & FACTS*, Arizona State University, USA, 2003.
- [4] SHARMA, R.; RASMUSSEN, T. W.; JENSEN, K. H. *et al.*, Modular VSC Converter Based HVDC Power Transmission from Offshore Wind Power Plant: Compared to the Conventional HVAC System, in: *IEEE Electric Power and Energy Conference (EPEC)*, 2010, vol. 1, pp. 1-6, Aug. 25-27, 2010.
- [5] WALKER, G. R., *Modulation and Control of Multilevel Converters*. QUEENSLAND. 1999. Doctor of Philosophy Thesis – Department of Computer Science and Electrical Engineering, University of Queensland.
- [6] BATSCHAUER, A. L.; HELDWEIN, M. L.; MUSSA, S. A. *et al.*, Hybrid Multilevel Converter Employing Half-bridge Modules, in: *Brazilian Power Electronics Conference, COBEP '09.*, vol., pp. 369-376, Sept. 27 - Oct. 1, 2009.
- [7] BATSCHAUER, A. L.; PERIN, A. J.; MUSSA, S. A. *et al.*, Evaluation of the Hybrid Four-level Converter Employing Half-bridge Modules for two Different Modulation Schemes, in: *Twenty-Fifth Annual IEEE*

- Applied Power Electronics Conference and Exposition (APEC), 2010*, vol. 1, pp. 909-914, Feb. 21-25, 2010.
- [8] WU, B. *High-Power Converters and AC Drives*, New Jersey: Institute of Electrical and Electronics Engineers, 2006.
- [9] CASADEI, D.; PROFUMO, F.; SERRA, G. *et al.*, FOC and DTC: two Viable Schemes for Induction Motors Torque Control, *IEEE Transactions on Power Electronics*, vol. 17, n°. 5, pp. 779-787, Sept. 2002.
- [10] WEG, *MVW-01 - Inversor de Frequência de Média Tensão*, WEG, Jaraguá do Sul, 2008.
- [11] ABB, *Medium Voltage AC Drive ACS 1000, ACS 1000i 315 kW – 5 MW, 2.3 – 4.16 kV*, 2009.
- [12] _____, *Medium Voltage AC Drive ACS 2000, 250 – 1600 kW, 4.0 – 6.9 kV*, 2009.
- [13] _____, *Medium Voltage AC Drive ACS 5000, 1.5 MW – 21 MW, 6.0 – 6.9 kV*, 2009.
- [14] _____, *Medium Voltage AC Drive ACS 6000, 3 – 27 MW, up to 3.3 kV*, 2010.
- [15] SIEMENS, *Which Medium-voltage Drive Fulfills Highest Demands to Availability and Versatility?*, Nürnberg, 2009.
- [16] _____, *SINAMICS GM150, SINAMICS SM150 Medium-Voltage Converters*, Nürnberg, 2009.
- [17] HIROMU, T.; YASUHIRO, Y.; YOSHIKI, T. *et al.*, The World's Largest High Efficiency Thin Film Silicon Solar Cell Module, in: *Conference Record of the 2006 IEEE 4th World Conference on Photovoltaic Energy Conversion*, vol. 2, pp. 2028-2033, 2006.
- [18] COUNCIL, G. W. E., *Global Wind 2007 Report*, Brussels - Belgium, 2008.
- [19] BUSQUETS-MONGE, S.; ROCABERT, J.; RODRIGUEZ, P. *et al.*, Multilevel Diode-Clamped Converter for Photovoltaic Generators With Independent Voltage Control of Each Solar Array,

- IEEE Transactions on Industrial Electronics*, vol. 55, n°. 7, pp. 2713-2723, July 2008.
- [20] AKAGI, H.; KITADA, R., Control and Design of a Modular Multilevel Cascade BTB System Using Bidirectional Isolated DC/DC Converters, *IEEE Transactions on Power Electronics*, vol. 26, n°. 9, pp. 2457 - 2464 Sept. 2011.
- [21] PORTILLO, R. C.; PRATS, M. M.; LEON, J. I. *et al.*, Modeling Strategy for Back-to-Back Three-Level Converters Applied to High-Power Wind Turbines, *IEEE Transactions on Industrial Electronics*, vol. 53, n°. 5, pp. 1483-1491, Oct. 2006.
- [22] WINKELNKEMPER, M.; WILDNER, F.; STEIMER, P. K., 6 MVA Five-level Hybrid Converter for Windpower, in: *IEEE Power Electronics Specialists Conference, PESC 2008.*, vol. 1, pp. 4532-4538, June 15-19, 2008.
- [23] ONS, *Perturbação no Sistema Interligado Nacional – SIN no dia 10/11/2009 às 22h13min*, Relatório, Brasília, 2009.
- [24] COLE, S.; BELMANS, R., Transmission of Bulk Power, *IEEE Industrial Electronics Magazine*, vol. 3, n°. 3, pp. 19-24, Sep. 2009.
- [25] ALLEBROD, S.; HAMERSKI, R.; MARQUARDT, R., New Transformerless, Scalable Modular Multilevel Converters for HVDC-transmission, in: *IEEE Power Electronics Specialists Conference, PESC 2008.*, vol. 1, pp. 174-179, June 15-19, 2008.
- [26] GEMMELL, B.; DORN, J.; RETZMANN, D. *et al.*, Prospects of Multilevel VSC Technologies for Power Transmission, in: *Transmission and Distribution Conference and Exposition*, vol. 1, pp. 1-16, Apr. 21-24, 2008.
- [27] EDRIS, A., *EPRI Power Electronics-Based Transmission Controllers Reference Book (The Golden*

- Book*), ELECTRIC POWER RESEARCH INSTITUTE, Palo Alto, California, 2006.
- [28] YIQIANG, C.; MWINYIWIWA, B.; WOLANSKI, Z. *et al.*, Unified Power Flow Controller (UPFC) Based on Chopper Stabilized Diode-clamped Multilevel Converters, *IEEE Transactions on Power Electronics*, vol. 15, n°. 2, pp. 258-267, Mar. 2000.
- [29] SOTO-SANCHEZ, D. E.; GREEN, T. C., Voltage Balance and Control in a multi-level Unified Power Flow Controller, *IEEE Transactions on Power Delivery*, vol. 16, n°. 4, pp. 732-738, Oct. 2001.
- [30] *IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems: IEEE Std. 519 – 1992* Standard Std. 519 – 1992, 1992.
- [31] RECH, C., *Análise, Projeto e Desenvolvimento de Sistemas Multiníveis Híbridos*. Santa Maria. 2005. Doutorado em Eng. Elétrica, Universidade Federal de Santa Maria.
- [32] TOURKHANI, F.; VIAROUGE, P.; MEYNARD, T. A., Optimal Design and Experimental Results of a Multilevel Inverter for an UPS Application, in: *Proceedings International Conference on Power Electronics and Drive Systems*, vol. 1, pp. 340-343, 1997.
- [33] LEGA, A.; MUNK-NIELSEN, S.; BLAABJERG, F. *et al.*, Multilevel Converters for UPS Applications: Comparison and Implementation, in: *2007 European Conference on Power Electronics and Applications*, vol. 1, pp. 1-9, 2007.
- [34] RODRIGUEZ, J.; PONTT, J.; ALZARNORA, G. *et al.*, Novel 20-MW Downhill Conveyor System Using Three-level Converters, *IEEE Transactions on Industrial Electronics*, vol. 49, n°. 5, pp. 1093-1100, Oct. 2002.

- [35] MEYNARD, T. A.; FOCH, H.; THOMAS, P. *et al.*, Multicell Converters: Basic Concepts and Industry Applications, *IEEE Transactions on Industrial Electronics*, vol. 49, n°. 5, pp. 955-964, Oct. 2002.
- [36] KAMINSKI, N.; KOPTA, A., *Failure Rates of HiPak Modules Due to Cosmic Rays*, ABB Switzerland Ltd, Semiconductors, Switzerland, 2009.
- [37] KAMINSKI, N.; STIASNY, T., *Failure Rates of IGBTs Due to Cosmic Rays*, ABB Switzerland Ltd, Semiconductors, Switzerland, 2007.
- [38] CREE, I. "Z-FET™ CMF20120D — Industry's First SiC MOSFET", 15-nov., 2011; <http://www.cree.com>.
- [39] AG, I. T. "Eupec Modules Home Page", 26/05/2010, 2010; <http://www.infineon.com>.
- [40] BARBI, I.; HAUSMANN, R., Three-phase Multi-level DC-AC Converter Using Three-phase Coupled Inductors, in: *Brazilian Power Electronics Conference, COBEP '09*, vol. 1, pp. 332-339, Sept. 27 - Oct. 1, 2009.
- [41] HAUSMANN, R.; BARBI, I., Three-phase Multilevel Bidirectional DC-AC Converter Using Three-phase Coupled Inductors, in: *IEEE Energy Conversion Congress and Exposition, ECCE 2009*, vol. 1, pp. 2160-2167, Sept. 20-24, 2009.
- [42] HAUSMANN, R.; DA SILVA, R.; BARBI, I., Three-phase NPC Inverter Using Three-phase Coupled Inductor, in: *35th Annual Conference of IEEE Industrial Electronics, IECON '09*, vol. 1, pp. 913-918, Nov. 3-5, 2009.
- [43] BAKER, R. H., *Switching Circuit*, U. S. Patent 4 210 826, to Exxon Research & Engineering Co., 1980.
- [44] NABAE, A.; TAKAHASHI, I.; AKAGI, H., A New Neutral-Point-Clamped PWM Inverter, *IEEE Transactions on Industry Applications*, vol. IA-17, n°. 5, pp. 518-523, Sept. - Oct. 1981.

- [45] BAKER, R. H., *Bridge Converter Circuit* U. S. Patent 4 270 163, to Exxon Research & Engineering Company, 1981.
- [46] PIRES, W. D. L., *Guia Técnico – Motores de Indução Alimentados por Conversores de Frequência PWM*, Weg Equipamentos Elétricos S.A. – Divisão Motores, 2006.
- [47] RODRIGUEZ, J.; JIH-SHENG, L.; FANG ZHENG, P., Multilevel Inverters: A Survey of Topologies, Controls, and Applications, *IEEE Transactions on Industrial Electronics*, vol. 49, n°. 4, pp. 724-738, Aug. 2002.
- [48] BUM-SEOK, S.; DONG-SEOK, H., A New n-level High Voltage Inversion System, *IEEE Transactions on Industrial Electronics*, vol. 44, n°. 1, pp. 107-115, Feb. 1997.
- [49] XIAOMING, Y.; BARBI, I., Fundamentals of a New Diode Clamping Multilevel Inverter, *IEEE Transactions on Power Electronics*, vol. 15, n°. 4, pp. 711-718, July 2000.
- [50] XIAOMING, Y., *Soft Switching Techniques for Multilevel Inverters*. Florianópolis. 1998. Doutorado em Engenharia Elétrica – Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina.
- [51] FANG ZHENG, P.; JIH-SHENG, L.; MCKEEVER, J. *et al.*, A Multilevel Voltage-source Converter System with Balanced DC Voltages, in: *26th Annual IEEE Power Electronics Specialists Conference, PESC '95* vol. 2, pp. 1144 - 1150, 1995.
- [52] CELANOVIC, N.; BOROYEVICH, D., A Comprehensive Study of Neutral-point Voltage Balancing Problem in Three-level Neutral-point-clamped Voltage Source PWM Inverters, *IEEE Transactions on Power Electronics*, vol. 15, n°. 2, pp. 242-249, Mar. 2000.

- [53] ISHIDA, T.; MATSUSE, K.; SUGITA, K. *et al.*, DC Voltage Control Strategy for a Five-level Converter, *IEEE Transactions on Power Electronics*, vol. 15, n°. 3, pp. 508-515, May 2000.
- [54] SRIDHARAN, S.; MISHRA, M., DC Capacitor Voltage Equalization in Neutral Clamped Inverters for DSTATCOM Application, *IEEE Transactions on Industrial Electronics*, vol. 57, n°. 8, pp. 2768 - 2775, Aug. 2010.
- [55] WANG, C.; LI, Y., Analysis and Calculation of Zero-Sequence Voltage Considering Neutral-Point Potential Balancing in Three-Level NPC Converters, *IEEE Transactions on Industrial Electronics*, vol. 57, n°. 7, pp. 2262 - 2271, July 2010.
- [56] ZHIGUO, P.; PENG, F. Z.; STEFANOVIC, V. *et al.*, A Diode-clamped Multilevel Converter with Reduced Number of Clamping Diodes, in: *Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, APEC '04.*, vol. 2, pp. 820-824, 2004.
- [57] LEUTHEN, J. M.; PENG, F. Z., *Low Harmonic Diode Clamped Converter/inverter*, U. S. Patent 7 040 391, to Baker Hughes Incorporated, 2006.
- [58] MEYNARD, T. A.; FOCH, H., Multi-level Conversion: High Voltage Choppers and Voltage-source Inverters, in: *23rd Annual IEEE Power Electronics Specialists Conference, PESC '92*, vol. 1, pp. 397 - 403, 1992.
- [59] LAVIEVILLE, J.-P.; BETHOUX, O.; CARRERE, P. *et al.*, *Electronic Circuit for Converting Electrical Energy*, U. S. Patent 5 726 870, to GEC Alsthom Transport SA, 1998.
- [60] MEYNARD, T.; LAVIEVILLE, J.-P.; CARRERE, P. *et al.*, *Electronic Circuit for Converting Electrical Energy*, U. S. Patent 5 706 188, to GEC Alsthom Transport SA, 1998.

- [61] HOCHGRAF, C.; LASSETER, R.; DIVAN, D. *et al.*, Comparison of Multilevel Inverters for Static var Compensation, in: *IEEE Industry Applications Society Annual Meeting, 1994.*, vol. 2, pp. 921 - 928, 1994.
- [62] FANG ZHENG, P.; JIH-SHENG, L., Multilevel Converters - A New Breed of Power Converters, *IEEE Transactions on Industry Applications*, vol. 32, n°. 3, pp. 509 - 517, May - June 1996.
- [63] SERPA, L., *Current Control Strategies for Multilevel Grid Connected Inverters*. Zurich. 2007. Doctor of Sciences Thesis, Swiss Federal Institute of Technology.
- [64] MEYNARD, T. A.; FOCH, H., Multilevel Converters and Derived Topologies for High Power Conversion, in: *IEEE IECON 21st International Conference on Industrial Electronics, Control, and Instrumentation, 1995.*, vol. 1, pp. 21 - 26, 1995.
- [65] BAKER, R. H.; BANNISTER, L. H., *Electric Power Converter*, U. S. Patent 3 867 643, 1975.
- [66] WALTRICH, G., *Estudo e Implementação de um Inversor Multinível Trifásico em Cascata Empregando Sub-células de Comutação*. Florianópolis. 2009. Dissertação de Mestrado, Universidade Federal de Santa Catarina.
- [67] MARQUARDT, R., *Stromrichterschaltungen Mit Verteilten Energiespeichern*, Germany DE10103031A1, 2001.
- [68] LESNICAR, A.; MARQUARDT, R., An Innovative Modular Multilevel Converter Topology Suitable for a Wide Power Range, in: *IEEE Bologna Power Tech Conference Proceedings, 2003* vol. 3, p. 6, June 23-26, 2003.
- [69] HILLER, M., *Converter Circuit Comprising Distributed Energy Stores*, USA 7,577,008, to Siemens Aktiengesellschaft, 2009.

- [70] KOURO, S.; MALINOWSKI, M.; GOPAKUMAR, K. *et al.*, Recent Advances and Industrial Applications of Multilevel Converters, *IEEE Transactions on Industrial Electronics*, vol. 57, n°. 8, pp. 2553-2580, Aug. 2010.
- [71] WU, C. M.; LAU, W. H.; CHUNG, H., A Five-level Neutral-point-clamped H-bridge PWM Inverter with Superior Harmonics Suppression: A Theoretical Analysis, in: *IEEE International Symposium on Circuits and Systems, ISCAS '99.*, vol. 5, pp. 198 - 201, 1999.
- [72] LAU, W. H.; ZHOU, B.; LEE, C. K. *et al.*, Realization of a Five-level NPC Inverter Using Carrier Phase-shift Technique, in: *IEEE Region 10 Conference on Computers, Communications, Control and Power Engineering TENCON '02*, vol. 3, pp. 1978 - 1981, Oct. 28 - 31, 2002.
- [73] MARIETHOZ, S.; RUFER, A., New Configurations for the Three-phase Asymmetrical Multilevel Inverter, in: *IEEE 39th IAS Annual Meeting Industry Applications Conference, 2004.*, vol. 2, pp. 828 - 835, 2004.
- [74] LIPO, T. A.; SUH, B.-S.; LEE, Y.-H. *et al.*, A New Multilevel Inverter Topology with a Hybrid Approach in: *European Conference on Power Electronics and Applications (EPE, 1999)*, vol. 1, pp. 1 - 9, 1999.
- [75] ERTL, H.; KOLAR, J. W.; ZACH, F. C., Basic Considerations and Topologies of Switched-mode Assisted Linear Power Amplifiers, *IEEE Transactions on Industrial Electronics*, vol. 44, n°. 1, pp. 116 - 123, Feb. 1997.
- [76] DING, K.; ZOU, Y.-P.; CAI, Z.-Y. *et al.*, A Novel Single-phase 5-level Asymmetric Inverter, in: *The 4th International Power Electronics and Motion Control Conference, IPENC 2004.* , vol. 2, pp. 793 - 798, 2004.

- [77] LYONS, J. P.; VLATKOVIC, V.; ESPELAGE, P. M. *et al.*, *Five Level High Power Motor Drive Converter and Control System*, U. S. Patent 6 058 031, to General Electric Company, 2000.
- [78] CORZINE, K.; FAMILIANT, Y., A New Cascaded Multilevel H-bridge Drive, *IEEE Transactions on Power Electronics*, vol. 17, n°. 1, pp. 125 - 131, Jan. 2002.
- [79] YUN, X.; YUNPING, Z., Research on a Novel Hybrid Cascade Multilevel Converter, in: *International Power Engineering Conference, IPEC 2007.*, vol. 1, pp. 1081 - 1085, 2007.
- [80] BAIJU, M. R.; MOHAPATRA, K. K.; KANCHAN, R. S. *et al.*, A Dual Two-level Inverter Scheme with Common Mode Voltage Elimination for an Induction Motor Drive, *IEEE Transactions on Power Electronics*, vol. 19, n°. 3, pp. 794 - 805, May 2004.
- [81] PENG, X.; VENAYAGAMOORTHY, G. K.; CORZINE, K. A., Seven-Level Shunt Active Power Filter for High-Power Drive Systems, *IEEE Transactions on Power Electronics*, vol. 24, n°. 1, pp. 6 - 13, Jan. 2009.
- [82] SILVA, R. D., *Inversores Multiníveis com Acoplamento Magnético e Modulação Três Níveis*. Florianópolis. 2009. Dissertação de Mestrado, Universidade Federal de Santa Catarina.
- [83] ASTUDILLO, R. R.; RUIZ-CABALLERO, D.; ORTMANN, M. S. *et al.*, New Symmetrical Hybrid Multilevel DC-AC Converters, in: *IEEE Power Electronics Specialists Conference, PESC 2008.*, vol. 1, pp. 1916 - 1922, 2008.
- [84] LAKSHMINARAYANAN, S.; MONDAL, G.; TEKWANI, P. N. *et al.*, Twelve-Sided Polygonal Voltage Space Vector Based Multilevel Inverter for an Induction Motor Drive With Common-Mode Voltage

- Elimination, *IEEE Transactions on Industrial Electronics*, vol. 54, n°. 5, pp. 2761-2768, Oct. 2007.
- [85] STEIMER, P. K.; MANJREKAR, M. D., Practical Medium Voltage Converter Topologies for High Power Applications, in: *IEEE Thirty-Sixth IAS Annual Meeting Industry Applications Conference, IAS 2001*, vol. 3, pp. 1723 - 1730, 2001.
- [86] FAR, Z. D.; RADAN, A.; FAR, M. D., Introduction and Evaluation of Novel Multi-level Carrier-based PWM Strategies Using a Generalized Algorithm, in: *European Conference on Power Electronics and Applications, 2007.*, vol. 1, pp. 1-10, 2007.
- [87] HOLMES, D. G.; LIPO, T. A. *Pulse Width Modulation for Power Converters - Principles and Practice*: A John Wiley & Sons, Inc., Publication, 2003.
- [88] ZARAGOZA, J.; POU, J.; CEBALLOS, S. *et al.*, A Comprehensive Study of a Hybrid Modulation Technique for the Neutral-Point-Clamped Converter, *IEEE Transactions on Industrial Electronics*, vol. 56, n°. 2, pp. 294 - 304, Feb. 2009.
- [89] POU, J.; ZARAGOZA, J.; RODRIGUEZ, P. *et al.*, Fast-Processing Modulation Strategy for the Neutral-Point-Clamped Converter With Total Elimination of Low-Frequency Voltage Oscillations in the Neutral Point, *IEEE Transactions on Industrial Electronics*, vol. 54, n°. 4, pp. 2288 - 2294, Aug. 2007.
- [90] CORZINE, K. A.; WIELEBSKI, M. W.; PENG, F. *et al.*, Control of Cascaded Multi-level Inverters, in: *IEEE International Electric Machines and Drives Conference, IEMDC'03*, vol. 3, pp. 1549 - 1555, 2003.
- [91] JINGSHENG, L.; CORZINE, K.; FERDOWSI, M., A New Control Method for Single-dc-source Cascaded H-bridge Multilevel Converters Using Phase-shift Modulation, in: *Twenty-Third Annual IEEE Applied*

- Power Electronics Conference and Exposition, APEC 2008*, vol. 1, pp. 886 - 890, 2008.
- [92] BARBI, I. *Teoria Fundamental do Motor de Indução*, Florianópolis: Editora da UFSC, 1985.
- [93] YO-HAN, L.; DONG-HYUN, K.; DONG-SEOK, H., Carrier Based SVPWM Method for Multi-level System with Reduced HDF [Harmonic Distortion Factor], in: *IEEE Industry Applications Conference, 2000.*, vol. 3, pp. 1996-2003, 2000.
- [94] BARBI, I. *Eletrônica de Potência*. Edição do Autor ed., Florianópolis, 2005.
- [95] NG, C. H.; PARKER, M. A.; LI, R. *et al.*, A Multilevel Modular Converter for a Large, Light Weight Wind Turbine Generator, *IEEE Transactions on Power Electronics*, vol. 23, n°. 3, pp. 1062-1074, 2008.
- [96] MUELLER, O. M.; PARK, J. N., Quasi-linear IGBT Inverter Topologies, in: *Ninth Annual Applied Power Electronics Conference and Exposition, APEC '94*, vol. 1, pp. 253 - 259, Feb. 13 - 17, 1994.
- [97] MANJREKAR, M. D.; LIPO, T. A., A Hybrid Multilevel Inverter Topology for Drive Applications, in: *Thirteenth Annual Applied Power Electronics Conference and Exposition, APEC '98*, vol. 2, pp. 523 - 529, Feb. 15 - 19, 1998.
- [98] MANJREKAR, M. D.; STEIMER, P. K.; LIPO, T. A., Hybrid Multilevel Power Conversion System: A Competitive Solution for High-power Applications, *IEEE Transactions on Industry Applications*, vol. 36, n°. 3, pp. 834 - 841, May - June 2000.
- [99] MUELLER, O. M.; GRAN, R. J., *Reducing Switching Losses in Series Connected Bridge Inverters and Amplifiers*, U.S. Patent 5 734 565, to American Superconductor Corporation, 1998.

- [100] LIPO, T. A.; MANJREKAR, M. D., *Hybrid Topology for Multilevel Power Conversion* U.S. Patent 6 005 788, to Thomas A. Lipo, Madhav D. Manjrekar, 1999.
- [101] DROFENIK, U.; KOLAR, J. W., “A General Scheme for Calculating Switching- and Conduction-Losses of Power Semiconductors in Numerical Circuit Simulations of Power Electronic Systems”, in *International Power Electronics Conference, IPEC 2005*, Niigata, Japan, 2005.
- [102] CASANELLAS, F., *Losses in PWM Inverters Using IGBTs*, *IEEE Proceedings - Electric Power Applications*, vol. 141, n°. 5, pp. 235 - 239, Set. 1994.
- [103] MIGUEL, J. M., *Condicionador de Tensão Aplicado a Sistema com Perda de Fase*. Rio de Janeiro. 2005. Doutorado em Engenharia Elétrica, COPPE/UFRJ.
- [104] SHIMOURA, T.; OKA, T., *Inverter Apparatus*, U.S. Patent 6,320,767, to Kabushiki Kaisha Toshiba, 2001.
- [105] MORI, O.; YAMADA, M.; IWATA, A., *Power Converting Device*, U.S. Patent 7,485,987, to Mitsubishi Denki Kabushiki Kaisha, 2009.
- [106] DU, Z.; LI, H., *Adaptive Power Electronics Interface for Hybrid Energy Systems*, U.S. Patent 7,830,687, to Florida State University Research Foundation, 2010.
- [107] CARMONA, G.; RAMOS, R.; RUIZ-CABALLERO, D. *et al.*, Symmetrical Hybrid Multilevel Dc-Ac Converters Using the PD-CSV Modulation, in: *34th Annual Conference of IEEE Industrial Electronics, IECON 2008.*, vol. 1, pp. 3327-3332, Nov. 10-13, 2008.
- [108] RODIGHERI, A.; MUSSA, S. A.; RAMOS A, R. *et al.*, CSV- and PD-PWM Modulation Based on the TMS320F2812 DSP: An Alternative for Implementation, in: *35th Annual Conference of IEEE Industrial Electronics, IECON '09.*, vol. 1, pp. 340-345, Nov. 3-5 2009.

Anexo I – Código Fonte do DSP 2812

```

*
|
|
|           INEP - UFSC
|
|
| ARQUIVO:ESTAGIO_0.c
| TÍTULO :
|
|
|
| DATA: 19/05/2009
| ATUALIZAÇÃO: 03/02/2011
| VERSÃO:3.1
|
| DESENVOLVIMENTO: MÁRCIO S. ORTMANN
| PROJETO: ALESSANDRO BATSCHAUER
|
| OBSERVAÇÕES:
*/
/*****
/*           Arquivos Header                               */
/*****
#include "DSP28_Device.h"
#include "stdio.h"
#include "qmath.h"
#include "IQmathLib.h"
#include "Define.h"

// ***** Variáveis de Entrada *****//
#define M (float) 0.9                                     // índice de modulação
#define FASE    0           //358 // correspondente a 1.5 ciclo de
amostragem (2pi=65536/137)
//*****//

#define MH_Q13(long)((float)M * (float)49152)
#define ML (float)1.5 * M
#define ML_Q13(long)((float)ML * (float)32767)
#define OFFSET (long)16384

```

```
#define REF_0 0
#define REF_05 16384
#define REF_033 0
#define REF_066 32768

#define VMAX 32767L

int wt_teste, seno, amp;

int16 g=0;

long GRAFICO1[PT_GRAFICO];
long GRAFICO2[PT_GRAFICO];
long GRAFICO3[PT_GRAFICO];
int GRAFICO4[PT_GRAFICO];
long *g1;
long *g2;
long *g3;

// Variáveis Gerais//

long Va_Q15,Vb_Q15,Vc_Q15;
long
DS1_A,DS2_A,DS3_A,DS1_B,DS2_B,DS3_B,DS1_C,DS2_C,DS3_C;
int wt_Q15;

/**Variáveis temporárias**/
int temp1_16, temp2_16, temp3_16;
long temp1_32, temp2_32, temp3_32;

extern int mode;

interrupt void ESTAGIO_0(void)
{

mode=GpioDataRegs.GPDDAT.bit.GPIOD0;

/*****
/*          ATUALIZAÇÃO CHAVES DE LF          */
***/
```

```

/*****/

S3A=DS3_A;
S3Al=!DS3_A;

S3B=DS3_B;
S3Bl=!DS3_B;

S3Cl=DS3_C;
S3C=!DS3_C;

/*****/
/*          Conversões AD Multiplas          */
/*****/

/*          Primeira Sequência          */
/*****/

/*
    AdcRegs.ADCTRL2.bit.RST_SEQ1=1;    // Reseta
    imediatamente o SEQ1
    AdcRegs.ADCTRL2.bit.SOC_SEQ1=1;    // Trigger para início
    de Seq de conversões

    if(AdcRegs.ADCST.bit.INT_SEQ1==0){}; // Espera a INT do
    Fim da SEQ para seguir o programa

    AdcRegs.ADCST.bit.INT_SEQ1_CLR=1; // Limpa o Flag de
    INT da SEQ 1

*/

/*****/
/*          OFFSET, GANHO e PROTEÇÃO          */
/*****/

//if(PROT)PROTECAO();          // Não utiliza a primeira conversão

/*****/
/*          Geração do ângulo de referência          */
/*

```

```

/*****/

wt_Q15= ((long)g * (long)1973790)>>10; // 65536*1024 /
SAMPLES

/*****/
/* Alocações das Razões Cíclicas Modulação HM */
/*****/

if(mode==1)
{

/*****/
/* Senoides Va, Vb, Vc */
/*****/

Va_Q15= (((long)MH_Q13 * (long)qsin(wt_Q15+FASE))>>15)+
OFFSET;
Vb_Q15= (((long)MH_Q13 * (long)qsin(wt_Q15-
21485+FASE))>>15)+ OFFSET;
Vc_Q15= (((long)MH_Q13 *
(long)qsin(wt_Q15+21485+FASE))>>15)+ OFFSET;
/*****/
/* FASE A */
/*****/

if(Va_Q15 >= REF_05)
{
DS3_A=1;
GpioDataRegs.GPBSET.bit.GPIOB11=1;

if(Va_Q15< REF_066)
{
DS1_A=Va_Q15;
DS2_A=0;
LED_KIT=0;
}

else
{
LED_KIT=1;
}
}
}

```

```
        DS1_A=VMAX;
        DS2_A=(Va_Q15-REF_066);
    }

}

else
{
    DS3_A=0;
    GpioDataRegs.GPBCLEAR.bit.GPIOB11=1;

    if(Va_Q15>= REF_033)
    {
        DS1_A=VMAX;
        DS2_A=Va_Q15;
    }

    else
    {

        DS1_A=(Va_Q15+REF_066);
        DS2_A=0;
    }
}

/*****/
/* FASE B */
/*****/

if(Vb_Q15 >= REF_05)
{
    DS3_B=1;

    if(Vb_Q15<= REF_066)
    {
        DS1_B=Vb_Q15;
        DS2_B=0;
    }

    else
    {
        DS1_B=VMAX;
```

```
        DS2_B=(Vb_Q15-REF_066);
    }

}

else
{
    DS3_B=0;

    if(Vb_Q15> REF_033)
    {
        DS1_B=VMAX;
        DS2_B=Vb_Q15;
    }

    else
    {

        DS1_B=(Vb_Q15+REF_066);
        DS2_B=0;
    }
}

/*****
/* FASE C */
*****/

if(Vc_Q15 >= REF_05)
{
    DS3_C=1;

    if(Vc_Q15< REF_066)
    {
        DS1_C=Vc_Q15;
        DS2_C=0;
    }

    else
    {
        DS1_C=VMAX;
        DS2_C=(Vc_Q15-REF_066);
    }
}
```

```

    }

else
{
    DS3_C=0;

    if(Vc_Q15> REF_033)
    {
        DS1_C=VMAX;
        DS2_C=Vc_Q15;
    }

    else
    {

        DS1_C=(Vc_Q15+REF_066);
        DS2_C=0;
    }
}

} // fim if mode
/*****
/* Alocações das Razões Cíclicas Modulação LM */
*****/
if(mode==0)
{

/*****
/* Senoides Va, Vb, Vc */
*****/

Va_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15+FASE))>>15);
Vb_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15-21485+FASE))>>15);
Vc_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15+21485+FASE))>>15);

/*****
/* FASE A */
*****/

DS3_A=1;

```

```

if(Va_Q15 >= REF_0)
{
    DS1_A=Va_Q15;
    DS2_A=VMAX;
    GpioDataRegs.GPBSET.bit.GPIOB11=1;
}

else
{
    DS1_A=0;
    DS2_A=(Va_Q15+REF_066);
    GpioDataRegs.GPBCLEAR.bit.GPIOB11=1;
}

```

```

/*****
/* FASE B          */
*****/

```

```

DS3_B=1;

if(Vb_Q15 >= REF_0)
{
    DS1_B=Vb_Q15;
    DS2_B=VMAX;
}

else
{
    DS1_B=0;
    DS2_B=(Vb_Q15+REF_066);
}

```

```

/*****
/* FASE C          */
*****/

```

```

DS3_C=1;

if(Vc_Q15 >= REF_0)

```

```

{
    DS1_C=Vc_Q15;
    DS2_C=VMAX;
}

else
{
    DS1_C=0;
    DS2_C=(Vc_Q15+REF_066);
}

} // fim if mode
/*****
/*   Saturação e Atualização das Razões Cíclicas   */
*****/
/*           Atualização           */
*****/

    EvaRegs.CMPR1 =(int)((((long)TIMER_PWM * DS1_A)>>15);
    EvaRegs.CMPR2 =(int)((((long)TIMER_PWM * DS2_A)>>15);
    EvaRegs.CMPR3 =(int)((((long)TIMER_PWM * DS1_B)>>15);
    EvbRegs.CMPR4 =(int)((((long)TIMER_PWM * DS2_B)>>15);
    EvbRegs.CMPR5 =(int)((((long)TIMER_PWM * DS1_C)>>15);
    EvbRegs.CMPR6 =(int)((((long)TIMER_PWM * DS2_C)>>15);

/*****
/*           Gráficos           */
*****/

GRAFICO1[g]=Va_Q15;
GRAFICO2[g]=DS1_A;
GRAFICO3[g]=DS2_A;
GRAFICO4[g]=DS3_A;

if(++g ==PT_GRAFICO)
{
    g=0;
}
/*****
/*           Tratamento dos  Flags de Interrupção           */
*****/

```

```

/*****
PieCtrlRegs.PIEACK.bit.ACK2 = 1; // Reseta o bit de acknowledgement
EvaRegs.EVAIFRA.all = 0xFFFF; // Reset em todas as interrupcoes do
EVA

}

/*
/*****
/* Alocações das Razões Cíclicas Modulação LM */
/*****

/*
if(mode==0)
{

Va_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15+FASE))>>15)+
OFFSET;
Vb_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15-21485+FASE))>>15)+
OFFSET;
Vc_Q15= (((long)ML_Q13 * (long)qsin(wt_Q15+21485+FASE))>>15)+
OFFSET;

/*****
/* FASE A */
/*****
/*
DS3_A=1;

if(Va_Q15 >= REF_0)
{
DS1_A=Va_Q15;
DS2_A=VMAX;
}

else

```

```
{
    DS1_A=0;
    DS2_A=(Va_Q15+REF_066);
}

*/
/*****
/* FASE B */
/*****
/*
    DS3_B=1;

    if(Vb_Q15 >= REF_0)
    {
        DS1_B=Vb_Q15;
        DS2_B=VMAX;
    }

    else
    {
        DS1_B=0;
        DS2_B=(Vb_Q15+REF_066);
    }

*/
/*****
/* FASE C */
/*****
/*
    DS3_C=1;

    if(Vc_Q15 >= REF_0)
    {
        DS1_C=Vc_Q15;
        DS2_C=VMAX;
    }

    else
    {
        DS1_C=0;
        DS2_C=(Vc_Q15+REF_066);
```

```
}
```

```
} // fim if mode  
*/
```

Anexo II – Projeto do Retificador de Entrada

9.1.1 Projeto do Retificador de Entrada

Nesta seção serão apresentadas algumas equações fundamentais para o projeto do retificador de entrada proposto no Capítulo 3. Conforme apresentado na proposta, será utilizado um retificador de 12 pulsos por fases (para alimentar cada célula de conversores meia-ponte) e um retificador de 12 pulsos para fornecer energia ao inversor trifásico. A configuração adotada para o retificador de 12 pulsos do inversor trifásico emprega a conexão em paralelo dos retificadores de 6 pulsos. A escolha da conexão em paralelo se deve à disponibilidade dos transformadores no laboratório e será empregada nos ensaios experimentais. A Fig. 9.1 apresenta a o esquema completo dos retificadores de 12 pulsos e do inversor multiníveis proposto.

A conexão em paralelo dos retificadores exige a presença de elemento que limite a corrente instantânea entre os retificadores de 6 pulsos. A escolha por um elemento com característica indutiva, conforme representado na Fig. 9.1, é amplamente difundida na literatura [8, 94]. A escolha por um par de indutores acoplados permite a redução do tamanho físico do indutor para uma mesma ondulação de corrente, quando comparado com indutores isolados, uma vez que a impedância equivalente observada pelo circuito é maior (o dobro) quando os indutores estão compartilhando um mesmo núcleo magnético [94].

Para o cálculo do indutor de interfase será considerado que a saída do retificador alimenta uma carga do tipo fonte de corrente. Salienta-se que o inversor trifásico opera com comutação em baixa frequência e com correntes de carga senoidais, o que resulta em uma potência constante sendo drenada pelo inversor, entretanto, a presença do capacitor de barramento implica em uma carga com característica de fonte de fonte. Porém, se verificou através de simulações numéricas que, para impedâncias de linha da ordem de 5% e ondulação de tensão no capacitor de barramento de 0,5%, o cálculo apresentado resulta em erro menor que 10%.

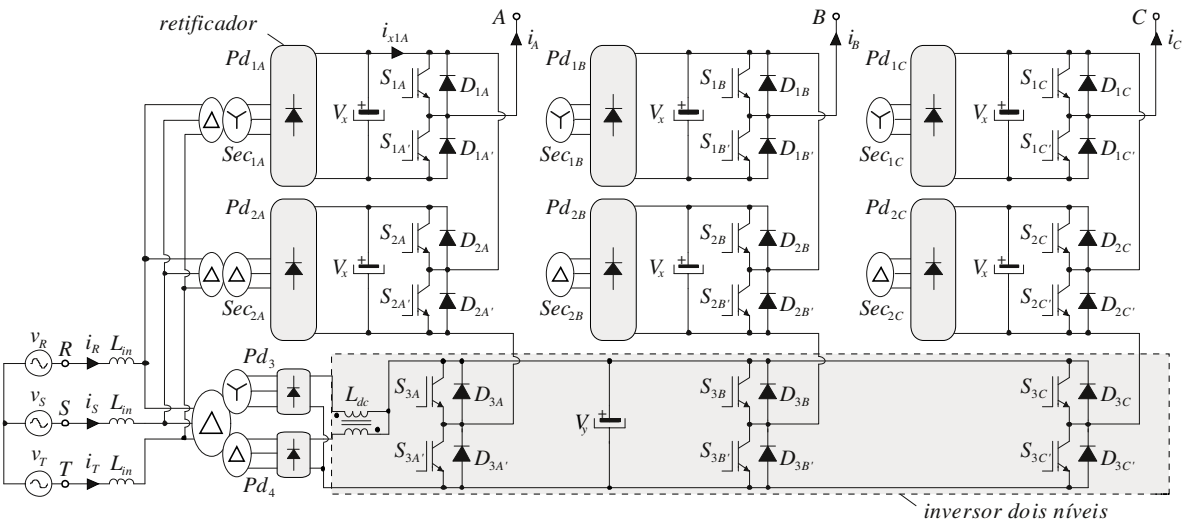


Fig. 9.1 – Esquema completo do retificador de 12 pulsos com conexão em paralelo associado ao inversor trifásico e dos retificadores de 12 pulsos associados aos conversores meia-ponte.

O equacionamento apresentado possui as seguintes hipóteses simplificadoras:

- O valor das indutâncias acopladas é considerado idêntico;
- O fator de acoplamento entre as indutâncias é unitário;
- O indutor de interfase é ideal, ou seja, não dissipa potência ativa;
- As pontes retificadoras são compostas de diodos ideais, portanto, quedas de tensão e tempos de comutação são desprezados.

A tensão total sobre o indutor de interfase pode ser obtida através do equacionamento da malha do circuito da Fig. 9.2. Esta expressão é apresentada em (8.1).

$$-v_{ret3}(t) + v_{Ldc}(t) + v_{Ldc}(t) + v_{ret4}(t) = 0 \quad (8.1)$$

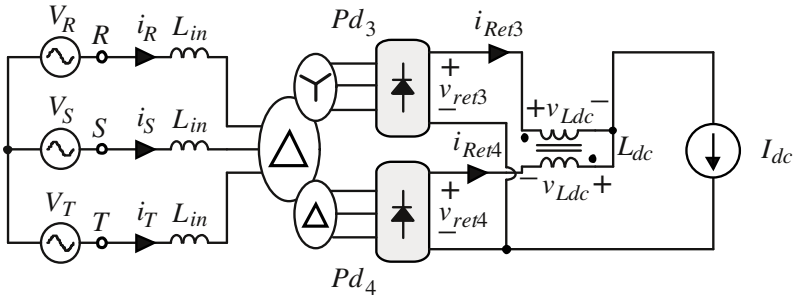


Fig. 9.2 – Esquema do retificador de 12 pulsos com conexão em paralelo utilizado para o equacionamento da impedância de interfase.

Manipulando a equação (8.1) pode-se obter a tensão sobre os indutores conforme representado na expressão (8.2).

$$v_{Ldc}(t) = \frac{v_{ret3}(t) - v_{ret4}(t)}{2} \quad (8.2)$$

A presença da indutância de interfase proporciona um caminho para circulação de corrente entre os conversores, sendo assim, a corrente em cada uma das pontes retificadoras pode ser considerada contínua. Cada retificador possui em sua saída uma tensão com 6 pulsos com formato característico desta configuração de retificador. Devido à defasagem criada pela configuração dos secundários do transformador (delta-estrela) a tensão na saída de cada um dos retificadores pode ser representada como apresentado na Fig. 9.3.

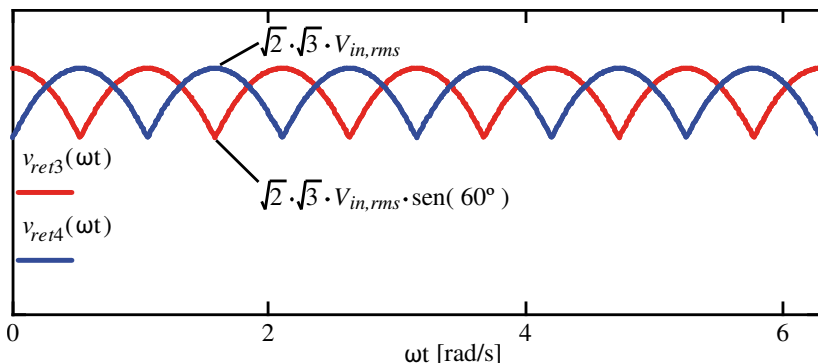


Fig. 9.3 – Tensão na saída de cada retificador de 6 pulsos.

O comportamento da tensão aplicada ao indutor de interfase pode ser observado na Fig. 9.4.

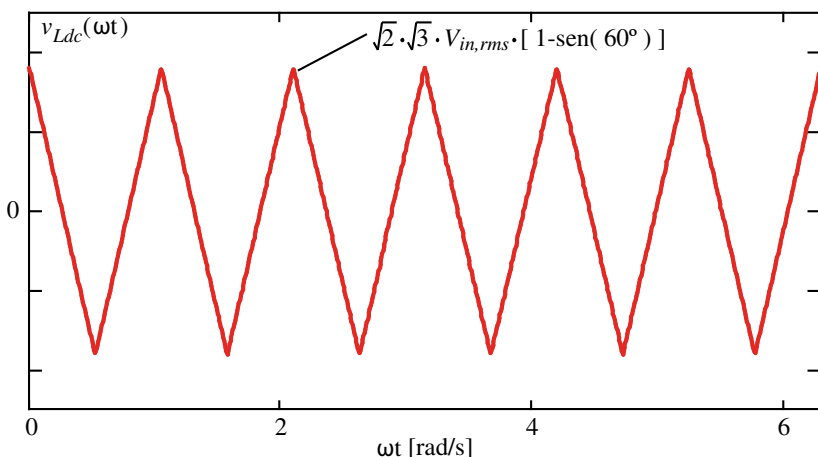


Fig. 9.4 – Tensão do indutor de interfase.

Observa-se que a tensão aplicada ao indutor de interfase é composta de partes de formas de onda senoidais, constituindo uma forma de onda cujo formato se assemelha ao de uma onda triangular. Esta tensão oscila em uma frequência de 6 (seis) vezes a da rede de alimentação e, devido ao seu formato não senoidal, possui um conteúdo harmônico relevante. Portanto, para o cálculo da corrente na indutância de interfase deve-se realizar a decomposição em série de Fourier da tensão, determinado a amplitude de cada componente harmônica.

As componentes harmônicas de tensão sobre o indutor de interfase pode ser obtidas através das expressões (8.3) e (8.4).

$$a_n = \frac{1}{\pi} \cdot \int_0^{2\pi} v_{Ldc}(x) \cdot \cos(n \cdot x) dx \quad (8.3)$$

$$b_n = \frac{1}{\pi} \cdot \int_0^{2\pi} v_{Ldc}(x) \cdot \sen(n \cdot x) dx \quad (8.4)$$

Integrando as expressões (8.3) e (8.4) são obtidas equações que determinam os parâmetros “ a_n ” e “ b_n ”, conforme demonstrado em (8.5) e (8.6).

$$a_n = \frac{6 \cdot \sqrt{2} \cdot \sqrt{3} \cdot V_{in,rms}}{\pi \cdot (n+1) \cdot (n-1)} \cdot \left[1 - \cos\left(n \cdot \frac{\pi}{6}\right) \right] \quad (8.5)$$

$$b_n = 0 \quad (8.6)$$

Onde “ $n = 6, 12, 18...$ ” é a ordem das componentes harmônicas da tensão sobre a indutância de interfase. Salienta-se que a primeira harmônica da tensão sobre o indutor tem frequência igual a 6 (seis) vezes a da rede de alimentação e, as demais componentes harmônicas, possuem frequências múltiplas deste fator 6 (seis).

O valor de pico de tensão na frequência de 6 (seis) vezes a da rede de alimentação aplicado sobre as indutâncias de interfase é mostrado pela expressão (8.7).

$$V_{6,Ldc} = \frac{12 \cdot \sqrt{2} \cdot \sqrt{3} \cdot V_{in,rms}}{35 \cdot \pi}$$

A representação gráfica das componentes harmônicas da tensão sobre o indutor de interfase está parametrizada em função da tensão da primeira harmônica sobre este mesmo indutor. Esta representação é mostrada na Fig. 9.5.

Verifica-se que a segunda componente harmônica com valor relevante está situada em uma frequência 18 (dezoito) vezes maior que a da rede de alimentação, portanto três vezes maior que a frequência da primeira harmônica da tensão aplicada ao indutor de interfase. O valor de tensão desta segunda harmônica é aproximadamente 12 % do valor da primeira harmônica. Em termos de corrente circulante na impedância, esta segunda componente harmônica é ainda menos representativa, em função do crescimento linear da impedância com a elevação da frequência, conforme representado na equação (8.8).

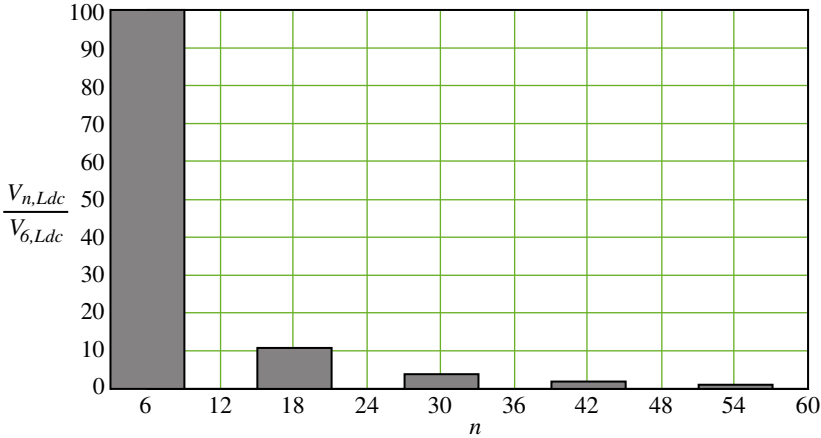


Fig. 9.5 – Componentes harmônicas de tensão sobre o indutor de interfase parametrizadas em função da primeira harmônica.

$$I_{18,Ldc} = \frac{V_{18,Ldc}}{18 \cdot \omega \cdot L_{dc}} \cong \frac{0,12 \cdot V_{6,Ldc}}{18 \cdot \omega \cdot L_{dc}} = \frac{0,04 \cdot V_{6,Ldc}}{6 \cdot \omega \cdot L_{dc}} = 0,04 \cdot I_{6,Ldc} \quad (8.8)$$

Onde,

$$I_{6,Ldc} = \frac{V_{6,Ldc}}{6 \cdot \omega \cdot L_{dc}} \quad (8.9)$$

Portanto, para o cálculo da corrente de circulação na impedância de interfase serão consideradas apenas as primeiras harmônicas de tensão e corrente. Desta forma, arbitrando um valor máximo de corrente de circulação na indutância de interfase é possível calcular o valor desta indutância.

Sabendo que, o valor de tensão aplicado em cada uma das indutâncias de interfase é a metade do valor tensão apresentado na equação (8.7) e que o valor de indutância visto pelo circuito é o dobro da indutância calculada, devido ao acoplamento entre os indutores, se obtêm a valor da indutância de cada indutor interfase através da expressão (8.10).

$$L_{dc} = \frac{V_{6,Ldc}}{4 \cdot 6 \cdot \omega \cdot I_{Ldc}} = \frac{12 \cdot \sqrt{2} \cdot \sqrt{3} \cdot V_{in,rms}}{4 \cdot 6 \cdot 2 \cdot \pi \cdot f_r \cdot I_{Ldc} \cdot 35 \cdot \pi} = \frac{\sqrt{6} \cdot V_{in,rms}}{140 \cdot \pi^2 \cdot f_r \cdot I_{Ldc}} \quad (8.10)$$

Onde, “ $V_{in,rms}$ ” representa o valor eficaz de fase da tensão de entrada, “ f_r ” é a frequência da rede de alimentação e “ I_{Ldc} ” é o valor

de pico da corrente de circulação em cada indutância (valor especificado pelo projetista) e “ L_{dc} ” representa o valor da indutância de cada indutor acoplado.

Cálculo das correntes nos diodos retificadores

Para o correto dimensionamento dos diodos que compõem as pontes retificadoras de cada uma das fontes isoladas de corrente contínua, é necessário determinar a potência máxima que cada uma destas fontes fornecerá ao inversor de tensão. A potência fornecida por cada fonte isolada varia com o índice de modulação conforme apresentado na Fig. 3.25, a qual é reproduzida novamente como Fig. 9.6 para facilitar a visualização.

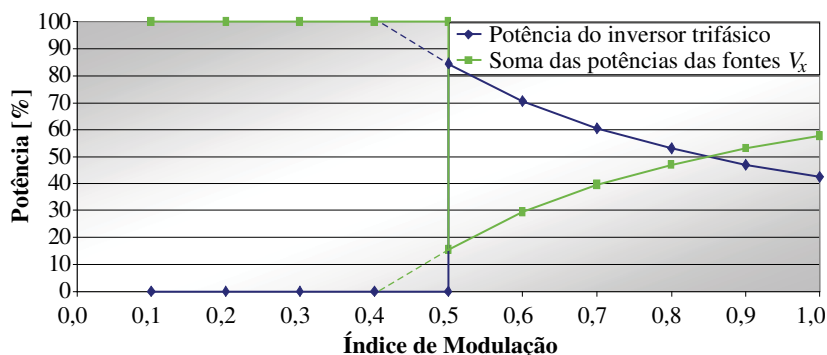


Fig. 9.6 – Potência fornecida pelas fontes V_y e V_x em função do índice de modulação.

Verifica-se na Fig. 9.6 que a potência processada pelas fontes de alimentação está parametrizada em função da potência de carga e que a soma da potência processada pelas fontes “ V_x ” (fontes que fornecem energia aos conversores meia-ponte) e da potência processada pela fonte “ V_y ” (fonte que fornece energia ao inversor trifásico) é sempre 100% (igual à potência total fornecida a carga).

A potência de carga, para a maioria das cargas, é máxima para índice de modulação unitário, porém este valor não é um valor prático. O valor mais adequado a ser empregado é o valor de índice de modulação que proporcione a potência nominal de operação do inversor.

Considerações adotadas para o cálculo das correntes nos diodos das pontes retificadoras:

- Índice de modulação $m_a = 0,9$,
- Indutância de entrada (no lado ca) dos retificadores dos conversores meia-ponte “*mp*” e dos retificadores do conversor trifásico “*trif*” $L_{in_mp/trif} = 0,05 \text{ p.u.}$,
- Fator de potência do retificador de 6 (seis) pulsos $FP_{6p} = 0,92$ [8],
- Os componentes (transformadores, indutores, diodos, interruptores) são considerados ideais. Não serão consideradas as perdas neste momento para uma comparação mais adequada com a simulação numérica.

A indutância de entrada está expressa no sistema “por unidade”, ou simplesmente “p.u.”. Para o cálculo do valor real da indutância deve-se multiplicar a impedância em p.u. pela impedância base. A impedância base é obtida através do quociente entre a tensão nominal de fase e a corrente nominal de fase. Esta equação está representada em (8.11).

$$Z_{base_mp/trif} = \frac{V_{in,rms}}{I_{in,rms}} \quad (8.11)$$

Sendo assim, a indutância pode ser obtida com o auxílio da equação (8.12).

$$L_{in_mp/trif} = 0,05 \cdot \frac{Z_{base_mp/trif}}{2 \cdot \pi \cdot f_r} \quad (8.12)$$

Retificadores que fornecem energia para os conversores meia-ponte:

A Fig. 9.7 apresenta o circuito elétrico de um dos retificadores que fornecem energia para cada um dos 6 (seis) conversores meia-ponte do inversor trifásico proposto.

A potência que cada fonte de alimentação isolada deve fornecer aos conversores meia-ponte pode ser obtida com o auxílio da expressão (8.13).

$$P_{mp} = \frac{53\% \cdot P_{out}}{6} \quad (8.13)$$

Salienta-se que o fator “53%” é o percentual da potência total de carga que é fornecida pelos conversores meia-ponte. Observa-se ainda que este percentual é uma função do índice de modulação. Portanto, para projetos onde o índice de modulação é diferente de 0,9, este

percentual deve ser corrigido. Os valores de potência processada por cada inversor é deduzido na seção 5.2.3.

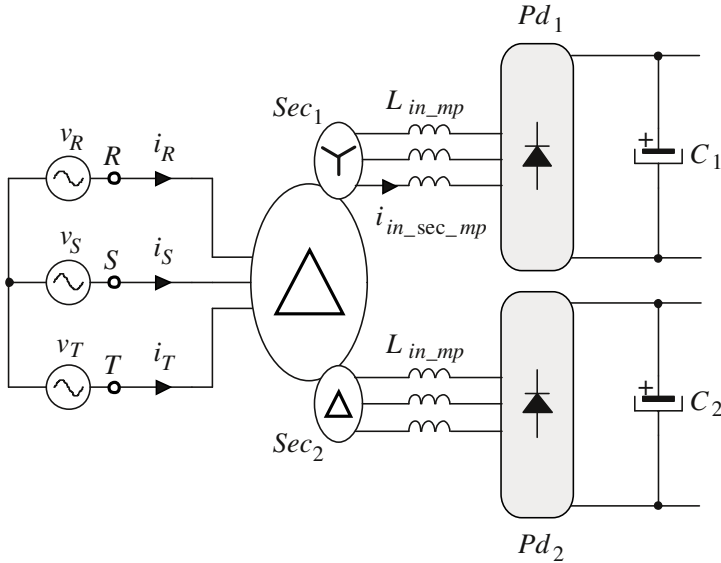


Fig. 9.7 – Circuito elétrico dos retificadores que alimentam os conversores meia-ponte.

A corrente eficaz de entrada da ponte retificadora em uma das fases pode ser obtida através da expressão (8.14).

$$I_{in_sec_mp,rms} = \frac{P_{mp} \cdot a}{3 \cdot V_{in,rms} \cdot FP_{6p}} \quad (8.14)$$

Onde:

“ a ” – Representa a relação de transformação do transformador;

“ $V_{in,rms}$ ” – Tensão eficaz de fase no primário do transformador.

A corrente média e a corrente eficaz de um diodo são obtidas através das expressões (8.15) e (8.16), respectivamente. Neste equacionamento considerou-se muito simplificada que a corrente de saída da ponte retificadora é constante. Porém, esta simplificação depende do valor do capacitor e das correntes drenadas pelo inversor. O cálculo preciso é extremamente complexo, porém o mesmo pode ser obtido através de simulações numéricas.

$$I_{D_mp,avg} = \frac{P_{mp}}{3 \cdot V_{out}} \quad (8.15)$$

$$I_{D_mp,rms} = \frac{I_{in_sec_mp,rms}}{\sqrt{2}} \quad (8.16)$$

Retificadores que fornecem energia para o conversor trifásico:

O circuito detalhado do retificador que fornece energia para o inversor trifásico é apresentado na Fig. 9.8.

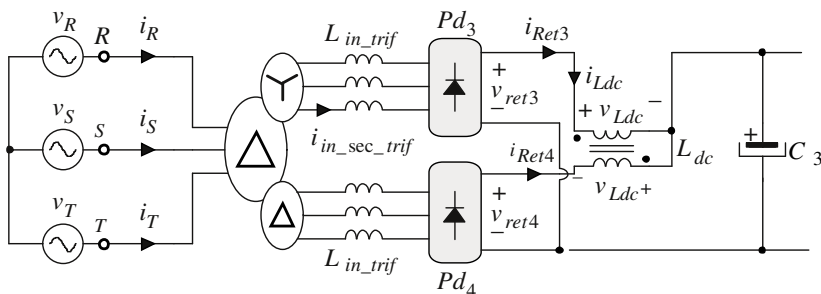


Fig. 9.8 – Circuito elétrico do retificador trifásico de 12 pulsos com conexão em paralelo.

A potência que cada retificador de 6 (seis) pulsos fornece ao inversor trifásico é calculada com a expressão (8.17).

$$P_{trif} = \frac{47\% \cdot P_{out}}{2} \quad (8.17)$$

A corrente eficaz de fase na entrada de uma das pontes retificadoras pode ser obtida através da equação (8.18).

$$I_{in_sec_trif,rms} = \frac{P_{trif} \cdot a}{3 \cdot V_{in,rms} \cdot FP_{6p}} \quad (8.18)$$

A corrente média e a corrente eficaz de um diodo são obtidas através das expressões (8.19) e (8.20), respectivamente.

$$I_{D_trif,avg} = \frac{P_{trif}}{3 \cdot V_{out}} \quad (8.19)$$

$$I_{D_trif,rms} = \frac{I_{in_sec_trif,rms}}{\sqrt{2}} \quad (8.20)$$

Apêndice I – Extensão do Conversor Proposto Empregando Mais Células de Conversores Meia-Ponte

Nesta seção é apresentada uma breve análise sobre a extensão do conversor proposto para um número maior de conversores meia-ponte em cascata. A Fig. 10.1 apresenta um diagrama simplificado da extensão do conversor proposto para o emprego de quatro módulos meia-ponte por fase.

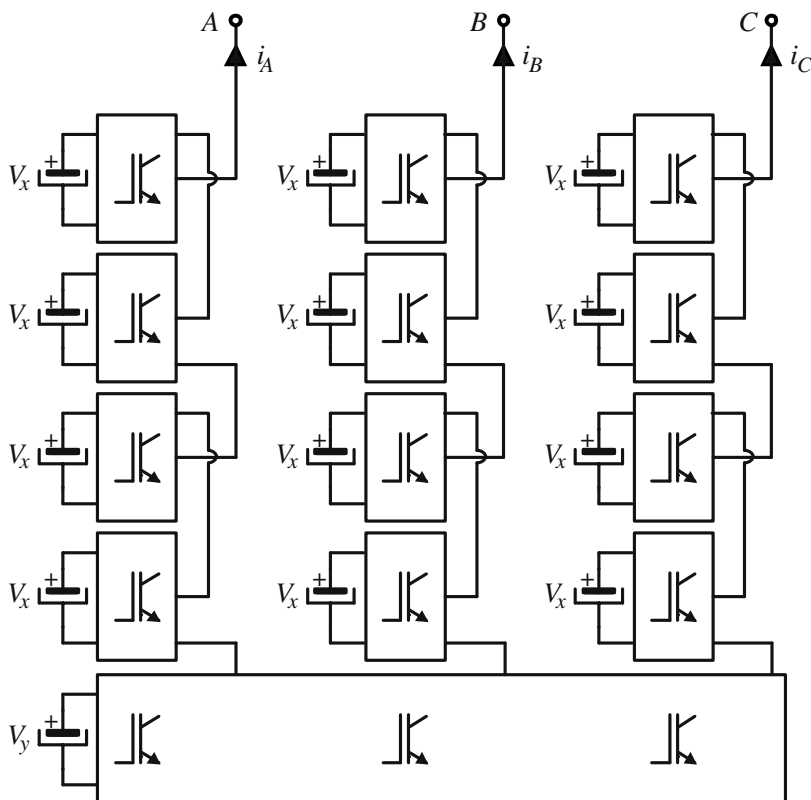


Fig. 10.1– Exemplo da extensão do conversor proposto empregando quatro conversores meia ponte por fase.

A modulação híbrida proposta também pode ser adaptada para comandar este novo conversor. Empregando esta modulação híbrida e a alimentação simétrica do inversor trifásico e dos módulos de conversores meia-ponte é possível obter seis níveis na tensão de fase. A

tensão de linha, por sua vez, apresenta onze níveis distintos de tensão. As formas de onda das tensões de fase e da tensão de linha para o conversor com quatro módulos de conversores meia ponte são mostradas na Fig. 10.2.

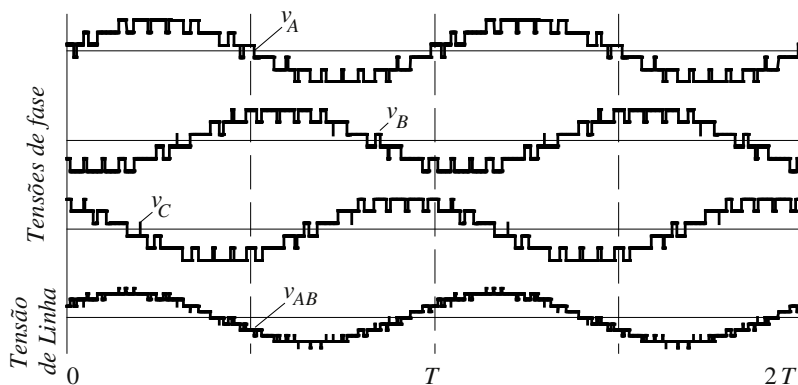


Fig. 10.2 – Formas de onda das tensões de fase e da tensão de linha para o conversor com quatro módulos de conversores meia ponte por fase, alimentação simétrica e comando com uma adaptação da modulação híbrida proposta.

Apêndice II – Outras Conexões de Conversores Meia-Ponte

No capítulo 3 foi apresentado o conversor híbrido proposto neste trabalho. Este conversor é baseado na associação em cascata de um inversor trifásico de dois níveis com pares de conversores meia-ponte. Estes conversores meia-ponte devem ser associados em pares para a obtenção de uma tensão de saída com nível médio nulo. Porém, a forma de conexão apresentada no capítulo 3 não é a única forma possível de se associar os conversores meia-ponte gerando um nível médio nulo de tensão na saída. Considerando que os conversores meia-ponte produzam em sua saída tensões denominadas “ v_1 ” e “ v_2 ” verifica-se que, para se obter tensão nula de saída, é necessário realizar uma conexão em anti-série dos conversores. Esta configuração é apresentada matematicamente na expressão (10.1), onde “ v_3 ” representa a tensão de saída.

$$v_3 = v_2 - v_1$$

Portanto, conforme apresentado na Fig. 11.1, observa-se que há quatro formas de conexão dos conversores meia-ponte que possibilitam a obtenção da tensão nula na saída. Estas conexões são obtidas variando, em cada conversor meia-ponte, o par de terminais que será empregado nas ligações. Este procedimento permite gerar quatro combinações, já que é possível utilizar o par de terminais conectados ao interruptor superior ou o par de terminais conectado ao interruptor inferior em cada um dos conversores meia-ponte.

Observa-se que os dois conversores meia-ponte são idênticos, portanto as conexões obtidas através da expressão (10.2) são, na verdade, as mesmas conexões apresentadas Fig. 11.1.

$$v_3 = v_1 - v_2$$

Outras configurações resultam em nível médio de tensão não nulo em “ v_3 ”. Portanto, para empregar este tipo de conexão é necessário avaliar o tipo de carga que será conectada no inversor. O nível médio gerado por uma fase pode não ser anulado completamente pela outra fase e, no caso de acionamento de motores, acarretar em problemas durante a partida do motor.

Salienta-se ainda que todo o equacionamento apresentado de correntes médias e eficazes nos interruptores é válido para qualquer uma das formas de conexão apresentadas para os conversores meia-ponte.

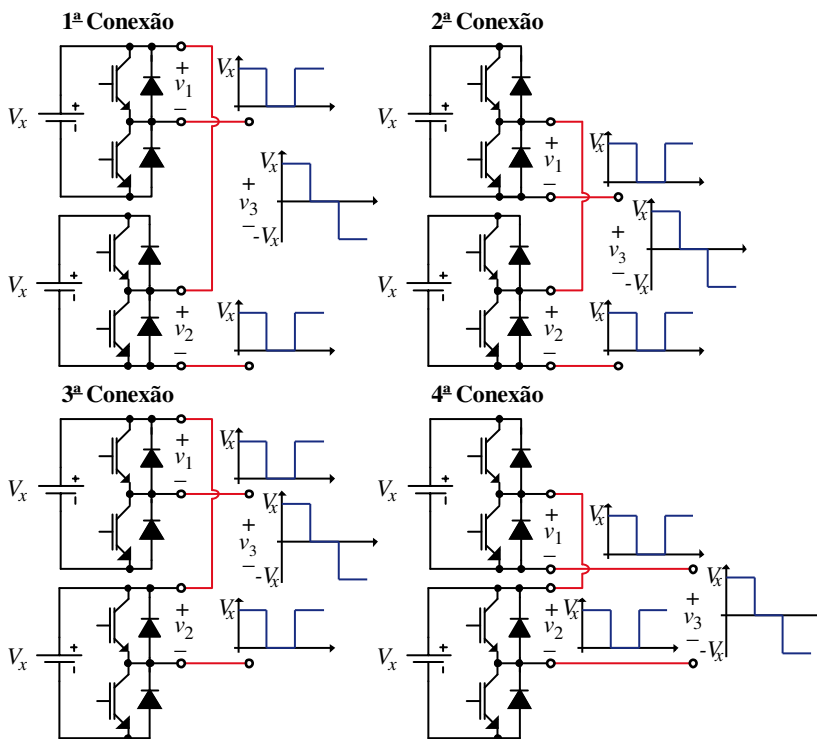


Fig. 11.1 – Formas de conexão dos conversores meia-ponte.

Apêndice III – Conversor Trifásico NPC em Cascata com Conversores Monofásicos Meia-Ponte

Nesta seção é apresentado um novo conversor multiníveis híbrido. Este conversor é baseado na associação em cascata de um inversor com grampeamento através de diodos (NPC) com conversores monofásicos tipo meia-ponte. Este conversor é mostrado na Fig. 12.1. Observa-se que as quatro configurações possível de conexão dos conversores meia-ponte apresentadas no Apêndice II podem ser utilizadas no conversor proposto.

Este conversor permite controlar a potência fornecida pelo inversor trifásico mesmo com a comutação em baixa frequência de seus interruptores. Esta operação é possível devido à característica do conversor NPC de aplicar três níveis em sua tensão de saída. Desta forma, o conversor oriundo da associação do conversor trifásico NPC de três níveis com conversores meia ponte consegue sintetizar apenas um número ímpar de níveis em suas tensões de fase. A análise das combinações possíveis de tensão em cada uma das fases em função da comutação dos interruptores é apresentada na Tabela 12.1.

A Tabela 12.1 é dividida em três partes do ponto de vista horizontal. Cada uma dessas regiões representa as tensões que podem ser obtidas realizando-se apenas a comutação dos conversores monofásicos do tipo meia-ponte. Portanto, cada uma dessas regiões representa um dos níveis de tensão aplicados pelo inversor NPC (V_y , 0 e $-V_y$). A tabela é constituída de colunas que apresentam o estado de operação de cada interruptor controlado (sendo que cada interruptor controlado há um interruptor que opera de modo completar), o nível teórico da tensão de fase e o nível real da tensão de fase para três combinações de tensões de alimentação. Observa-se ainda que em cada uma das três regiões horizontais há uma linha em destaque. Esta linha representa o estado de comutação no qual os conversores meia-ponte colocam as fontes de alimentação em anti-série e, conforme já fora abordado durante este trabalho, este estado de comutação, quando empregado, eleva a potência reativa circulante nas fontes de alimentação.

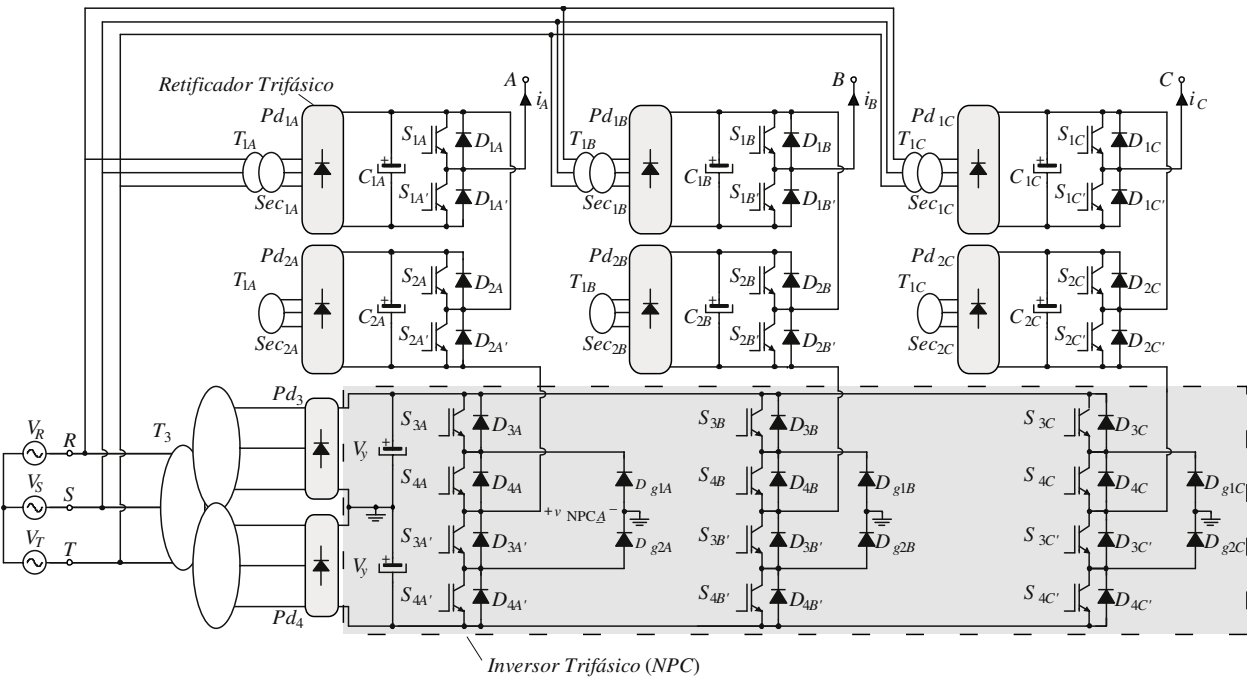


Fig. 12.1 – Conversor NPC de três níveis associado em cascata com conversores meia ponte.

Tabela 12.1 – Tensões de fase em função dos estados de comutação dos interruptores e da amplitude das tensões de alimentação dos conversores.

S_1	S_2	S_3	S_4	V_o Teórico	V_o (Caso 1) $V_y = V_x = V_{cc}$	V_o (Caso 2) $\frac{V_y}{2} = V_x = V_{cc}$	V_o (Caso 3) $\frac{V_y}{3} = V_x = V_{cc}$
0	0	1	1	$+V_y - V_x$	0	$+V_{cc}$	$+2 \cdot V_{cc}$
1	0	1	1	$+V_y$	$+V_{cc}$	$+2 \cdot V_{cc}$	$+3 \cdot V_{cc}$
0	1	1	1	$+V_y + V_x - V_x$	$+V_{cc}$	$+2 \cdot V_{cc}$	$+3 \cdot V_{cc}$
1	1	1	1	$+V_y + V_x$	$+2 \cdot V_{cc}$	$+3 \cdot V_{cc}$	$+4 \cdot V_{cc}$
0	0	0	1	$-V_x$	$-V_{cc}$	$-V_{cc}$	$-V_{cc}$
1	0	0	1	0	0	0	0
0	1	0	1	$0 + V_x - V_x$	0	0	0
1	1	0	1	$+V_x$	$+V_{cc}$	$+V_{cc}$	$+V_{cc}$
0	0	0	0	$-V_y - V_x$	$-2 \cdot V_{cc}$	$-3 \cdot V_{cc}$	$-4 \cdot V_{cc}$
1	0	0	0	$-V_y$	$-V_{cc}$	$-2 \cdot V_{cc}$	$-3 \cdot V_{cc}$
0	1	0	0	$-V_y + V_x - V_x$	$-V_{cc}$	$-2 \cdot V_{cc}$	$-3 \cdot V_{cc}$
1	1	0	0	$-V_y + V_x$	0	$-V_{cc}$	$-2 \cdot V_{cc}$

No Caso “1” as fontes de alimentação do inversor trifásico e dos conversores meia-ponte possuem o mesmo nível de tensão. Esta situação resulta em tensões de bloqueio iguais para todos os interruptores. A tensão de fase pode assumir 5 (cinco) níveis distintos ($-2 \cdot V_{cc}$, $-V_{cc}$, 0 , V_{cc} , $2 \cdot V_{cc}$) enquanto a tensão de linha é sintetizada com 9 (nove) níveis de tensão.

O segundo caso (Caso 2) apresenta a operação do inversor com tensão assimétrica. Nesta condição os semicondutores que compõe o inversor trifásico NPC devem ser capazes de suportar uma tensão que é o dobro do valor de tensão ao qual são submetidos os componentes dos conversores meia-ponte. Entretanto, nesta configuração ainda é possível realizar a comutação do inversor NPC em baixa frequência e o inversor sintetiza 7 (sete) níveis distintos de tensão em cada uma das fases. A tensão de linha, por sua vez é sintetizada com 13 (treze) níveis distintos.

O último caso (Caso 3) é o que permite sintetizar a tensão de saída com o maior número de níveis, 9 (nove) níveis na tensão de fase e 17 (dezessete) níveis na tensão de linha. Nesta situação, os semicondutores do inversor NPC são submetidos a um nível da tensão três vezes maior que os demais componentes e a operação em baixa frequência do inversor trifásico não é possível.

Exemplo de operação para o Caso 2:

A Fig. 12.2 apresenta uma estratégia de modulação para o comando do inversor trifásico híbrido baseado na cascata de um inversor trifásico NPC e células de conversores meia-ponte. A estratégia de modulação é baseada na comutação em baixa frequência do inversor NPC, no intuito de reduzir as perdas de comutação deste conversor. O sinal de comando dos interruptores do inversor NPC são obtidos através da comparação do sinal de referência com os níveis $\frac{1}{3}$ e $-\frac{1}{3}$. Esta lógica de operação é sumarizada na Tabela 12.2.

Esta estratégia de modulação comanda o inversor trifásico na frequência fundamental do sinal de saída. Entretanto, a potência processada pelo inversor trifásico é proporcional ao índice de modulação e, para valores de índice de modulação menor que $\frac{1}{3}$, a potência processada pelo inversor trifásico NPC é nula.

Os conversores meia-ponte, por sua vez, são comandados de forma a sintetizar uma tensão de saída sem componentes harmônicas de baixa frequência. Esta estratégia está apresentada na Fig. 12.2 e emprega portadoras lógicas para enviar a comparação de cada portadora ao interruptor adequado.

Tabela 12.2 – Estratégia de operação para uma das fases do inversor trifásico NPC.

Condição de comparação	S_3	S_4	Tensão de saída do inversor NPC
$V_{Ref} > 1/3$	1	1	$+V_y$
$-1/3 \leq V_{Ref} \leq 1/3$	0	1	0
$V_{Ref} < -1/3$	0	0	$-V_y$

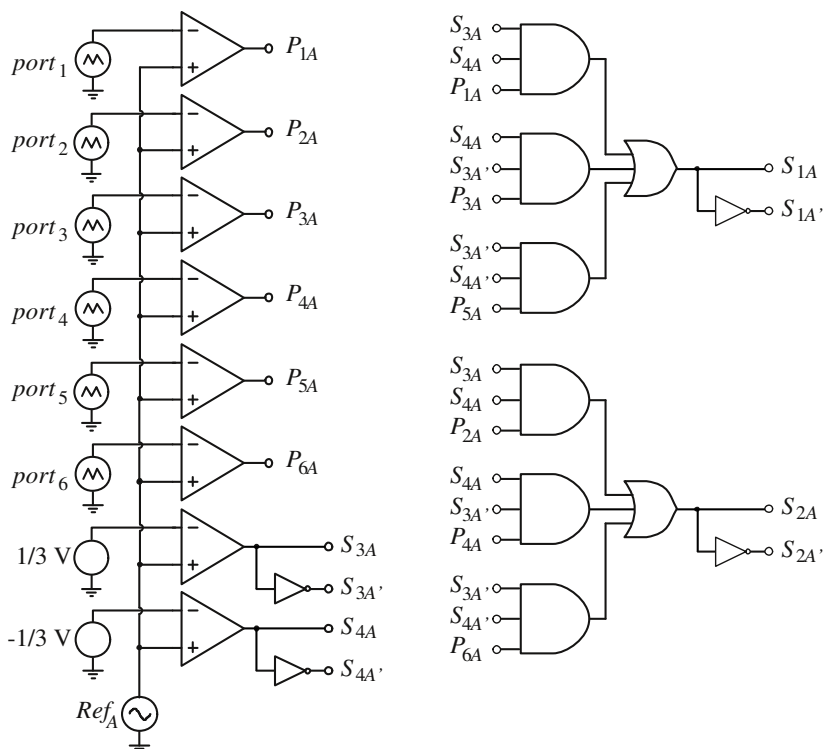


Fig. 12.2 – Circuito empregado para geração dos pulsos de comando em cada uma das fases do inversor.

Os sinais das seis portadoras dispostas em fase, do sinal de referência, dos pulsos de comando dos interruptores S_{1A} e S_{2A} e o sinal na saída de uma das fases do inversor NPC são apresentados na Fig. 12.3.

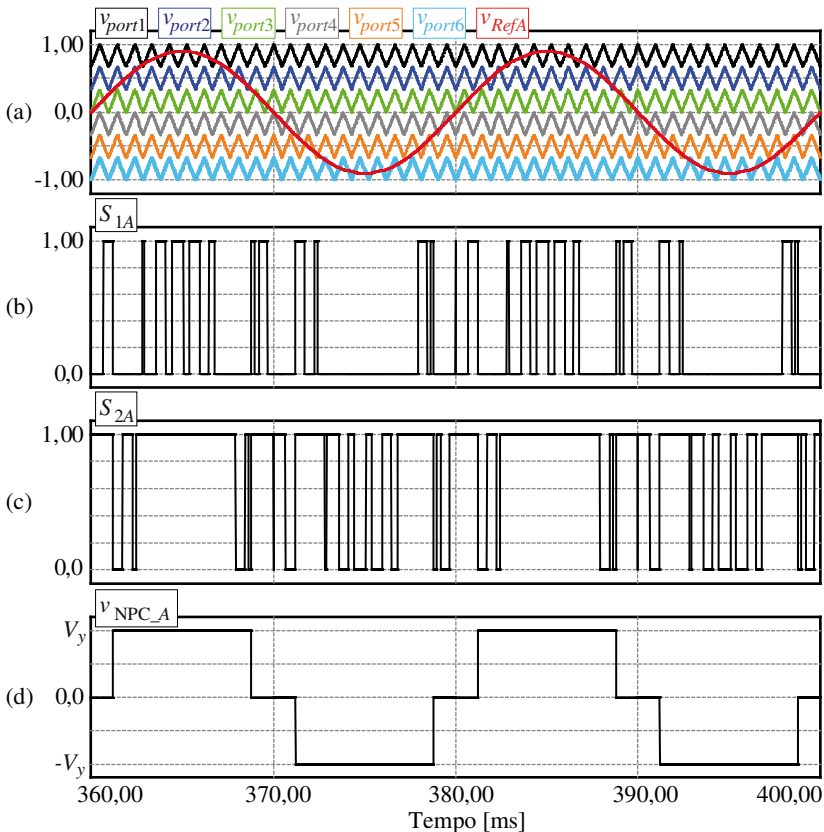


Fig. 12.3 – Sinais de comando dos interruptores para operação no Caso 2. (a) Sinais das portadoras e sinal de referência de uma das fases, (b)-(c) sinais de comando dos interruptores S_{1A} e S_{2A} e (d) sinal de tensão da fase “A” (v_{NPC_A}) gerado pelo inversor trifásico NPC.

Aplicando a estratégia de comutação apresentada ao inversor trifásico híbrido com alimentação assimétrica ($V_y = 2 \cdot V_x$) são obtidos até sete níveis nas tensões de fase e treze níveis nas tensões de linha.

Estas formas de onda das tensões de fase e de linha para o inversor operando com índice de modulação de $m_a = 0,9$ são apresentadas na Fig. 12.4. Verifica-se que nesta situação o conversor sintetiza apenas onze níveis na tensão de linha, para alcançar os treze níveis de tensão de linha deste inversor é necessário operar com índice de modulação $m_a \geq 0,97$.

Para o inversor de tensão operando com índice de modulação de $m_a = 0,9$ a distorção harmônica total das tensões fase e de linha são 22,7 % e 13,0 %, respectivamente. Estes valores reduzidos de distorção harmônica comprovam o bom desempenho do conversor proposto.

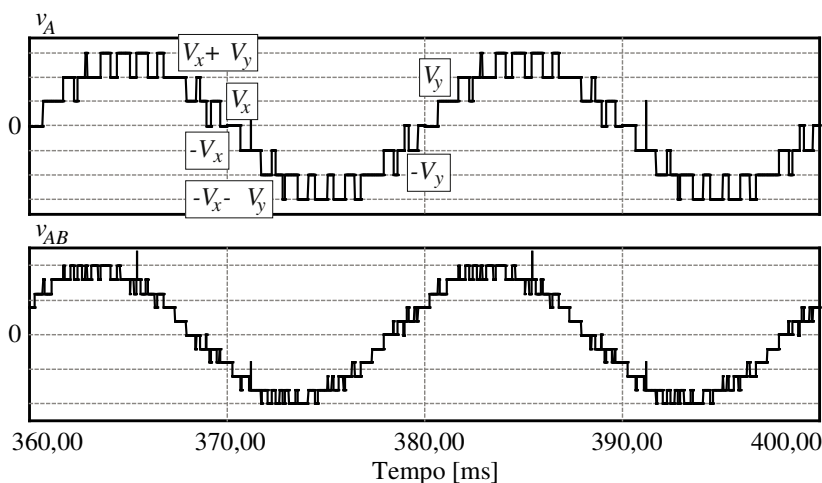


Fig. 12.4 – Tensão de fase v_A e tensão de linha v_{AB} para o inversor trifásico operando com sete níveis na tensão de fase.

Apêndice IV – Modulação CSV (Centered Space Vector)

Neste apêndice será apresentado o comportamento do conversor proposto nesta tese operando com a modulação conhecida como CSV (Centered Space Vector). A modulação CSV aqui apresentada é baseada na modulação com as portadoras dispostas em fase (Phase Disposition – PD), da mesma forma que a modulação híbrida proposta. Sendo assim, a lógica de comando dos interruptores apresentada no “Modo II” de operação, bem como a comutação dos interruptores do inversor trifásico na frequência do sinal modulante, pode ser mantida.

A modulação CSV é baseada na alteração do sinal de referência, adicionando a este componentes de sequência zero e, em função do número de níveis do conversor, adicionando ou subtraindo um nível contínuo ao sinal de referência em intervalos específicos. Este novo sinal de referência, aplicado ao inversor, permite que o conversor obtenha um desempenho muito semelhante ao obtido por uma modulação *Space Vector*. Obtendo, em tese, menor distorção harmônica nas tensões de linha e menor esforço de corrente nas fontes de alimentação [107, 108]. Outra vantagem desta modulação é a possibilidade de empregar índices de modulação superiores a $m_a = 1,0$, permitindo elevar a tensão de saída em relação à modulação PWM senoidal.

O equacionamento para se obter as novas formas de onda de referência é baseado em [87]. O primeiro passo consiste em calcular tensão de sequência zero que será adicionada em cada uma das referências. Este processo é detalhado na expressão (12.1).

$$v_{0ff} = \frac{\max(v_{az}^*, v_{bz}^*, v_{cz}^*) + \min(v_{az}^*, v_{bz}^*, v_{cz}^*)}{2} \quad (12.1)$$

Onde,

$$v_{az}^* = m_a \cdot \sin(\omega \cdot t);$$

$$v_{bz}^* = m_a \cdot \sin\left(\omega \cdot t - 2 \cdot \frac{\pi}{3}\right);$$

$$v_{cz}^* = m_a \cdot \sin\left(\omega \cdot t + 2 \cdot \frac{\pi}{3}\right).$$

Na sequência, é calculado um sinal auxiliar, empregando a função módulo (mod) para determinar qual das referências

$(v_{az}^*, v_{bz}^* \text{ ou } v_{cz}^*)$ é reponsável pela primeira e pela última transição do sinal de comando em cada período. Este cálculo é apresentado em (12.3).

$$v_{kz}^{*'} = (v_{kz}^* + v_{off} + V_{dc}) \bmod \left(\frac{2 \cdot V_{dc}}{N-1} \right) \quad k = a, b, c \quad (12.3)$$

Onde “ V_{dc} ” representa o valor de cada fonte do conversor multiníveis e “ N ” representa a quantidade de níveis sintetizada em cada fase do inversor.

Aplicando o sinal calculado em (12.3) na expressão (12.4) é possível obter o valor de tensão que deve ser adicionado em cada uma das referências para se obter o sinal de referência da modulação CSV.

$$v_{off}' = \frac{V_{dc}}{N-1} - \frac{\max(v_{az}^{*'}, v_{bz}^{*'}, v_{cz}^{*'}) + \min(v_{az}^{*'}, v_{bz}^{*'}, v_{cz}^{*'})}{2} \quad (12.4)$$

Desta forma, o sinal de referência da modulação CSV é determinado realizando-se o procedimento apresentado na expressão (12.5).

$$\begin{cases} v_{a_csv} = v_{az}^* - v_{off}' \\ v_{b_csv} = v_{bz}^* - v_{off}' \\ v_{c_csv} = v_{cz}^* - v_{off}' \end{cases} \quad (12.5)$$

Para confirmar o desempenho do conversor proposto com a modulação CSV foram realizadas algumas simulações numéricas. Os parâmetros de projeto utilizados são apresentados na Tabela 13.1.

Tabela 13.1 – Parâmetros de projeto para simulação.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão de barramento dos conversores meia-ponte
V_y	400 V	Tensão de barramento do inversor trifásico
f_c	1,050 kHz	Frequência de comutação dos conversores meia-ponte
f_o	50 Hz	Frequência fundamental de saída

Os sinais das portadoras e de referência da modulação proposta e da modulação CSV são apresentados na Fig. 13.1. Salienta-se que, mesmo na modulação CSV, o inversor trifásico é comutado na

frequência do sinal modulante, sendo mantida a mesma estratégia de modulação apresentada no Capítulo 3.

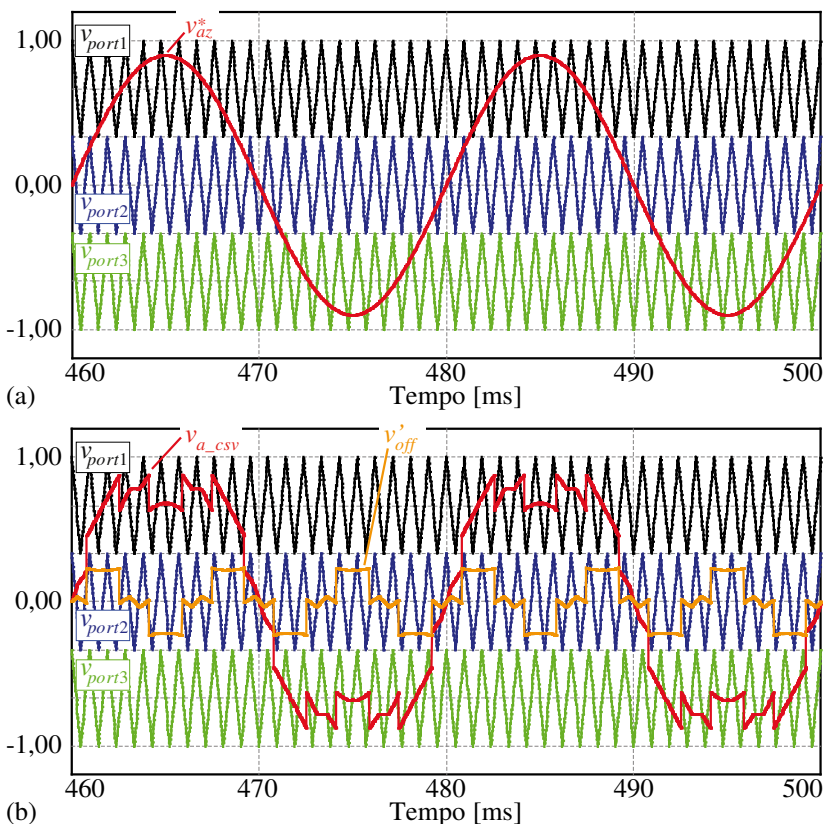


Fig. 13.1 – Formas de onda das portadoras e do sinal de referência empregados na modulação proposta (a) e na modulação CSV.

Observa-se que o sinal de referência empregado na modulação proposta é um sinal sinusoidal, composto apenas de uma frequência. Entretanto, o sinal de referência utilizado na modulação CSV apresenta um conteúdo harmônico não nulo, devido a presença das componentes de sequência zero características desta modulação.

Na Fig. 13.2(a) são apresentadas as formas de onda das tensões de fase para o conversor operando com a modulação proposta e na Fig. 13.2(b) apresenta-se as formas de onda de tensão de fase para o conversor operando com a modulação CSV.

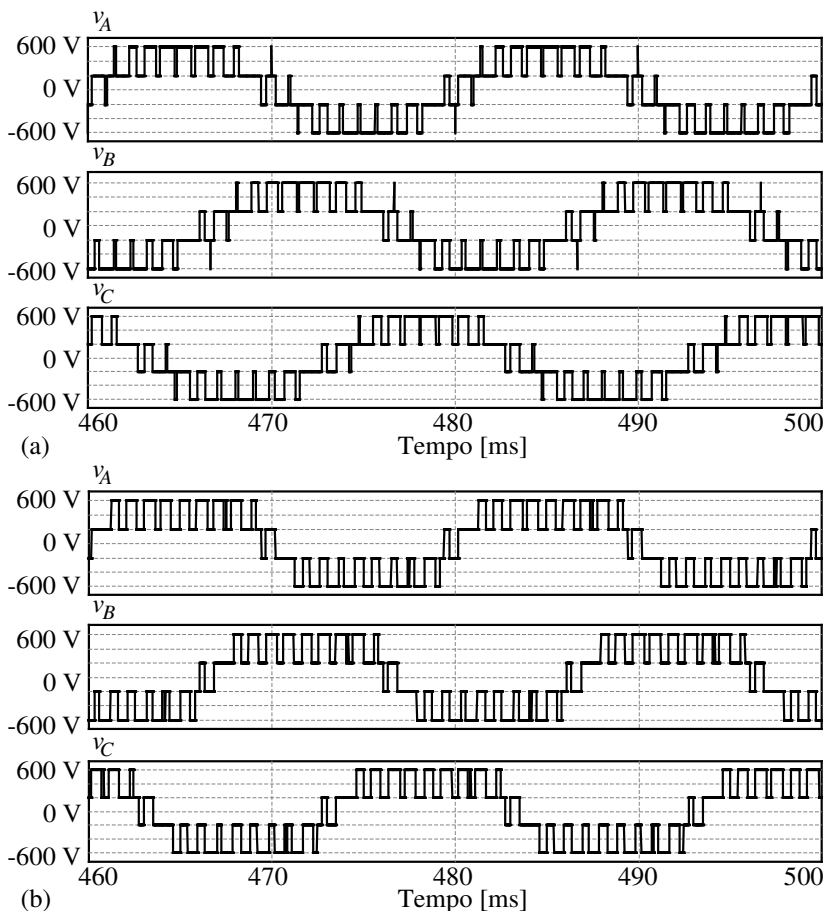


Fig. 13.2 – Tensões de fase para o inversor proposto operando com a modulação proposta (a) e as mesmas tensões para o inversor operando com a modulação CSV (b) .

Nas figuras Fig. 13.3(a) e Fig. 13.3(b) são mostradas as formas de onda de tensão de linha e de corrente em uma fonte de alimentação de um conversor meia-ponte, para a modulação e para a modulação CSV, respectivamente. Observa-se que, através das formas de onda não é possível determinar diferenças entre as modulações apresentadas, sugerindo, que as diferenças entre os valores de Distorção Harmônica Total das tensões de linha e de corrente eficaz nas fontes de alimentação são pequenas, e não representam uma vantagem significativa para qualquer das modulações.

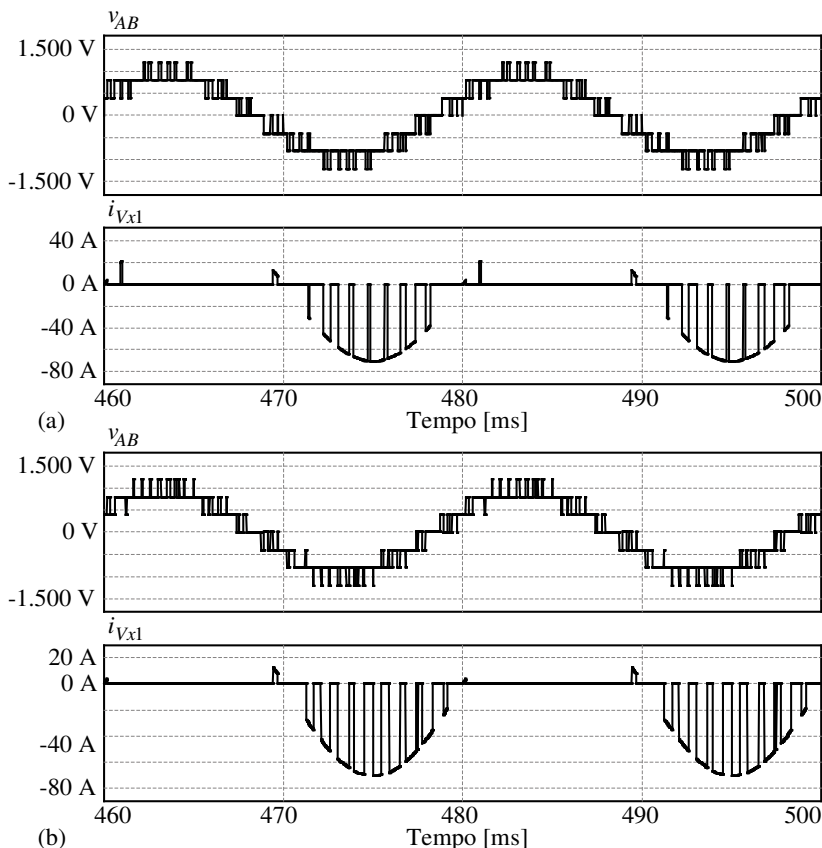


Fig. 13.3 – Formas de onda de tensão de linha e corrente na fonte de alimentação de um conversor meia-ponte para o inversor proposto operando com a modulação proposta (a) e Formas de onda de tensão de linha e corrente na fonte de alimentação de um conversor meia-ponte para o inversor proposto operando com a modulação CSV (b).

Uma comparação de desempenho entre conversor proposto operando com a modulação com referência senoidal e este mesmo conversor operando com a modulação CSV é apresentada na Tabela 13.2. São comparadas as seguintes figuras de mérito: distorção harmônica total das tensões de fase e de linha e corrente eficaz na fonte de alimentação de um conversor meia-ponte.

Tabela 13.2 – Comparação do conversor proposto operando com a modulação proposta e com a modulação CSV.

Parâmetros	Modulação Proposta	Modulação CSV
DHT tensão de Fase	44,21 %	54,53 %
DHT tensão de Linha	24,46%	24,07 %
Corrente eficaz na fonte do conversor meia-ponte	28,5 A	27,3 A

Verifica-se que, a tensão de fase do conversor operando com a modulação com referência senoidal apresenta menor DHT, quando comparada com a modulação CSV. Esta característica já era esperada, uma vez que a modulação CSV emprega como referência um sinal que contém componentes de sequência zero. Analiza-se ainda que, a tensão de linha sintetizada pelo conversor operando com a modulação CSV possui menor DHT. Entretanto, o benefício obtido com esta modulação é pequeno, aproximadamente 0,39 % em relação à modulação com referência senoidal. Esta característica comprova o bom desempenho da modulação senoidal proposta, uma vez que a modulação CSV é caracterizada por reproduzir uma tensão muito próxima à sintetizada pela modulação *Space Vector*, que por sua vez, sintetiza as formas de onda com o menor conteúdo harmônico possível. Salienta-se ainda que, a modulação CSV conferiu ao conversor uma corrente eficaz menor na fonte de alimentação dos conversores meia-ponte, permitindo reduzir as perdas neste componente.